



ESCUELA SUPERIOR POLITÉCNICA DE CHIMBORAZO

FACULTAD DE INFORMÁTICA Y ELECTRÓNICA

ESCUELA DE INGENIERÍA EN ELECTRONICA

**“DISEÑO E IMPLEMENTACIÓN DE UN SISTEMA DE GENERACIÓN DE
MENSAJES AUDITIVOS PARA AYUDAR A PERSONAS CON DISCAPACIDAD
AUDITIVA Y DEL HABLA.”**

TESIS DE GRADO

**Previa a la obtención del título de
INGENIERO EN ELECTRÓNICA Y COMPUTACIÓN**

Presentado por:

Marcela Adriana Jiménez Chafra

Gilberth Wilfrido Arregui Jiménez

RIOBAMBA – ECUADOR

2009

Dejamos constancia de nuestro profundo agradecimiento, en primer lugar al Director de Tesis Paul Romero y a los Miembros del Tribunal Ing. Franklin Moreno e Ing. José Guerra por la paciencia comprensión y por habernos guiado para la culminación de este tema, también para mis amigos quienes me apoyaron en todo momento durante la elaboración.

Gilberth y Marcela

Dedico esta tesis en especial, al esfuerzo de mis padres Humberto y María Dolores quienes con nobleza, entusiasmo y mucho sacrificio hicieron posible la culminación de una etapa importante en mi vida, a mis hermanos Esperanza, Cesar, Sonia ,Sandra, Fanny y Germania que siempre creyeron en mí, todos ellos depositaron en mí su apoyo y confianza.

Marcela A. Jiménez Ch.

Dedico en especial esta tesis a mis padres, Walter y Carmen quienes con su dedicación supieron brindarme su apoyo sin límite depositando toda su confianza en mí, y a mis hermanos, Magaly, Silvia y Walter que siempre los tendré en lo más profundo de mi corazón, ya que sin su apoyo constante, no hubiese alcanzado mi meta.

Gilberth W. Arregui J.

FIRMAS DE RESPONSABLES Y NOTA

NOMBRE	FIRMA	FECHA
Dr. Romeo Rodríguez Decano de la Facultad de Informática y Electrónica	_____	_____
Ing. Paul Romero Director de la escuela de Ingeniería en Electrónica	_____	_____
Ing. Paul Romero Director de Tesis	_____	_____
Ing. Franklin Moreno Miembro del Tribunal	_____	_____
Sr. Carlos Rodríguez Director del Centro de Documentación	_____	_____

Nota: _____

Nosotros, Marcela A. Jiménez Ch. y Gilberth W. Arregui J., somos responsables de las ideas, doctrinas y resultados expuestos en esta Tesis; y, el patrimonio intelectual de la Tesis de Grado pertenece a la **“ESCUELA SUPERIOR POLITECNICA DEL CHIMBORAZO”**.

Marcela A. Jiménez C

Gilberth W. Arregui J

ÍNDICE DE ABREVIATURAS

ACK:	Acuse de recibo (confirmación)
ALU:	Unidad de Lógica y Aritmética
A/D:	Analógico a digital
ART:	Transmisor y Receptor Síncrono Asíncrono Universal
CPU:	Unidad Central de Procesamiento
CMOS:	Semiconductor de Oxido Metálico Complementario
DB:	Decibelios
DTE:	Data Terminal Equipment
DCE:	Data Communication Equipment
D/A:	Digital Analógico
DIP:	Dual In-Line Packag
FS:	File Select Register
FAMOS:	Floating Gate Avalanche-Injection Metal-Oxide Semiconductor
FLASH	Memoria no volátil de bajo consumo
GND:	Masa
GOTO:	Llamado de subrutina
HW:	Hardware
I2C:	Inter-Integrated Circuit
ISR:	Interrupt Service Routine
LCD:	Pantalla de Cristal liquido

LPC:	Linear Predictive Coding
MOS:	Semiconductor de Oxido Metálico
NLP:	Natural Language Processing
OSC1/CLK:	Entrada del oscilador (cristal). Entrada de oscilador externo.
PC:	Program Counter
PCLATH:	Program Counter Latch High
PIC:	Peripheral Interface Controller.
RS:	Recommended Standard
RISC:	Computador con juego de instrucciones reducido
RAM:	Random Aletory Memory
ROM:	Read Only Memory
SW:	Software
SDA:	System Data
SCL:	System Clock
SFR:	Special Function Registers
Tcy:	Ciclo de Instrucción
TTS:	text to speech
UART:	Universal Asynchronous Receiver-Transmitter
Vdd:	Voltage de corriente directa

ÍNDICE GENERAL

PORTADA

AGRADECIMIENTO

DEDICATORIA

ÍNDICE DE ABREVIATURAS

ÍNDICE GENERAL

ÍNDICE DE FIGURAS

ÍNDICE DE TABLAS

ÍNDICE DE ANEXOS

INTRODUCCIÓN

CAPÍTULO I

GENERALIDADES

- 1.1. ANTECEDENTES;Error! Marcador no definido.
- 1.2. JUSTIFICACIÓN;Error! Marcador no definido.
- 1.3. OBJETIVOS;Error! Marcador no definido.
- 1.3.1. OBJETIVO GENERAL:.....;Error! Marcador no definido.
- 1.3.2. OBJETIVOS ESPECÍFICOS:.....;Error! Marcador no definido.

CAPÍTULO II

EI SONIDO Y LA DEFICIENCIA SENSORIAL AUDITIVA

- 2.1. INTRODUCCION;Error! Marcador no definido.
- 2.2. LA ESCALA DB(A);Error! Marcador no definido.
- 2.2.1. Niveles De Ruido Seguros.....;Error! Marcador no definido.

- 2.2.2. El Oído Humano;Error! Marcador no definido.
- 2.3. DEFICIENCIAS SENSORIALES AUDITIVAS...;Error! Marcador no definido.
 - 2.3.1. Hipoacúsico;Error! Marcador no definido.
 - 2.3.2. Causas Más Frecuentes De La Sordera;Error! Marcador no definido.
- 2.4. AUXILIARES AUDITIVOS.....;Error! Marcador no definido.
- 2.5. APARATOS DE ASISTENCIA.....;Error! Marcador no definido.

CAPÍTULO III

LA COMUNICACIÓN Y SUS DIFERENTES APLICACIONES

- 3.1. DESARROLLO HISTÓRICO.....;Error! Marcador no definido.
- 3.2. TIPOS DE TRANSMISIÓN DE DATOS;Error! Marcador no definido.
 - 3.2.1. Modos De Transmisión De Datos.....;Error! Marcador no definido.
- 3.3. EL ESTÁNDAR RS-232-C;Error! Marcador no definido.
 - 3.3.1. DEFINICION.....;Error! Marcador no definido.
 - 3.3.2. Direccionando El Puerto;Error! Marcador no definido.
 - 3.3.3. Construcción Física.....;Error! Marcador no definido.
 - 3.3.4. Los Circuitos.....;Error! Marcador no definido.
 - 3.3.5. Características Eléctricas De Cada Circuito;Error! Marcador no definido.
- 3.4. PROTOCOLO I²C;Error! Marcador no definido.
 - 3.4.1. Introducción;Error! Marcador no definido.
 - 3.4.2. Funcionamiento del bus I²C;Error! Marcador no definido.
 - 3.4.3. Condiciones de START y STOP;Error! Marcador no definido.
 - 3.4.4. Transferencia de datos;Error! Marcador no definido.
 - 3.4.5. Direccionamiento.....;Error! Marcador no definido.
- 3.5. EL PIC16F877A;Error! Marcador no definido.
 - 3.5.1. LA FAMILIA DEL PIC16F877A;Error! Marcador no definido.
 - 3.5.2. Variantes Principales;Error! Marcador no definido.
 - 3.5.3. Oscilador.....;Error! Marcador no definido.

3.5.4.	Características Generales Del PIC16F877A.....	;Error! Marcador no definido.
3.5.5.	Diagrama De Bloques Del PIC16F877A.....	;Error! Marcador no definido.
3.5.6.	Descripción De La CPU	;Error! Marcador no definido.
3.5.7.	Registros De La CPU.....	;Error! Marcador no definido.
3.5.8.	Instrucciones De Rango Medio.....	;Error! Marcador no definido.
3.5.9.	Organización De La Memoria Del PIC	;Error! Marcador no definido.
3.5.10.	Memoria De Programa.....	;Error! Marcador no definido.
3.5.11.	Paginación.....	;Error! Marcador no definido.
3.6.	SISTEMAS DE TEXTO A VOZ.....	;Error! Marcador no definido.
3.6.1.	DEFINICION	;Error! Marcador no definido.
3.6.2.	Procesamiento De Texto A Voz.....	;Error! Marcador no definido.
3.6.3.	Utilidad De Los Sintetizadores De Voz.....	;Error! Marcador no definido.
3.6.4.	Tipos	;Error! Marcador no definido.
3.7.	WTS701.....	;Error! Marcador no definido.
3.7.1.	Características:.....	;Error! Marcador no definido.
3.7.2.	Descripción Funcional	;Error! Marcador no definido.
3.8.	MÓDULO SP03	;Error! Marcador no definido.
3.8.1.	DEFINICION.....	;Error! Marcador no definido.
3.8.2.	Descripción	;Error! Marcador no definido.
3.8.3.	Características Generales	;Error! Marcador no definido.
3.8.4.	Conexiones Del Modulo	;Error! Marcador no definido.
3.8.5.	Comunicaciones Serie RS232.....	;Error! Marcador no definido.
3.8.6.	Comando 128 (0X80)	;Error! Marcador no definido.
3.8.7.	Comunicación Por Bus I2C	;Error! Marcador no definido.
3.8.8.	Comunicación Por Puerto Paralelo	;Error! Marcador no definido.

CAPÍTULO IV

MEMORIAS PROGRAMABLES

4.1.	DEFINICION.....	;Error! Marcador no definido.
------	-----------------	--------------------------------------

4.2.	MEMORIA ROM (READ ONLY MEMORY)	¡Error! Marcador no definido.
4.3.	MEMORIA PROM (PROGRAMMABLE READ ONLY MEMORIES)	¡Error!
	Marcador no definido.	
4.3.1.	Método De Programación.....	¡Error! Marcador no definido.
4.3.2.	Arquitectura De La PROM.....	¡Error! Marcador no definido.
4.4.	MEMORIA EPROM	¡Error! Marcador no definido.
4.4.1.	Programación De Una Memoria EPROM	¡Error! Marcador no definido.7
4.4.2.	Funcionamiento De Una EPROM	¡Error! Marcador no definido.
4.4.3.	Familia 2700	¡Error! Marcador no definido.
4.4.4.	Programador/ Emulador De FLASH EPROM.....	¡Error! Marcador no definido.
4.5.	MEMORIA FLASH	¡Error! Marcador no definido.
4.5.1.	Estructura De La MEMORIA FLASH	¡Error! Marcador no definido.
4.5.2.	Aplicaciones De La MEMORIA FLASH.....	¡Error! Marcador no definido.
4.5.3.	MEMORIA FLASH - 27F256.....	¡Error! Marcador no definido.
4.6.	MEMORIA EEPROM.....	¡Error! Marcador no definido.
4.6.1.	Borrado De Una EEPROM.....	¡Error! Marcador no definido.
4.6.2.	Grabado De Una EEPROM.....	¡Error! Marcador no definido.
4.7.	MEMORIA EEPROM SERIAL.....	¡Error! Marcador no definido.
4.7.1.	Características	¡Error! Marcador no definido.
4.7.2.	Aplicaciones De EEPROM DE SERIE	¡Error! Marcador no definido.
4.8.	MEMORIA 24XX256	¡Error! Marcador no definido.
4.8.1.	Descripción Funcional	¡Error! Marcador no definido.
4.8.2.	Características Del Bus.....	¡Error! Marcador no definido.
4.8.3.	Descripción de los pines	¡Error! Marcador no definido.
4.8.4.	Diagrama De Bloque	¡Error! Marcador no definido.3
4.8.5.	Memorias 24CXX Junto A I2C	¡Error! Marcador no definido.3
4.8.6.	Ventajas De La EEPROM	¡Error! Marcador no definido.4
4.8.7.	Tabla Comparativa Entre Memorias.....	¡Error! Marcador no definido.5

CAPÍTULO V

DISEÑO E IMPLEMENTACIÓN

5.1.	DISEÑO DEL HARDWARE.....	¡Error! Marcador no definido.29
5.1.1.	Etapa de Procesamiento	¡Error! Marcador no definido.29
5.1.2.	Etapa de de Almacenamiento	¡Error! Marcador no definido.2
5.1.3.	Etapa de Reproducción de voz.....	¡Error! Marcador no definido.3
5.2.	DISEÑO DEL SOFTWARE	¡Error! Marcador no definido.5
5.2.1.	Escribir y reproducir frase	¡Error! Marcador no definido.6
5.2.2.	Grabar las frases.....	¡Error! Marcador no definido.0
5.2.3.	Reproducir frases de memoria	¡Error! Marcador no definido.49

CAPÍTULO VI

ANÁLISIS Y RESULTADOS

6.1.	CONSUMO DE BATERÍAS.....	¡Error! Marcador no definido.2
6.2.	AMPLIFICADOR DE AUDIO	¡Error! Marcador no definido.3
6.3.	TECLADO.....	¡Error! Marcador no definido.3
6.4.	FORMATEO DE MEMORIA.....	¡Error! Marcador no definido.4
6.5.	PRONUNCIACIÓN	¡Error! Marcador no definido.4
6.6.	COMUNICACIÓN CON EL SP03	¡Error! Marcador no definido.5

CONCLUSIONES

RECOMENDACIONES

RESUMEN

SUMMARY

GLOSARIO

ANEXOS

BIBLIOGRAFÍA

INDICE DE FIGURAS

Figura II.1.	Ley del inverso de cuadrado de la distancia	¡Error! Marcador no definido.
Figura II.2.	Límites de exposición al ruido.....	¡Error! Marcador no definido.
Figura II.3.	Curvas de nivel de sonoridad.....	¡Error! Marcador no definido.
Figura II.4.	Sintetizadores de Voz.....	¡Error! Marcador no definido.4
Figura III.1.	Conector RS-232 (DE-9 hembra y macho).....	¡Error! Marcador no definido.
Figura III.2.	Conexiones (Desde El DTE).....	¡Error! Marcador no definido.
Figura III.3.	Voltajes correspondientes al carácter A....	¡Error! Marcador no definido.
Figura III.4.	Interconexión entre dispositivos I2C.	¡Error! Marcador no definido.
Figura III.5.	Conexión entre dispositivos I2C.....	¡Error! Marcador no definido.
Figura III.6.	Transacciones entre Maestro y Esclavo...	¡Error! Marcador no definido.9
Figura III.7.	Direccionamiento del dispositivo I2C de 7 bits.....	¡Error! Marcador no definido.0
Figura III.8.	Direccionamiento del dispositivo I2C de 10 bits.....	¡Error! Marcador no definido.1
Figura III.9.	Tipos de Empaquetados	¡Error! Marcador no definido.2
Figura III.10.	Conexión De Un Cristal.....	¡Error! Marcador no definido.4
Figura III.11.	Conexión RC externo.....	¡Error! Marcador no definido.4
Figura III.12.	Conexión Oscilador externo	¡Error! Marcador no definido.5
Figura III.13.	Diagrama PIC16F877A	¡Error! Marcador no definido.7
Figura III.14.	Arquitectura de PIC16F877A	¡Error! Marcador no definido.8
Figura III.15.	Ciclo de instrucciones de la CPU	59
Figura III.16.	Banderas de la CPU	60
Figura III.17.	Contador del Programa	¡Error! Marcador no definido.3
Figura III.18.	Registro del Programa	¡Error! Marcador no definido.3

Figura III.19.	Actualización del Programa.....	¡Error! Marcador no definido.	5
Figura III.20.	Direccionamiento Directo.....	¡Error! Marcador no definido.	8
Figura III.21.	Archivo de Registros		69
Figura III.22.	Estructura general de un sistema TTS.....		71
Figura III.23.	Procesamiento del Texto.....		76
Figura III.24.	Arquitectura del sistema WTS701		79
Figura III.25.	El módulo sintetizador SP03.....		82
Figura III.26.	Conexiones del módulo SP03		83
Figura III.27.	Descripción de las señales	¡Error! Marcador no definido.	3
Figura III.28.	Conexión RS232	¡Error! Marcador no definido.	4
Figura IV.1.	Celdas Bipolares	¡Error! Marcador no definido.	2
Figura IV.2.	Celdas Bipolar MOSFETs	¡Error! Marcador no definido.	3
Figura IV.3.	Celdas Bipolar MOS Y TTL.....	¡Error! Marcador no definido.	5
Figura IV.4.	Programación de un PROM.....	¡Error! Marcador no definido.	6
Figura IV.5.	Compuertas AND y OR.....	¡Error! Marcador no definido.	6
Figura IV.6.	Ventanita de una EPROM.....	¡Error! Marcador no definido.	7
Figura IV.7.	Celda de memoria de una EPROM.....		98
Figura IV.8.	Transistores de puerta dual o FAMOS		99
Figura IV.9.	Memoria EPROM.....	¡Error! Marcador no definido.	2
Figura IV.10.	Arquitectura a memoria Flash.....	¡Error! Marcador no definido.	5
Figura IV.11.	Celda de memoria de una FLASH.....	¡Error! Marcador no definido.	6
Figura IV.12.	Proceso de descarga de una celda de memoria FL	¡Error! Marcador no definido.	7
Figura IV.13.	Memoria Flash 27F256.....	¡Error! Marcador no definido.	0
Figura IV.14.	Memoria EEPROM 28C64.....	¡Error! Marcador no definido.	1
Figura IV.15.	Xicor 24LC256	¡Error! Marcador no definido.	2
Figura IV.16.	Arquitectura de Memoria EEPROM.....	¡Error! Marcador no definido.	3
Figura IV.17.	EEPROM 28C64A.....	¡Error! Marcador no definido.	3
Figura IV.18.	CHIP 24XX256.....	¡Error! Marcador no definido.	18
Figura IV.19.	Configuración de 24XX256.....	¡Error! Marcador no definido.	18

Figura IV.20.	Fases 24XX256.....	¡Error! Marcador no definido.	19
Figura IV.21	Direccionamiento.....	¡Error! Marcador no definido.	0
Figura IV.22.	Operaciones de lectura.....	¡Error! Marcador no definido.	0
Figura IV.23.	Escritura Secuencial.....	¡Error! Marcador no definido.	1
Figura IV.24.	Lectura Actual.....	¡Error! Marcador no definido.	1
Figura IV.25.	Lectura Arbitraria	¡Error! Marcador no definido.	2
Figura IV.26.	Lectura Secuencial.....	¡Error! Marcador no definido.	2
Figura IV.27.	Diagrama de Bloques.....	¡Error! Marcador no definido.	3
Figura V.1	Diagrama de bloques del Sistema Electrónico	¡Error! Marcador no definido.	28
Figura V.2.	PIC 16F877A	¡Error! Marcador no definido.	29
Figura V.3.	Simulación de la Etapa de Procesamiento	¡Error! Marcador no definido.	1
Figura V.4.	Memoria 24LC256.....	¡Error! Marcador no definido.	2
Figura V.5.	Simulación de la Etapa de Almacenamiento	¡Error! Marcador no definido.	3
Figura V.6.	Sintetizador SP03.....	¡Error! Marcador no definido.	4
Figura V.7.	Simulación de la Etapa de Reproducción	¡Error! Marcador no definido.	4
Figura V.8.	Circuito amplificador.....		135

ÍNDICE DE TABLAS

Tabla III.I	Señales Rs-232.....	¡Error! Marcador no definido.
Tabla III.II	Pines.....	¡Error! Marcador no definido.
Tabla III.III.	Rangos de Frecuencia	¡Error! Marcador no definido.3
Tabla III.IV.	Instrucciones de la CPU.....	¡Error! Marcador no definido.1
Tabla III.V.	Bancos de Memoria	¡Error! Marcador no definido.7
Tabla III.VI.	Secuencia a reproducir	85
Tabla III.VII.	Registros 0 y 1	¡Error! Marcador no definido.6
Tabla III.VIII.	Comandos	87
Tabla IV. I.	Comparativa Entre Memorias	¡Error! Marcador no definido.5
Tabla V.I.	Lista de materiales de la etapa de procesamiento	¡Error! Marcador no definido.1
Tabla V.II.	Lista de materiales de la etapa de almacenamiento ...	¡Error! Marcador no definido.2
Tabla V.III.	Lista de materiales de la etapa de amplificación	¡Error! Marcador no definido.5
Tabla VI.I.	Consumo de baterías	¡Error! Marcador no definido.2
Tabla VI.II.	Amplificación de audio.....	¡Error! Marcador no definido.3

INDICE DE ANEXOS

- ANEXO A** Datasheet del Microcontrolador 16F877A
- ANEXO B** Datasheet de la memoria 24LC256
- ANEXO C** Distribución de los pines WTS701
- ANEXO D** Esquema del circuito WTS701
- ANEXO E** Esquema del sistema completo
- ANEXO F** Manual De Usuario

INTRODUCCIÓN

Dada la necesidad que tienen las personas con discapacidad auditiva y del habla, de comunicarse con las personas de su alrededor que no tienen conocimiento del lenguaje de señas, es fundamental proporcionar una herramienta sin discriminar a los usuarios, de forma que facilite y promueva la comunicación oral, para lo cual se necesita desarrollar un Generador de Mensajes Auditivos que contenga características muy importantes como una interfaz amigable acorde al tipo de usuario, para lograr una comunicación, tanto para los usuarios como para las personas que interactúan con el mismo.

La finalidad es de ayudarlos en situaciones peculiares y cotidianas como saludos, aviso de emergencia, y ciertas frases que deseen comunicar a las personas que lo rodean, y que facilitara su diario vivir.

Para conseguir este objetivo se han venido diseñando circuitos electrónicos, que atiendan esta necesidad y que permitan la comunicación entre personas con discapacidad auditiva y personas que no sufran esta discapacidad.

En el presente trabajo investigativo mediante un estudio comparativo de rendimiento, características e implementación, de un modulo de memoria externa, se seleccionara el modulo que mejor se acople al modulo sintetizador de texto a voz, se tomaran en cuenta los puntos más importantes de cada tipo de memoria, de tal manera proponer una que nos

permita facilitar el desarrollo y aumentar la capacidad de almacenamiento del Generador de Mensajes Auditivos.

El contenido de esta tesis está estructurado en 6 capítulos, el **Capítulo I** proporciona la investigación y recopilación de información para establecer la necesidad de construir un modulo que genere mensajes auditivos para este tipo de usuario sin marginación tecnológica, el **Capítulo II** describe las deficiencias sensoriales auditivas, las causas y las posibilidades de una ayuda por medio de aparatos electrónicos como son los auxiliares auditivos, el **Capítulo III** describe todo el fundamento teórico del circuito eléctrico, la estructura comunicación alámbrica, microcontroladores y otros módulos que componen el Generador de Mensajes Auditivos, el **Capítulo IV** consiste en la información de la investigación de los tipos de memorias y cuál es la apropiada para el circuito, el **Capítulo V** se encarga de documentar el diseño del Generador de Mensajes auditivos, almacenamiento, reproducción y audio, el **Capítulo VI** se refiere al diseño y construcción del equipo, funcionamiento, pruebas y resultados.

CAPÍTULO I

GENERALIDADES

1.1. ANTECEDENTES

Actualmente la tecnología de la información y la comunicación ha evolucionado a un punto que hoy en día se pueden encontrar en el mercado circuitos de una gran funcionalidad y pequeño tamaño, así como la posibilidad de diseñar y construir un sin número de aplicaciones gracias a los diversos programas y compiladores que constituyen una herramienta de soporte para la creación de nuestros propios circuitos. La investigación de la tecnología ha alcanzado logros importantes, facilitando la realización de tareas peligrosas para el hombre o proporcionando una mejor calidad de vida.

Según estimaciones de la Federación Mundial de Sordos hay en el mundo cerca de 70 millones de personas con deficiencias auditivas. Un porcentaje no determinado

de ellas tiene un lenguaje de señas como su principal medio de comunicación, y con ella, también, una cultura peculiar, que se distingue en el contexto de las comunidades mayoritarias oyentes donde los sordos habitan. En nuestro país la lengua es muy vulnerable y esto se debe a que las personas sordo mudas no la preservan.

Existen señales que fueron creadas por personas oyentes con el afán de ayudar al sordomudo, pero en realidad los perjudica porque solo entre ellos y las personas cercanas podrán comunicarse y entenderse, los demás en un alto porcentaje no lo entenderán. Las personas que padecen sordera no son capaces de entender el habla, aunque pueden percibir algunos sonidos, e incluso con aparatos auditivos.

1.2. JUSTIFICACIÓN

El presente trabajo está orientado a brindar un servicio de comunicación oral, para aquellas personas que sufren de un tipo de discapacidad como es ser sordomudo. La finalidad es de ayudarlos en situaciones peculiares y cotidianas como saludos, aviso de emergencia, y ciertas frases que deseen comunicar a las personas que lo rodean, y que facilitara su diario vivir.

Por tal motivo el presente proyecto busca crear un sistema que permita generar mensajes auditivos proporcionando a las personas sordomudas una comunicación oral por medio de frases o palabras con las personas de su alrededor, este es un sistema de comunicación de uso fácil y al alcance de quien lo necesite.

Hoy por hoy nuestro país, no dispone de un equipo que realice tal función, de ahí la necesidad de ejecutar tal proyecto. Dicho equipo reproducirá mensajes escritos al momento y frases pregrabadas en un dispositivo de almacenamiento. Para la escritura de mensajes y selección de opciones, nos valdremos de un teclado y una pantalla LCD, emitiendo así el mensaje. Según sus necesidades diarias, deberán ser grabados los mensajes a ser reproducidos, por medio de un teclado propio del sistema.

Con el desarrollo de este proyecto se pretende beneficiar a las personas sordomudas, mejorando su calidad de vida, proporcionándoles cierta independencia, movilidad y seguridad, facilitando su comunicación con las personas de su entorno.

1.3. OBJETIVOS

1.3.1. OBJETIVO GENERAL:

- Diseñar e implementar un sistema de generación de mensajes auditivos para ayudar a personas con discapacidad auditiva y del habla.

1.3.2. OBJETIVOS ESPECÍFICOS:

- Construir un sistema de reproducción de mensajes de audio pregrabados y en tiempo real.

- Investigar, diseñar e implementar un módulo de memoria externa de mayor capacidad de almacenamiento y acoplarlo al módulo sintetizador de texto a voz.
- Diseñar e implementar un sistema que permita almacenar, seleccionar y borrar los mensajes ingresados.
- Diseñar e implementar un dispositivo para la generación y reproducción del texto.
- Diseñar e implementar un sistema de amplificación de audio.

CAPÍTULO II

EI SONIDO Y LA DEFICIENCIA SENSORIAL AUDITIVA

2.1. INTRODUCCION

La capacidad del oído humano para identificar y localizar la dirección de una fuente de sonido con gran exactitud se denomina audición binaural o localización auditiva. Se debe a la diferencia de la intensidad sonora en los dos oídos causada por la difracción y por la diferencia de fase del sonido que llega en tiempos diferentes a los dos oídos.

La expresión trastornos de la audición es más general, e incluye discapacidades auditivas que van desde las más ligeras a las más profundas, abarcando así tanto a los sordos como a los que padecen déficit auditivo. Cuando se utilizan este término, quieren decir que se trata de un trastorno auditivo que requiere servicios especiales y auxiliares auditivos.

2.2. LA ESCALA DB(A)

La escala dB(A), se usa para cuantificar las medidas de sonido. Para darle una idea de la escala, vea la Figura II.1.

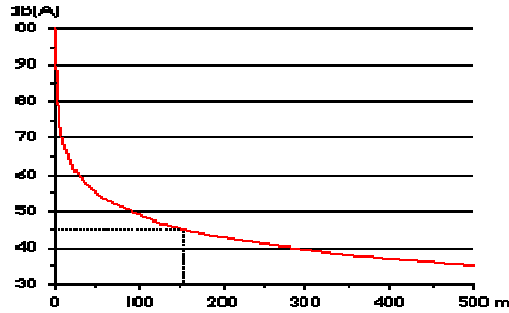


Figura II.1. Ley del inverso de cuadrado de la distancia

La escala de decibelios mide la intensidad de sonido en todo el rango de las diferentes frecuencias audibles, y posteriormente utiliza un sistema de ponderación teniendo en cuenta el hecho de que el oído humano tiene una sensibilidad diferente a cada frecuencia de sonido. La escala de decibelios es una escala logarítmica, o escala relativa.

La razón de medir el sonido de esta manera es que nuestro oídos y mente perciben el sonido en términos del logaritmo de la presión sonora, en lugar de en términos de la presión sonora en sí misma. La energía de las ondas sonoras y por tanto la intensidad del sonido caerán con el cuadrado de la distancia a la fuente sonora, las ondas sonoras tienen un tono, una frecuencia y una intensidad.

La frecuencia de un sonido se refiere a la altura tonal que tiene, es decir, cuán grave o agudo. Para medir la frecuencia del sonido se cuenta el número de ciclos por segundo, un ciclo es la distancia entre una onda y la que sigue.

Mientras la frecuencia de la onda determina su tono, la intensidad de la misma está definida por su amplitud y se mide en dB.

2.2.1. Niveles De Ruido Seguros

La existencia de un nivel de ruido seguro depende esencialmente de dos cosas:

- El nivel volumen del ruido
- Durante cuánto tiempo se está expuesto al ruido.

En la Figura II.2. Están los límites recomendados de exposición al ruido según el número de horas que se esté expuesto a él.

No. de horas de exposición	Nivel del sonido en dB
8	90
6	92
4	95
3	97
2	100
1 ½	102
1	105
½	110
1/4 o menos	115

Figura II.2. Límites de exposición al ruido

Para un oído normal, en condiciones normales, sin ruidos alrededor, un auricular puesto en el oído produce un umbral sonoro de 0 dB cuando la potencia es de 10^{-12} W. Es decir, un oído normal, lo menos que puede oír son 10^{-12} vatios, lo que supone 0 dB. Si aumentamos la potencia de ese sonido generalmente medido a 1

Khz, ya que el oído no responde por igual a todas las frecuencias conseguiremos que se produzca dolor a unos 120 dB.

La sonoridad de un sonido es, por lo tanto, una cualidad subjetiva y se puede medirse con instrumentos, se usa una escala relativa, basada en el logaritmo de la relación de dos intensidades, el fono es una unidad acústica usada para medir el nivel total de sonoridad de un ruido.

La Figura II.3. muestra las curvas de igual nivel de sonoridad en fonos sobre toda la banda de frecuencias audibles en función del nivel de intensidad en dB o de la intensidad en w/m^2 . La curva superior de 120 fonos representa el umbral de dolor, en tanto que la curva inferior de 0 fonos representa el umbral de audición.

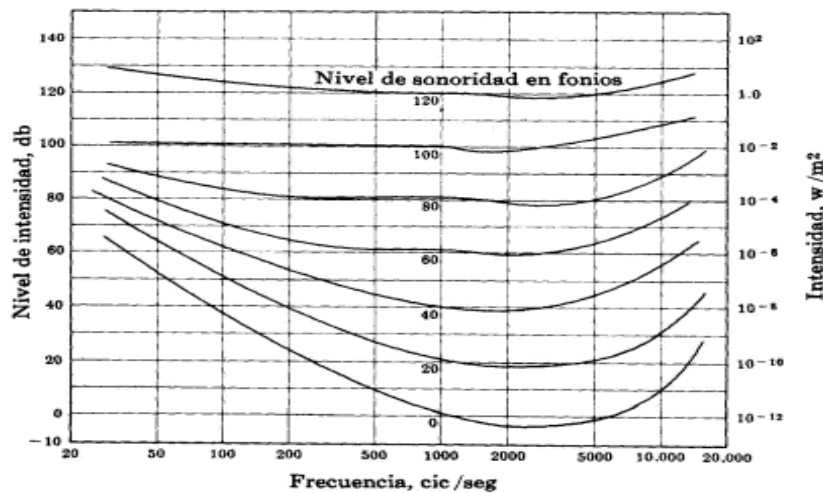


Figura II.3. Curvas de nivel de sonoridad

2.2.2. El Oído Humano

El mecanismo de audición humana es esencialmente un transductor electroacústica altamente sensible que responde a ondas sonoras de un amplio

alcance de frecuencias, intensidades y formas de onda. Éste transforma las fluctuaciones de presión acústica en pulsos en el nervio auditivo. Estos pulsos son llevados al cerebro, el cual los interpreta e identifica, y los convierte en sensaciones: la percepción del sonido. Como la respuesta del oído humano es puramente subjetiva, no puede medirse directamente como las cantidades físicas. No obstante el oído humano es más sensible a los cambios de frecuencia que a los de intensidad y más sensible a sonidos de baja intensidad que a los de alta intensidad.

2.3. DEFICIENCIAS SENSORIALES AUDITIVAS

El término sordomudo, es un estigma con el que la sociedad ha definido tradicionalmente a las personas sordas, responde a la idea de una supuesta incapacidad de las personas sordas para comunicarse por medio de una lengua.

Sin embargo, las personas sordas tienen una lengua propia, la lengua de signos, y mediante una educación adecuada acceder a la lengua oral en sus formas escrita y, en función de las circunstancias individuales, hablada. Por tanto, la expresión “mudo” es incorrecta, si sus condiciones auditivas son adecuadas, las personas con audición normal pueden interpretar el habla que escuchan en la vida diaria sin ayuda de aparatos o técnicas especiales.

Las personas que padecen sordera no son capaces de entender el habla, aunque pueden percibir algunos sonidos, e incluso con aparatos auditivos, la pérdida puede ser tan grave que la persona no puede comprender el habla sólo por medio

del oído y para comunicarse dependen de la vista, incluso cuando utilizan sistemas de amplificación.

2.3.1. Hipoacúsico

"La sordera" se define como "una hipoacusia severa, aunque puede no ser total, dificultara procesar toda la información lingüística que recibe a través del oído, con o sin amplificación."

Según la O.M.S. (Organización Mundial de la Salud) el número de hipoacúsicos profundos es de 16.000.000 y los que padecen una deficiencia moderada es de alrededor de 40.000.000 de modo que en la actualidad estaríamos en una cifra de 56.000.000 hipoacúsicos.

Los sordos profundos tienen pérdidas auditivas mayores, lo que les dificulta enormemente la adquisición del lenguaje oral a través de la vía auditiva, incluso con la ayuda del sistema de amplificación. Por ello la visión se convierte en el principal vínculo con el mundo exterior y en el primer canal de comunicación.

En función del grado de pérdida, existirá mayor o menor capacidad de poder captar sonidos, de desarrollar el habla interna, adquirir lectura labial, etc.

- Deficiencia auditiva ligera: 26-40 dB
- Deficiencia moderada: 41-55 dB
- Deficiencia moderadamente grave: 56-70 dB
- Deficiencia grave: 71-91 dB
- Deficiencia auditiva profunda: más de 91 dB

Alguien cuya pérdida de audición sea posterior a la adquisición del lenguaje, conoce las estructuras del mismo; pero si la sordera aparece antes de haber adquirido el lenguaje la dificultad para entender todas las estructuras internas de la lengua es grandísima.

2.3.2. Causas Más Frecuentes De La Sordera

Cerca del cuarenta por ciento de los casos de deficiencia auditiva se debe a causas desconocidas; sin embargo, algunos problemas genéticos o congénitos pueden asociarse a una pérdida auditiva.

Factores hereditarios (genéticos)

- Antecedentes familiares de hipoacusia
- Problemas asociados con algún síndrome como: Down, Aiport, asociado a problemas del riñón, Waardenburg, Crouzón, Usher.
- Malformaciones craneofaciales: Labio y/o paladar hendido.

Factores externos que afectan a la madre durante el embarazo:

- Diabetes
- Toxemia
- Problemas de tiroides
- Infecciones virales
- Infecciones bacterianas
- Intoxicación con drogas o medicamento

Factores de riesgo durante el parto y en los primeros días de nacido:

- Prematurez.

- Bajo peso al nacer.
- Hipoxia neonatal.
- Lesiones en el cráneo por aplicación de fórceps.
- APGAR bajo
- Ictericia neonatal

Factores de riesgo en la infancia:

- Intubación en el período neonatal por más de 48 horas
- Meningitis
- Encefalitis
- Enfermedades de la infancia
- Aplicación de medicamentos ototóxicos.
- Golpes en las cabezas

La sordera afecta en diversos aspectos; el primero y fundamental es en el área del lenguaje verbal. Algunos casos de hipoacusia pueden tratarse quirúrgicamente: cuando es necesaria la reconstrucción del tímpano o los huesecillos, o el implante de tubos de ventilación.

2.4. AUXILIARES AUDITIVOS

Los auxiliares auditivos son pequeños aparatos que se colocan dentro o detrás de uno o ambos oídos para hacer que los sonidos sean más fuertes. Un auxiliar auditivo podría corregir una pérdida auditiva conductiva a un nivel casi normal si ésta es causada por una malformación del oído medio o externo. Para una pérdida auditiva sensorineural considerable, un auxiliar auditivo podría ayudar pero no

devolverá completamente la audición. Los auxiliares auditivos vienen en muchos tamaños, formas, y estilos, estos auxiliares auditivos son para personas con pérdida auditiva leve a profunda.

Algunas personas con pérdida auditiva profunda usan un auxiliar corporal, este es un auxiliar auditivo más grande que se sujeta a un cinturón o se coloca en un bolsillo y se conecta mediante un cable al oído. Un auxiliar auditivo se conforma de:

- Micrófono para introducir sonidos
- Un amplificador para incrementar el volumen de los sonidos
- Un altavoz o auricular para enviar los sonidos al oído.
- Una batería para obtener energía.

Los mecanismos electrónicos en los auxiliares auditivos pueden ser análogos o digitales. Los auxiliares análogos más avanzados se pueden programar por la persona que los usa para acomodarse en diferentes entornos de sonido. Los auxiliares digitales usan un chip de computadora y proporcionan aún mayor flexibilidad para acomodarse en diferentes entornos, sin embargo, éstos son el tipo más costoso de auxiliar auditivo. Puede tomar tiempo y paciencia el acostumbrarse a un auxiliar auditivo debido a que las cosas suenan diferente.

2.5. APARATOS DE ASISTENCIA

Un aparato de asistencia auditiva ALD es un tipo de aparato que le puede ayudar en sus actividades de comunicación. Éste se puede usar con o sin auxiliares

auditivos para lidiar con problemas de ruido de fondo, distancia, o mala acústica en espacios. Algunos ejemplos de ALD incluyen:

Sistemas personales de modulación de frecuencia (FM) - Este sistema tiene un micrófono transmisor que usa el interlocutor y un receptor, este tipo de sistema es útil en muchos entornos, como conferencias en salón de clases, reuniones, o restaurantes.

Sistemas de infrarrojo - Con frecuencia, éstos se usan en su casa con aparatos de televisión pero también se pueden usar en entornos grandes como salones de juntas, el sonido se envía mediante ondas de luz infrarroja.

Asimismo, se utilizan los sintetizadores de voz que son dispositivos que, conectados a un ordenador, permiten al usuario sin ver la pantalla, saber lo que está pasando en la misma, tanto en lo que respecta a una letra, a una palabra, a un párrafo, a la línea de estado. Por otro lado, se ha producido tecnología que busca privilegiar el desarrollo de los órganos sensoriales del oído y el tacto.



Figura II.4. Sintetizadores de Voz

CAPÍTULO III

LA COMUNICACIÓN Y SUS DIFERENTES APLICACIONES

3.1. DESARROLLO HISTÓRICO

En 1753, Charles Morrison desarrolló un sistema de transmisión eléctrica que utilizaba un alambre para representar cada letra del alfabeto. En 1835, Samuel F.B. Morse comenzó con la telegrafía y dos años más tarde el telégrafo fue inventado en USA por Morse y en Gran Bretaña por Sir Charles Wheatstone.

La primera comunicación analógica tuvo lugar en 1876 cuando Alexander Graham Bell inventó el teléfono. En 1910 comenzaron de forma experimental las transmisiones de radio a cargo de Lee De Forest, la televisión pública comenzó en Inglaterra en 1927 y tres años más tarde en USA, hubo que esperar hasta 1960 para las primeras retransmisiones vía satélite. Los años 70 vieron el nacimiento de la revolución de las comunicaciones por ordenador. La década de los 80 representó el crecimiento de las comunicaciones personales. Antes del

final de la década de los 90 prácticamente todos disponíamos de un teléfono celular.

3.2. TIPOS DE TRANSMISIÓN DE DATOS

Transmisión Análoga.- En la transmisión analógica, la señal que transporta la información es continua, la forma más sencilla de transmisión digital es la binaria, en la cual a cada elemento de información se le asigna uno de dos posibles estados. Para identificar una gran cantidad de información se codifica un número específico de bits, el cual se conoce como carácter.

Transmisión Digital.- En la transmisión digital existen dos notables ventajas lo cual hace que tenga gran aceptación cuando se compara con la analógica como son:

- El ruido no se acumula en los repetidores.
- El formato digital se adapta por sí mismo a los circuitos integrados.

Al convertir estas señales al formato digital se pueden aprovechar las dos características anteriormente citadas.

Transmisión Asíncrona.- En este caso la temporización empieza al comienzo de un carácter y termina al final, se añaden dos elementos de señal a cada carácter para indicar al dispositivo receptor el comienzo de este y su terminación. Para enviar un dato se inicia la secuencia de temporización en el dispositivo receptor con el elemento de señal y al final se marca su terminación.

Transmisión Sincronía.- Este tipo de transmisión se caracteriza porque antes de la transmisión de propia de datos, se envían señales para la identificación de lo que va a venir por la línea, pero su uso se limita a líneas especiales para la comunicación de ordenadores, porque en líneas telefónicas deficientes pueden aparecer problemas.

Transmisión de datos en serie.- En este tipo de transmisión los bits se trasladan uno detrás del otro sobre una misma línea, también se transmite por la misma línea. Se utiliza a medida que la distancia entre los equipos aumenta a pesar que es más lenta que la transmisión paralelo y además menos costosa. Los transmisores y receptores de datos serie son más complejos debido a la dificultad en transmitir y recibir señales a través de cables largos.

Transmisión en paralelo.- La transmisión de datos entre ordenadores y terminales mediante cambios de corriente o tensión por medio de cables o canales, en la transmisión de datos en paralelo cada bit de un carácter se transmite sobre su propio cable, hay un cable adicional en el cual enviamos una señal llamada strobe ó reloj; esta señal le indica al receptor cuando están presentes todos los bits para que se puedan tomar muestras de los bits o datos que se transmiten y además sirve para la transmisión y recepción de los datos.

3.3.1. Modos De Transmisión De Datos

- **Simplex:** Este modo de transmisión permite que la información discorra en un solo sentido y de forma permanente, es difícil la corrección de errores causados por deficiencias de línea.

- **Half Duplex:** La transmisión fluye como en el anterior, o sea, en un único sentido de la transmisión de dato, pero no de una manera permanente, pues el sentido puede cambiar.
- **Full Duplex:** Es el método de comunicación más aconsejable, puesto que en todo momento la comunicación puede ser en dos sentidos posibles y así pueden corregir los errores de manera instantánea y permanente.

3.3. EL ESTÁNDAR RS-232-C

3.3.1. DEFINICION

RS-232-C estándar, aceptado por la industria para las conexiones de comunicaciones en serie. Adoptado por la Asociación de Industrias Eléctricas, el estándar RS-232-C, define las líneas específicas y las características de señales que utilizan las controladoras de comunicaciones en serie.

Casi siempre el conector DB-25 va asociado con el RS-232C, y se muestran las disposiciones de los contactos en la Figura III.1.



Figura III.1. Conector RS-232 (DE-9 hembra y macho).

Con los sistemas de transmisión digital, se requieren una facilidad física tal como un par de alambres metálicos, un cable coaxial o un vínculo de fibra óptica para interconectar a los dos puntos en el sistema. El puerto serie del PC es compatible con el estándar RS-232C. Este estándar fue diseñado en los 60s para

comunicar un equipo terminal de datos o DTE y un equipo de comunicación de datos o DCE. Las señales más utilizadas se listan a continuación:

- **/DTR (Data-Terminal-Ready):** El PC indica al modem que esta encendido y listo para enviar datos.
- **/DSR (Data-Set-Ready):** El modem indica al PC que esta encendido y listo para transmitir o recibir datos.
- **/RTS (Request-To-Send):** El PC pone esta señal a 1 cuando tiene un carácter listo para ser enviado.
- **/CD (Carrier-Detect):** El modem pone esta señal a 1 cuando ha detectado el ordenador.
- **/CTS (Clear-To-Send):** El modem está preparado para transmitir datos. El ordenador empezara a enviar datos al modem.
- **TxD:** El modem recibe datos desde el PC.
- **RxD:** El modem transmite datos al PC.

El circuito integrado que convierte los datos de paralelo a serie y viceversa se llama UART para un PC es el Intel 8251A, este circuito integrado puede ser programado para realizar comunicaciones serie síncronas o asíncronas. Ocho bits de datos (D0-D7) conectan al 8251A al bus de datos del PC. La entrada de chip select (/CS) habilita el circuito integrado cuando es seleccionado por el bus de control del PC. Este circuito integrado tiene dos direcciones internas, la dirección de control queda seleccionada cuando la entrada C-/D esta seleccionada a nivel alto. La dirección de datos queda seleccionada cuando la entrada C-/D esta a nivel bajo. La señal de RESET resetea el circuito integrado.

Cuando /RD está a nivel bajo el ordenador lee un byte de control o de datos byte.

El UART incluye cuatro registros internos:

THR: Registro temporal de salida.

TSR: Registro de salida.

RDR: Registro de entrada.

RSR: Registro temporal de entrada.

Cada carácter a transmitir es almacenado en el registro THR. La UART añade los bits de start y stop, luego copia todos los bits (datos, start and stop bits) al registro TSR, para acabar el proceso los bits son enviados a la línea a través de la señal TD, cada carácter recibido desde la línea RD es almacenada en el registro RSR. Los bits de start y stop son eliminados y la UART escribe el carácter en el registro RDR, para acabar el proceso el carácter es leído por el PC.

3.3.2. Direccionando El Puerto

Hay dos maneras de direccionar el puerto serie, a través de la interrupción 14H de la BIOS y a través de la interrupción 21H del DOS. Cada función es seleccionada asignando un valor al registro AH del microprocesador. Las cuatro funciones son listadas a continuación:

Función 00H: Inicializa el puerto serie y selecciona la velocidad.

Función 01H: Envía un carácter al puerto serie especificado.

Función 02H: Lee un carácter desde el puerto serie especificado.

Función 003: Devuelve el estado del puerto serie especificado.

Funciones de la interrupción 21H del DOS del puerto serie:

Función 03H: Lee un carácter desde el puerto COM1.

Función 04H: Escribe un carácter desde el puerto COM1.

Función 40H: Esta función envía un numero de bytes des de un buffer a un dispositivo especificado.

El estándar especifica 25 pins de señal, y que el conector de DTE debe ser macho y el conector de DCE hembra. Los voltajes para un nivel lógico alto están entre -3V y -15V. Un nivel lógico bajo tendrá un voltaje entre +3V and +15V. Los voltajes más usados son +12V y -12V.

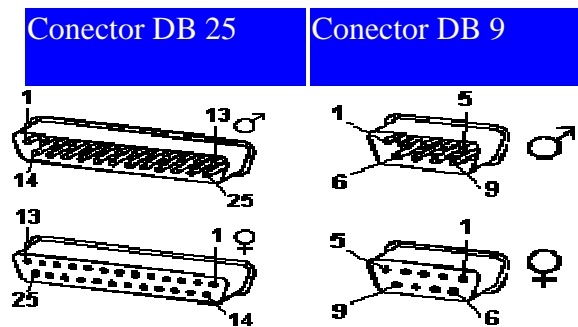


Figura III.2. Conexiones (Desde El DTE)

En la Tabla III.I muestran las señales RS-232 más comunes:

Tabla III.I Señales Rs-232

Señal		DB-25	DE-9 (TIA-574)	EIA/TIA 561	Yost	RJ-50	MMJ
Common Ground	G	7	5	4	4,5	6	3,4
Transmitted Data	TD	2	3	6	3	8	2
Received Data	RD	3	2	5	6	9	5
Data Terminal Ready	DTR	20	4	3	2	7	1
Data Set Ready	DSR	6	6	1	7	5	6
Request To Send	RTS	4	7	8	1	4	-
Clear To Send	CTS	5	8	7	8	3	-
Carrier Detect	DCD	8	1	2	7	10	-
Ring Indicator	RI	22	9	1	-	2	-

3.3.3. Construcción Física

La interfaz RS-232 está diseñada para distancias cortas, de hasta 15 metros según la norma, y para velocidades de comunicación bajas, de no más de 20 Kilobytes/segundo. La interfaz puede trabajar en comunicación asíncrona o síncrona y tipos de canal simplex, half dúplex o full dúplex, en un canal simplex los datos siempre viajarán en una dirección, por ejemplo desde DCE a DTE, las líneas de handshaking de la RS-232 se usan para resolver los problemas asociados con el modo de operación full dúplex, tal como en qué dirección los datos deben viajar en un instante determinado.

Si un dispositivo de los que están conectados a una interfaz RS-232 procesa los datos a una velocidad menor de la que los recibe deben de conectarse las líneas handshaking que permiten realizar un control de flujo tal que al dispositivo más lento de tiempo de procesar la información. Las líneas de "handshaking" que permiten hacer este control de flujo son las líneas RTS y CTS.

3.3.4. Los Circuitos

Los Las UART o U(S) ART se diseñaron para convertir las señales que maneja la CPU y transmitir las al exterior. Las UART deben resolver problemas tales como la conversión de voltajes internos del DCE con respecto al DTE, gobernar las señales de control, y realizar la transformación desde el bus de datos de señales en paralelo a serie y viceversa, allí es donde se implementa la interfaz.

Para los propósitos de la RS-232 estándar, una conexión es definida por un cable desde un dispositivo al otro. Hay 25 conexiones en la especificación completa,

pero es muy probable que se encuentren menos de la mitad de éstas en una interfaz determinada. En la siguiente Tabla III.II se muestran los tres nombres junto al número de pin del conector al que está asignado:

Tabla III.II Pines

PIN	EIA	CCITT	E/S	Función DTE-DCE
1	CG	AA 101		Chassis Ground
2	TD	BA 103	Salida	Transmit Data
3	RD	AA 104	Entrada	Receive Data
4	RTS	CA 105	Salida	Request To Send
5	CTS	CB 106	Entrada	Clear To Send
6	DSR	CC 107	Entrada	Data Set Ready
7	SG	AB 102	---	Signal Ground
8	DCD	CF 109	Entrada	Data Carrier Detect
9*			Entrada	Pos. Test Voltage
10*			Entrada	Neg. Test Voltage
11				(no tiene uso)
12+	SCDC	SCF 122	Entrada	Sec. Data Car. Detect
13+	SCTS	SCB 121	Entrada	Sec. Clear To Send
14+	SBA 118		Salida	Sec. Transmit Data
15#	TC	DB 114	Entrada	Transmit Clock
16+	SRD	SBB 119	Entrada	Sec. Receive Data
17#	RC	DD 115	Entrada	Receive Clock
18				(no tiene uso)
19+	SRTS	SCA 120	Salida	Sec. Request To Send
20	DTR	CD 108,2	Salida	Data Terminal Ready
21*	SQ	CG 110	Entrada	Signal Quality
22	RI	CE 125	Entrada	Ring Indicator
23*	DSR	CH 111	Salida	Data Rate Selector
		CI 112	Salida	Data Rate Selector
24*	XTC	DA 113	Salida	Ext. Transmit Clock
25*			Salida	Busy

También, la dirección de la flecha indica cuál dispositivo, (DTE o DCE) origina cada señal, a excepción de las líneas de tierra (---). Los valores de voltaje se invierten desde los valores lógicos.

El canal secundario a veces se usa para proveer un camino de retorno de información más lento, de unos 5 a 10 bits por segundo, para funciones como el envío de caracteres ACK o NAK, en principio sobre un canal half duplex. Si el módem usado acepta esta característica, es posible para el receptor aceptar o rechazar un mensaje sin tener que esperar el tiempo de conmutación, un proceso que usualmente toma entre 100 y 200 milisegundos.

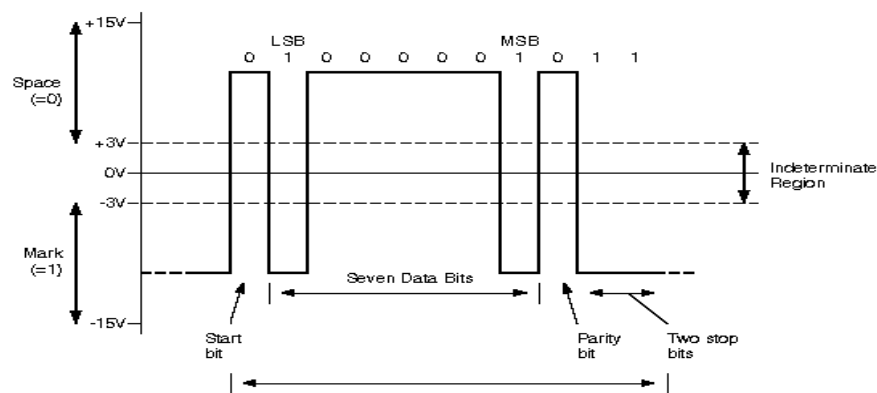


Figura III.3. Voltajes correspondientes al carácter A

3.3.5. Características Eléctricas De Cada Circuito

Los siguientes criterios son los que se aplican a las características eléctricas de cada una de las líneas:

- La magnitud de un voltaje en circuito abierto no excederá los 25 V.
- El conductor será apto para soportar un corto con cualquier otra línea en el cable sin daño a sí mismo o a otro equipamiento, y la corriente de cortocircuito no excederá los 0,5 A.
- Las señales se considerarán en el estado de MARCA, (nivel lógico "1"), cuando el voltaje sea más negativo que - 3 V con respecto a la línea de

Signal Ground. Las señales se considerarán en el estado de ESPACIO, (nivel lógico "0"), cuando el voltaje sea más positivo que +3 V con respecto a la línea Signal Ground. La gama de voltajes entre -3 V y +3 V se define como la región de transición.

- La impedancia de carga tendrá una resistencia a DC de menos de 7000 Ω al medir con un voltaje aplicado de entre 3 a 25 V pero mayor de 3000 Ω cuando se mida con un voltaje de menos de 25 V.
- Cuando la resistencia de carga del terminador encuentra los requerimientos de la regla 4 anteriormente dicha, y el voltaje del terminador de circuito abierto está a 0 V, la magnitud del potencial de ese circuito con respecto a Signal Ground estará en el rango de 5 a 15 V.
- El driver de la interfaz mantendrá un voltaje entre -5 a -15 V relativos a la señal de Signal Ground para representar una condición de MARCA. El mismo driver mantendrá un voltaje de entre 5 V a 15 V relativos a Signal Ground para simbolizar una señal de ESPACIO.
- El driver cambiará el voltaje de salida hasta que no se excedan 30 V/ μ s, pero el tiempo requerido a la señal para pasar de -3 V a +3 V de la región de transición no podrá exceder 1 ms, o el 4% del tiempo de un bit.
- La desviación de capacitancia del terminador no excederá los 2500 pF, incluyendo la capacitancia del cable. Obsérvese que cuando se está usando un cable normal con una capacitancia de 40 a 50 pF/Pie de longitud, esto limita la longitud de cable a un máximo de 50 Pies, (15 m).
- La impedancia del driver del circuito estando apagado deberá ser mayor que 300 Ω .

- Existen en el mercado dos circuitos integrados disponibles, (los chips 1488 y 1489) los cuales implementan dos drivers y receptores TTL, (4 por chip), para una RS-232 de forma compatible con las reglas anteriores.

3.4. PROTOCOLO I²C

3.4.1. Introducción

I²C es un bus de comunicaciones en serie. Su nombre viene de Inter-Integrated Circuit (Circuitos Inter-Integrados), su diseñador es Philips. Es un bus muy usado en la industria, principalmente para comunicar microcontroladores y sus periféricos en sistemas integrados (*Embedded Systems*), generalizando más para comunicar circuitos integrados entre sí, que normalmente residen en un mismo circuito impreso.

La principal característica de I²C es que utiliza dos líneas para transmitir la información: una para los datos y por otra la señal de reloj. También es necesaria una tercera línea, pero esta sólo es la referencia. Como suelen comunicarse circuitos en una misma placa que comparten una misma masa esta tercera línea no suele ser necesaria.

Las líneas se llaman:

- SDA: datos
- SCL: reloj
- GND: masa

Las dos primeras líneas son drenador abierto, por lo que necesitan resistencias de pull-up. Los dispositivos conectados al bus **I²C** tienen una dirección única para cada uno. También pueden ser maestros o esclavos. El dispositivo maestro inicia la transferencia de datos y además genera la señal de reloj, pero no es necesario que el maestro sea siempre el mismo dispositivo, esta característica se la pueden ir pasando los dispositivos que tengan esa capacidad. Esta característica hace que al bus **I²C** se le denomine bus multimaestro.

3.4.2. Funcionamiento del bus I2C

Como dijimos, las líneas SDA y SCL transportan información entre los dispositivos conectados al bus ver la figura III.8.

Cada dispositivo es reconocido por su código y puede operar como transmisor o receptor de datos. Además, cada dispositivo puede ser considerado como Máster o Slave. El Máster es el dispositivo que inicia la transferencia en el bus y genera la señal de Clock. El Slave (esclavo) es el dispositivo direccionado. Las líneas SDA (serial Data) y SCL (serial Clock) son bidireccionales, conectadas al positivo de la alimentación a través de las resistencias de pull-up. Cuando el bus está libre, ambas líneas están en nivel alto.

La transmisión bidireccional serie (8-bits) de datos puede realizarse a 100Kbits/s en el modo standard o 400 Kbits/s en el modo rápido. La cantidad de dispositivos que se pueden conectar al bus está limitada, solamente, por la máxima capacidad permitida: 400 pF.

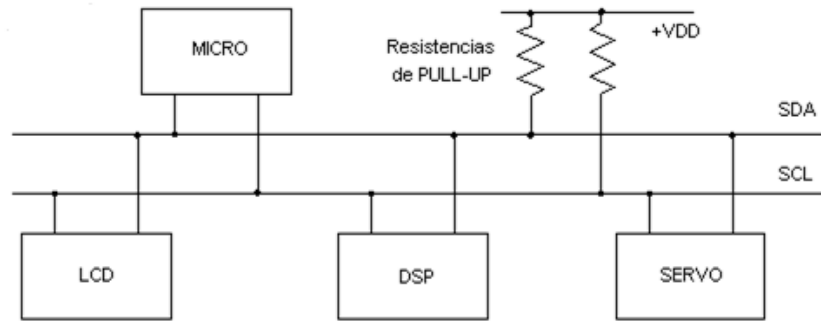


Figura III.4. Interconexión entre dispositivos I2C.

3.4.3. Condiciones de START y STOP

Antes de que se establezca un intercambio de datos entre el circuito Máster y los Esclavos, el Máster debe informar el comienzo de la comunicación (condición de Start): la línea SDA cae a cero mientras SCL permanece en nivel alto. A partir de este momento comienza la transferencia de datos. Una vez finalizada la comunicación se debe informar de esta situación (condición de Stop). La línea SDA pasa a nivel alto mientras SCL permanece en estado alto. Ver Figura III.5.

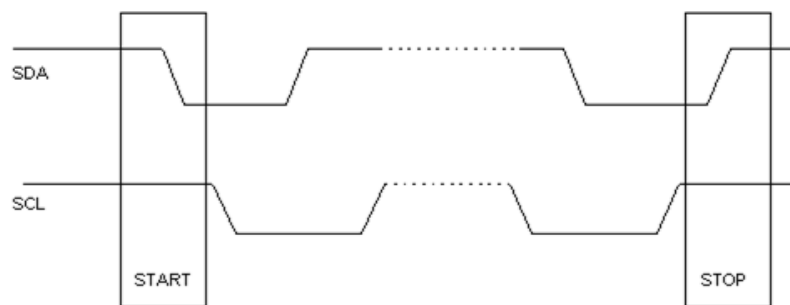


Figura III.5. Condiciones de inicio y parada de I2C.

3.4.4. Transferencia de datos

- El Maestro genera la condición de Start.

- Cada palabra puesta en el bus SDA debe tener 8 bits, la primera palabra transferida contiene la dirección del Esclavo seleccionado.
- Luego el Maestro lee el estado de la línea SDA, si vale 0 (impuesto por el esclavo), el proceso de transferencia continúa y el byte de datos es enviado al Esclavo. Si vale 1, indica que el circuito direccionado no valida la comunicación, entonces, el Maestro genera un bit de stop para liberar el bus I2C.
- Este acuse de recibo se denomina ACK (acknowledge) y es una parte importante del protocolo I2C.
- Al final de la transmisión, el Maestro genera la condición de Stop y libera el bus I2C, las líneas SDA y SCL pasan a estado alto.

Las transacciones en el bus I2C tienen este formato. Ver figura III.6. :

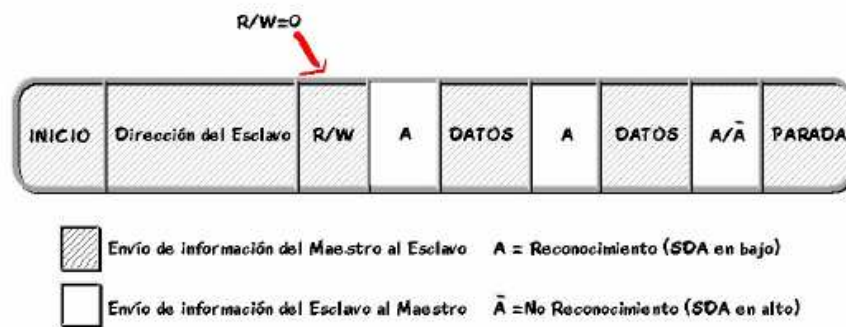


Figura III.6. Transacciones entre Maestro y Esclavo.

3.4.5. Direccionamiento

En un bus I2C, los dispositivos se identifican por medio de una dirección única que forma parte de un byte de control enviado por el dispositivo maestro al iniciar la

comunicación. La definición inicial del I2C preveía la existencia de siete (07) bits para direccionar al esclavo, permitiendo conectar hasta 128 dispositivos.

Las memorias de la serie 24LCXXX utilizan este tipo de direccionamiento (ver Figura III.6.). A partir de la versión 1.0 del año 1992 existe un formato de direccionamiento de 10 bits (ver Figura III.7.) con lo cual se ha incrementado significativamente el número de dispositivos que pueden conectarse al bus. Una vez que el maestro genera la condición de inicio, el primer grupo de ocho bits enviado es el byte de control o de direccionamiento, el formato de éste se muestra en la Figura III.6.

Los siete primeros bits definen la dirección del esclavo con el que se desea establecer la comunicación, mientras que el octavo bit indica el sentido de la misma. Este bit (llamado R/W) define si la operación a efectuar es una lectura (cuando es 0) o una escritura (si vale 1).

Cuando una dirección es enviada, cada esclavo del bus la recibe y la compara con su dirección de identificación, si ambas coinciden el esclavo se considera direccionado como un esclavo-transmisor o como esclavo-receptor dependiendo del bit R/W.



Figura III.7. Direccionamiento del dispositivo I2C de 7 bits

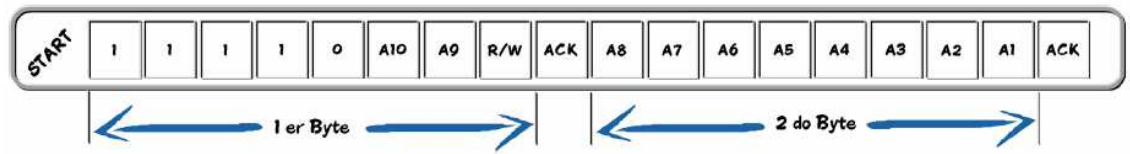


Figura III.8. Direccionamiento del dispositivo I2C de 10 bits

3.5. EL PIC16F877A

3.5.1. LA FAMILIA DEL PIC16F877A

El microcontrolador PIC16F877A de Microchip pertenece a una gran familia de microcontroladores de 8 bits que tienen las siguientes características generales:

- Arquitectura Harvard
- Tecnología RISC
- Tecnología CMOS

Estas características se conjugan para lograr un dispositivo altamente eficiente en el uso de la memoria de datos y programa y por lo tanto en la velocidad de ejecución. Sea dividido sus microcontroladores en tres grandes subfamilias:

Base - Line 12 PIC12XXX y PIC14XXX

Media – Range 14 PIC16XXX

Alta - End 16 PIC17XXX y PIC18XXX

3.5.2. Variantes Principales

Los microcontroladores que produce Microchip cubren un amplio rango de dispositivos cuyas características pueden variar como sigue:

- Empaquetado (desde 8 patitas hasta 68 patitas)
- Tecnología de la memoria incluida (EPROM, ROM, Flash)
- Voltajes de operación (desde 2.5 v. Hasta 6v)
- Frecuencia de operación (Hasta 20 MHz)

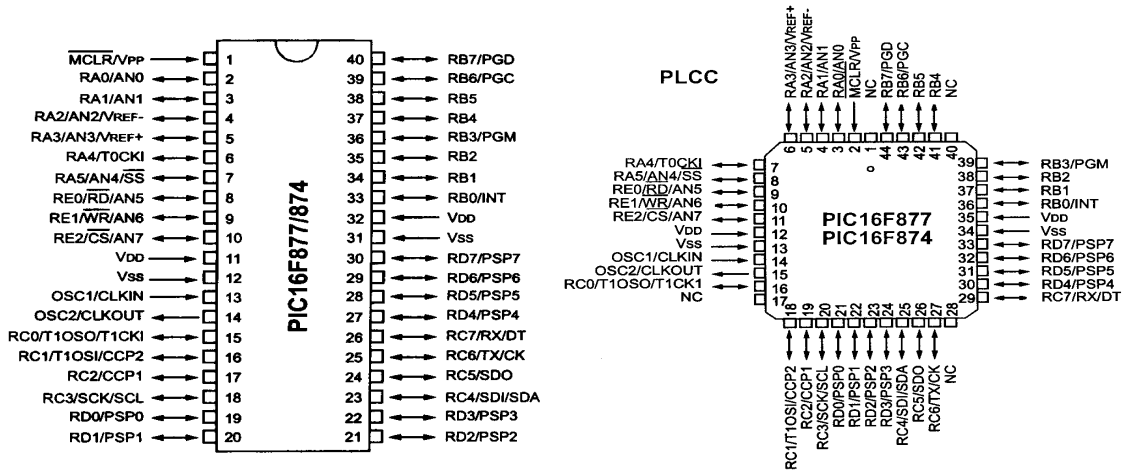


Figura III.9. Tipos de Empaquetados

Estándar Extendido

EPROM PIC16CXXX PIC16LCXXX

ROM PIC16CRXXX PIC16LCRXXX

Flash PIC16FXXX PIC16LFXXX

Rango de voltage EPROM ROM Flash

Estándar C 4.5 a 6v CR 4.5 a 6v F 4.5 a 6v

Extendido LC 2.5 a 6v LCR 2.5 a 6v LF 2 a 6v

3.5.3. Oscilador

Los PIC de rango medio permiten hasta 8 diferentes modos para el oscilador. El usuario puede seleccionar alguno de estos 8 modos programando 3 bits de

configuración del dispositivo denominados: FOSC2, FOSC1 y FOSC0. En algunos de estos modos el usuario puede indicar que se genere o no una salida del oscilador a través de una patita de Entrada/Salida. Los modos de operación se muestran en la siguiente lista:

- LP Baja frecuencia (y bajo consumo de potencia)
- XT Cristal / Resonador cerámico externos, (Media frecuencia)
- HS Alta velocidad (y alta potencia) Cristal/resonador
- RC Resistencia / capacitor externos (mismo que EXTRC con CLKOUT)
- EXTRC Resistencia / capacitor externos
- EXTRC Resistencia / Capacitor externos con CLCKOUT
- INTRC Resistencia / Capacitor internos para 4 MHz
- INTRC Resistencia / Capacitor internos para 4 MHz con CLKOUT

Los tres modos LP, XT y HS usan un cristal o resonador externo, la diferencia sin embargo es la ganancia de los drivers internos, lo cual se ve reflejado en el rango de frecuencia admitido y la potencia consumida. En la Tabla III.III. se muestran los rangos de frecuencia así como los capacitores:

Tabla III.III. Rangos de Frecuencia

Modo	Frecuencia típica	Capacitores recomendados	
		C1	C2
LP	32 khz	68 a 100 pf	68 a 100 pf
	200 khz	15 a 30 pf	15 a 30 pf
XT	100 khz	68 a 150 pf	150 a 200 pf
	2 Mhz	15 a 30 pf	15 a 30 pf
	4 Mhz	15 a 30 pf	15 a 30 pf
HS	8 Mhz	15 a 30 pf	15 a 30 pf
	10 Mhz	15 a 30 pf	15 a 30 pf
	20 Mhz	15 a 30 pf	15 a 30 pf

Cristal externo.- En los tres modos mostrados en la tabla anterior se puede usar un cristal o resonador cerámico externo. En la siguiente Figura III.10 se muestra la conexión de un cristal a las patitas OSC1 y OS2 del PIC.

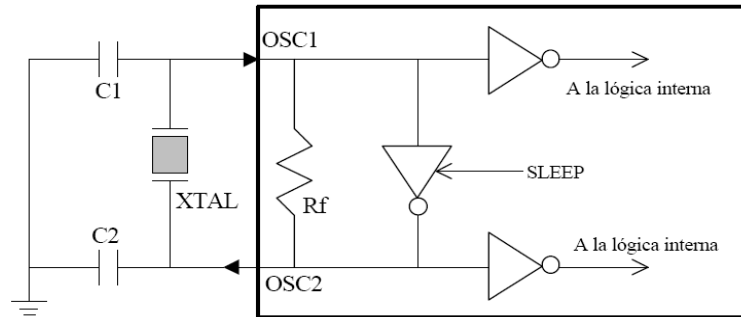


Figura III.10. Conexión De Un Cristal

Circuito RC externo.- En los modos RC y EXTRC el PIC puede generar su señal oscilatoria basada en un arreglo RC externo conectado a la patita OSC1 como se muestra en la Figura III.11:

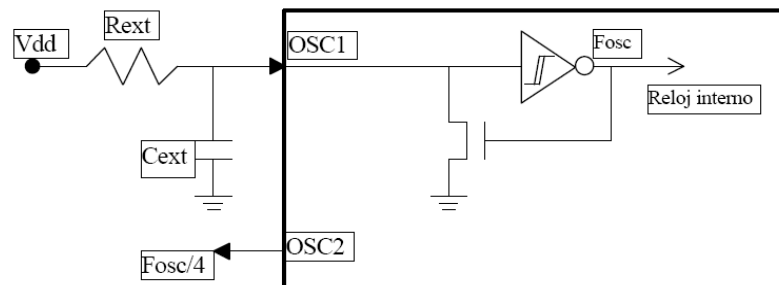


Figura III.11. Conexión RC externo

Rangos.- La frecuencia de oscilación depende no sólo de los valores de Rext y Cext, sino también del voltaje de la fuente Vdd. Los rangos admisibles para resistencia y capacitor son:

- Rext: de 3 a 100 Kohms.
- Cext: mayor de 20 pf.

Oscilador externo.- También es posible conectar una señal de reloj generada mediante un oscilador externo a la patita OSC1 del PIC. Para ello el PIC deberá estar en uno de los tres modos que admiten cristal. La conexión se muestra en Figura III.12:

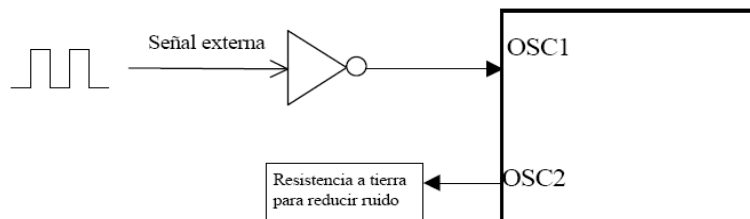


Figura III.12. Conexión Oscilador externo

Oscilador interno de 4 MHz- En el modo INTRC el PIC usa un arreglo RC interno que genera una frecuencia de 4 MHz con un rango de error aceptable de $\pm 1.5\%$. Para calibrar el error de oscilación se usan los bits CAL3, CAL2, CAL1 Y CAL0 del registro OSCCAL.

Calibración del oscilador interno.- El fabricante ha colocado un valor de calibración para estos bits en la última dirección de la memoria de programa. Este dato ha sido guardado en la forma de una instrucción RETLW XX. Si no se quiere perder este valor al borrar el PIC primero se deberá leer y copiar.

3.5.4. Características Generales Del PIC16F877A

La siguiente es una lista de las características que comparte el PIC16F877A con los dispositivos más cercanos de su familia: PIC16F873 PIC16F874 PIC16F876 PIC16F877.

CPU RISC.- Sólo 35 instrucciones, frecuencia de operación de 0 a 20 MHz

Hasta 8k x 14 bits de memoria Flash de programa:

- Hasta 368 bytes de memoria de datos (RAM)
- Hasta 256 bytes de memoria de datos EEPROM
- Hasta 4 fuentes de interrupción
- Stack de hardware de 8 niveles
- Reset de encendido (POR)
- Timer de encendido (PWRT)
- Timer de arranque del oscilador (OST)
- Sistema de vigilancia Watchdog timer.
- Protección programable de código
- Modo SEP de bajo consumo de energía
- Opciones de selección del oscilador
- Programación y depuración serie “In-Circuit” (ICSP)
- Lectura/escritura de la CPU a la memoria flash de programa
- Rango de voltaje de operación de 2.0 a 5.5 volts
- Alta disipación de corriente de la fuente: 25mA
- Rangos de temperatura: Comercial, Industrial y Extendido

Bajo consumo de potencia:

Menos de 0.6mA a 3V, 4 MHz o 20 μ A a 3V, 32 Khz o menos de 1 μ A corriente de standby.

Periféricos:

- Timer0: Contador/Temporizador de 8 bits con pre-escalador de 8 bits

- Timer1: Contador/Temporizador de 16 bits con pre-escalador
- Timer0: Contador/Temporizador de 8 bits con pre-escalador y post-escalador de 8 bits y registro de periodo.
- Dos módulos de Captura, Comparación y PWM
- Convertidor Analógico/Digital: de 10 bits, hasta 8 canales
- Puerto Serie Síncrono (SSP)
- Puerto Serie Universal (USART/SCI).
- Puerto Paralelo Esclavo (PSP): de 8 bits con líneas de protocolo

3.5.5. Diagrama De Bloques Del PIC16F877A

En la Figura III.13 se muestra a manera de bloques la organización interna del PIC16F877A.

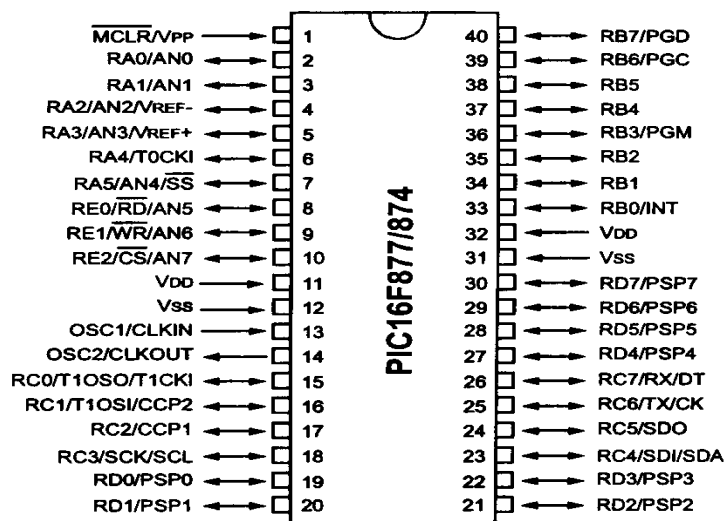


Figura III.13. Diagrama PIC16F877A

3.5.6. Descripción De La CPU

La CPU es la responsable de la interpretación y ejecución de las instrucciones guardada en la memoria de programa. Para operar sobre la memoria de datos

además, si se van a realizar operaciones lógicas o aritméticas, requieren usar la Unidad de Lógica y Aritmética. La ALU controla los bits de estado, los bits de este registro se alteran dependiendo del resultado de algunas instrucciones:

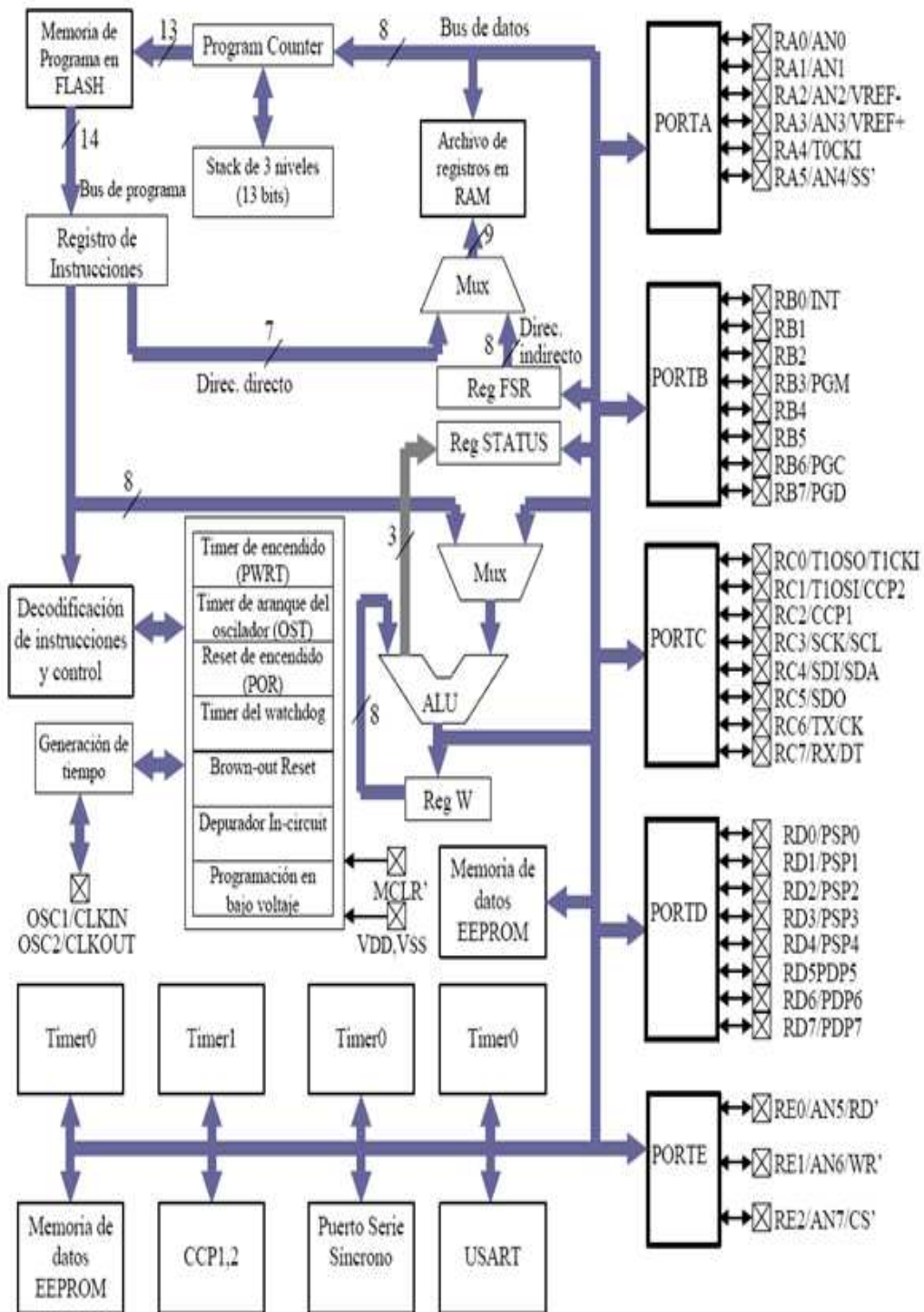


Figura III.14. Arquitectura de PIC16F877A

Ciclo De Instrucción.- El registro PC es gobernado por el ciclo de instrucción como se muestra en la Figura III.15. Cada ciclo de instrucción la CPU lee la instrucción guardada en la memoria de programa apuntada por PC y al mismo tiempo ejecuta la instrucción anterior, esto debido a que le permite ejecutar una instrucción mientras lee la próxima:

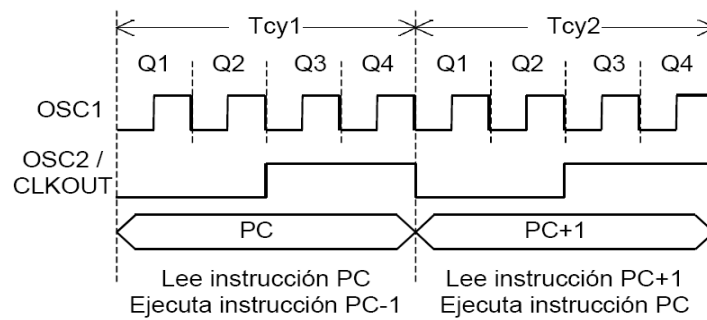


Figura III.15. Ciclo de instrucciones de la CPU

Como puede verse, cada ciclo de instrucción (Tcy) se compone a su vez de cuatro ciclos del oscilador (Tosc). Cada ciclo Q provee la sincronización para los siguientes eventos:

Q1: Decodificación de la instrucción

Q2: Lectura del dato (si lo hay)

Q3: Procesa el dato

Q4: Escribe el dato

Debido a esto cada ciclo de instrucción consume 4 ciclos de reloj, de manera que si la frecuencia de oscilación es Fosc, Tcy será $4/F_{osc}$.

3.5.7. Registros De La CPU

- **Registro PC.-** Registro de 13 bits que siempre apunta a la siguiente instrucción a ejecutarse. En la siguiente sección se dan mayores detalles en el manejo de este registro.
- **Registro de Instrucción.-** Registro de 14 bits. Todas las instrucciones se colocan en e, para ser decodificadas por la CPU antes de ejecutarlas.
- **Registro W.-** Registro de 8 bits que guarda resultados temporales de las operaciones realizadas por la ALU
- **Registro STATUS.-** Registro de 8 bits, cada uno de sus bits, denominados Banderas es un indicador de estado de la CPU o del resultado de la última operación como se indica en la Figura III.16:

R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
IRP	RP1	RP0	TO'	PD'	Z	DC	C
Bit 7	6	5	4	3	2	1	Bit 0

➤ **Notación:** En adelante se usará lo siguiente:

R= Bit leíble W= Bit Escribible U= No implementado (se lee como 0)

-n= Valor después del Reset de encendido

Figura III.16. Banderas de la CPU

Z.- Este bit se pone (=1) para indicar que el resultado de la última operación fue cero, de lo contrario se limpia (=0).

C.- Bit de acarreo/préstamo' de la última operación aritmética, en el caso de resta, se guarda el préstamo invertido.

CD.- Acarreo/Préstamo' proveniente del cuarto bit menos significativo.
Funciona igual que el bit C, pero para operaciones de 4 bits.

3.5.8. Instrucciones De Rango Medio

En la Tabla III.IV se resumen las 35 instrucciones que reconoce la CPU de los PIC de medio rango, incluyendo su mnemónico, tiempo de ejecución, código de máquina y afectación de banderas:

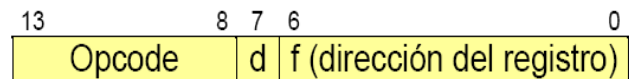
Tabla III.IV. Instrucciones de la CPU

Mnemónico	Descripción	Ciclos	Código de Máquina	Banderas afectadas
Operaciones con el archivo de registros orientadas a bytes				
ADDWF f,d	Suma f + W	1	00 0111 dfff ffff	C,DC,Z
ANDWF f,d	W AND f	1	00 0101 dfff ffff	Z
CLRF f	Limpia f	1	00 0001 1fff ffff	Z
CLRWF	Limpia W	1	00 0001 0xxx xxxx	Z
COMF f,d	Complementa los bits de f	1	00 1001 dfff ffff	Z
DECF f,d	Decrementa f en 1	1	00 0011 dfff ffff	Z
DECFSZ f,d	Decrementa f, escapa si 0	1(2)	00 1011 dfff ffff	
INCF f,d	Incrementa f en 1	1	00 1010 dfff ffff	Z
INCFSZ f,d	Incrementa f, escapa si 0	1(2)	00 1111 dfff ffff	
IORWF f,d	W OR f	1	00 0100 dfff ffff	Z
MOVF f,d	Copia el contenido de f	1	00 1000 dfff ffff	Z
MOVWF f	Copia contenido de W en f	1	00 0000 1fff ffff	
NOP	No operación	1	00 0000 0xx0 0000	
RLF f,d	Rota f a la izquierda	1	00 1101 dfff ffff	C
RRF f,d	Rota f a la derecha	1	00 1100 dfff ffff	C
SUBWF f,d	Resta f – W	1	00 0010 dfff ffff	C,DC,Z
SWAPF f,d	Intercambia nibbles de f	1	00 1110 dfff ffff	
XORWF f,d	W EXOR f	1	00 0110 dfff ffff	Z
Operaciones con el archivo de registros orientadas a bits				
BCF f,b	Limpia bit b en f	1	01 00bb bfff ffff	
BSF f,b	Pone bit b en f	1	01 01bb bfff ffff	
BTFSC f,b	Prueba bit b en f, escapa si 0	1(2)	01 10bb bfff ffff	
BTFSS f,b	Prueba bit b en f, escapa si 1	1(2)	01 11bb bfff ffff	
Operaciones con literales y de control				
ADDLW k	Suma literal k + W	1	11 111x kkkk kkkk	C,DC,Z
ANDLW k	k AND W	1	11 1001 kkkk kkkk	Z
CALL k	Llamado a subrutina	2	10 0kkk kkkk kkkk	
CLRWDT	Limpia timer del watchdog	1	00 0000 0110 0100	TO',PD'
GOTO k	Salto a la dirección k	2	10 1kkk kkkk kkkk	
IORLW k	k OR W	1	11 0000 kkkk kkkk	Z
MOVLW k	Copia literal a W	1	11 00xx kkkk kkkk	
RETFIE	Retorna de interrupción	2	00 0000 0000 1001	
RETLW k	Retorna con literal k en W	2	11 01xx kkkk kkkk	
RETURN	Retorna de subrutina	2	00 0000 0000 1000	
SLEEP	Activa Modo standby	1	00 0000 0110 0011	TO'PD'
SUBLW k	Resta k - W	1	11 110x kkkk kkkk	C,CD,Z
XORLW k	k EXOR W	1	11 1010 kkkk kkkk	Z

Formato De Las Instrucciones.- Cada instrucción en lenguaje de máquina del PIC contiene un código de operación el cual puede ser de 3 a 4 o 6 bits, a continuación se describe la instrucción de los PIC de rango medio:

Operaciones con el archivo de registros orientados a bytes.-

El bit d especifica el destino del resultado de la operación:

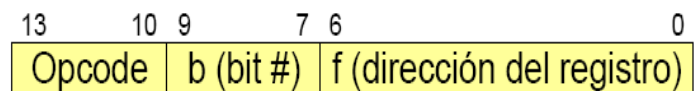


d = 0: destino W

d = 1: destino f

f = dirección de 7 bits del archivo de registros.

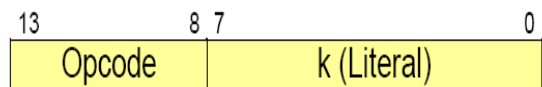
Operaciones con el archivo de registros orientados a bits:



b : Especificación en tres bits del bit sobre el que se va a operar

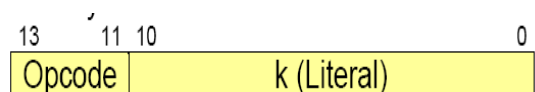
f = dirección de 7 bits del archivo de registros.

Operaciones con literales y de control:



k : Literal = Valor de un operando de 8 bits

Formato para CALL y GOTO:



k : Literal = Valor de un operando de 8 bits

3.5.9. Organización De La Memoria Del PIC

Los PIC tienen dos tipos de memoria: Memoria de Datos y Memoria de programa, cada bloque con su propio bus: Bus de datos y Bus de programa; por lo cual cada bloque puede ser accesado durante un mismo ciclo de oscilación.

La Memoria de datos a su vez se divide en:

- Memoria RAM de propósito general
- Archivo de Registros

3.5.10. Memoria De Programa

Los PIC de rango medio poseen un registro PC de 13 bits, capaz de direccionar un espacio de 8K x 14, como todas las instrucciones son de 14 bits, esto significa un bloque de 8k instrucciones. El bloque total de 8K x 14 de memoria de programa está subdividido en 4 páginas de 2K x 14. En la siguiente Figura III.17, se muestra esta organización.

Dirección	
0000h	Vector de Reset
...	...
0004h	Vector de interrupción
0005h	Página 0
...	
07FFh	
0800h	
...	Página 1
0FFFh	
1000h	
...	Página 2
17FFh	
1800h	
...	Página 3
1FFFh	

Figura III.17. Contador del Programa

Vector de Reset.- Cuando ocurre un reset el contenido del PC es forzado a cero, ésta es la dirección donde la ejecución del programa continuará después del reset, por ello se le llama “dirección del vector de reset”.

Vector de interrupción.- Cuando la CPU acepta una solicitud de interrupción ejecuta un salto a la dirección 0004h, por lo cual a esta se le conoce como “dirección del vector de interrupción”. El registro PCLATH no es modificado en esta circunstancia, por lo cual habrá que tener cuidado al manipular el PC dentro de la Rutina de Atención a la Interrupción.

Manejo del Contador del Programa (PC).- El registro contador del programa especifica la dirección de la instrucción que la CPU buscará (fetch) para ejecutarla. El PC consta de 13 bits, separados en dos partes: como se muestra en la Figura III.18:

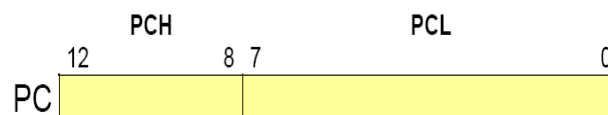


Figura III.18. Registro contador

El byte de orden bajo es llamado el registro PCL, mientras que el byte de orden alto es llamado registro PCH. Este último contiene los bits PC<12:8> y no se puede leer o escribir directamente. Todas las actualizaciones al registro PCH deben ser hechas a través del registro PCLATH. En la siguiente Figura III.19. se ilustran las cuatro situaciones y las maneras correspondientes en que el PC puede ser actualizado.

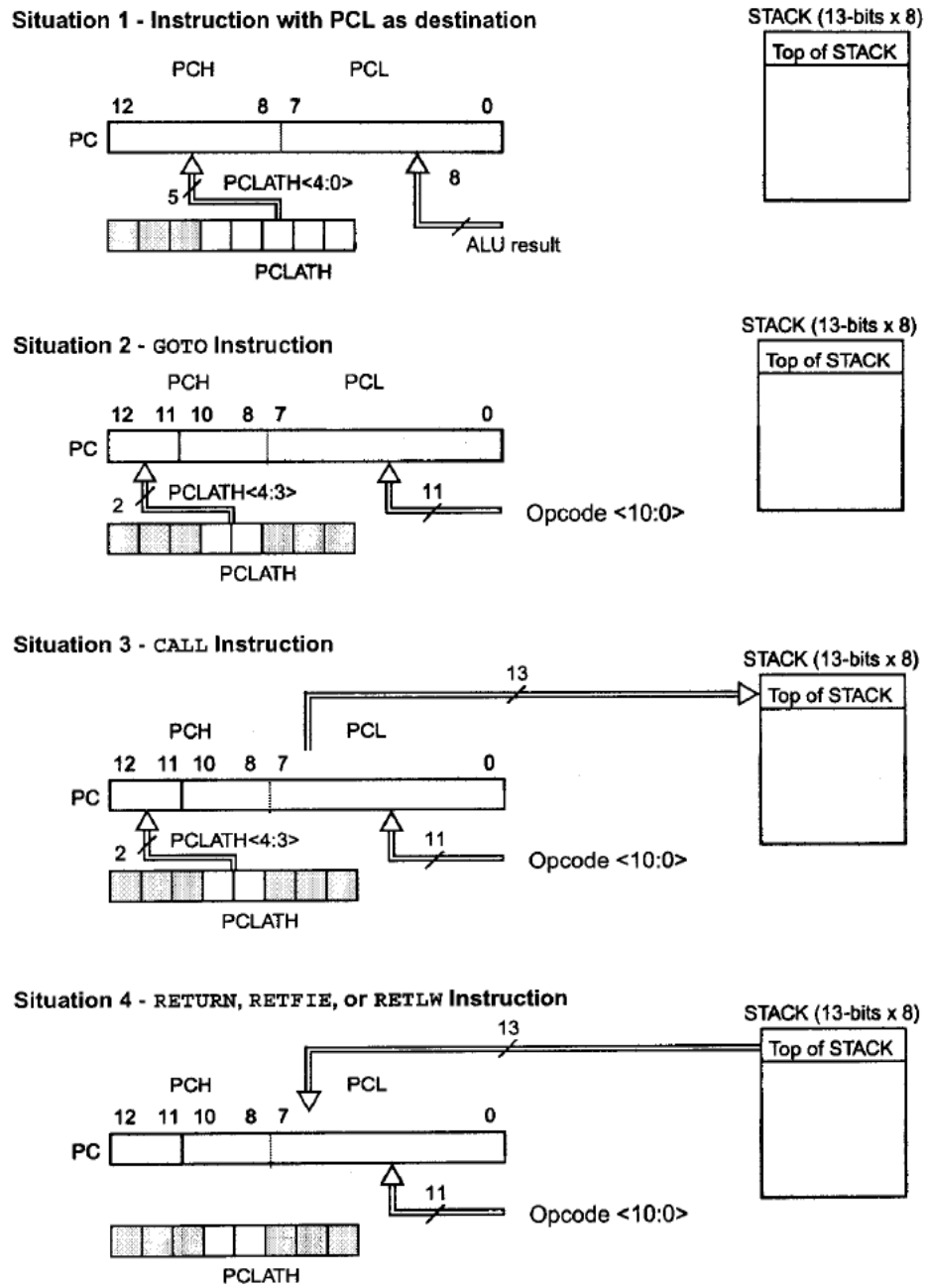


Figura III.19. Actualización del Programa

3.5.11. Paginación

Para saltar entre una página y otra, los bits más significativos del PC deberán ser modificados. Debido a que las instrucciones GOTO y CALL sólo pueden

direccionar un bloque de 2K, deben existir otros dos bits que completen los 13 bits del PC para moverse sobre los 8K de memoria de programa.

Estos dos bits extra se encuentran en un SFR denominado PCLATH en sus bits PCLATH<4:3>. Por esto antes de un GOTO o un CALL el usuario deberá asegurarse que estos bits apunten a la página deseada. Si las instrucciones se ejecutan secuencialmente el PC cruza libremente los límites de página sin necesidad de que el usuario escriba en el PCLATH.

Memoria de Stack.- La memoria de stack es un área de memoria completamente separada de la memoria de datos y la memoria de programa. El stack consta de 8 niveles de 13 bits cada uno. Esta memoria es usada por la CPU para almacenar las direcciones de retorno de subrutinas. El apuntador de stack no es ni legible ni escribible.

Cuando se ejecuta una instrucción CALL o es reconocida una interrupción el PC es guardado en el stack y el apuntador de stack es incrementado en 1 para apuntar a la siguiente posición vacía. A la inversa, cuando se ejecuta una instrucción RETURN, RETLW o RETFIE el contenido de la posición actual del stack es colocado en el PC.

CALL se reinicia a la posición 1 sobrescribiendo en dicha posición. No existe ningún indicador que avise de esta situación. Así que el usuario deberá llevar el control para que esto no ocurra.

La Memoria de Datos.- La memoria de datos consta de dos áreas mezcladas y destinadas a funciones distintas:

- Registros de Propósito Especial (SFR)
- Registro de Propósito General (GPR)

Los SFR son localidades asociadas específicamente a los diferentes periféricos y funciones de configuración del PIC y tienen un nombre específico asociado con su función. Mientras que los GPR son memoria RAM de uso general.

Bancos de memoria.- Toda la memoria de datos está organizada en 4 bancos numerados 0,1, 2 y 3. Para seleccionar un banco se debe hacer uso de los bits del registro STATUS<7:5> denominados IRP, RP1 y RP0. Hay dos maneras de acceder a la memoria de datos:

- Direccionamiento directo e indirecto.
- La selección de bancos se basa en la siguiente tabla:

Direccionamiento Indirecto (IRP)	RP1:RP0	Banco
0	0 0	0
	0 1	1
1	1 0	2
	1 1	3

Tabla III.V. Bancos de Memoria

Cada banco consta de 128 bytes (de 00h a 7Fh). En las posiciones más bajas de cada banco se encuentran los SFR, y arriba de éstos se encuentran los GPR. Toda la memoria de datos está implementada en Ram estática.

Direccionamiento Directo.- Para acceder una posición de memoria mediante direccionamiento directo, la CPU simplemente usa la dirección indicada en los 7 bits menos significativos del código de operación y la selección de banco de los bits RP1:RP0 como se ilustra en la Figura III.20.

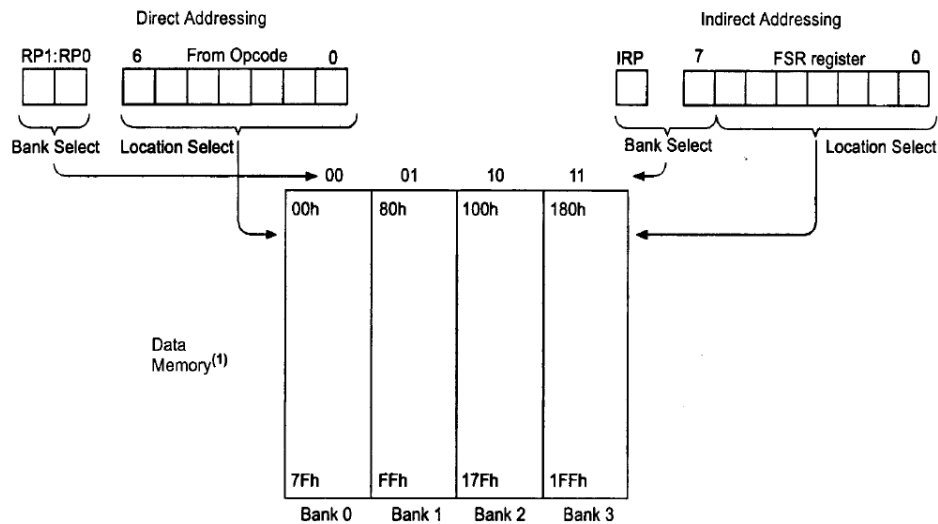


Figura III.20. Direccionamiento Directo

Direccionamiento indirecto.- Este modo de direccionamiento permite acceder una localidad de memoria de datos usando una dirección de memoria variable a diferencia del direccionamiento directo, en que la dirección es fija. Esto puede ser útil para el manejo de tablas de datos.

El registro INDF.- En la figura anterior se muestra la manera en que esto se realiza. Para hacer posible el direccionamiento indirecto se debe usar el registro INDF. Cualquier instrucción que haga un acceso al registro INDF en realidad accesa a la dirección apuntada por el registro FSR. La selección de banco en el caso de direccionamiento indirecto se realiza mediante los bits IRP

(STATUS<7>) y el bit 7 del registro FSR. El registro INDF mismo al leerse de manera indirecta (con FSR=0) producirá un cero. Y al escribirse de manera indirecta no es afectado.

El Archivo de Registros.- Aunque el archivo de registros en RAM puede variar de un PIC a otro, la familia del PIC16F87x coincide casi en su totalidad. En la siguiente figura se muestra a detalle el mapa de este archivo de registros y su organización en los cuatro bancos que ya se describieron.

File Address		File Address		File Address		File Address				
Indirect addr. ^(*)	00h	Indirect addr. ^(*)	80h	Indirect addr. ^(*)	100h	Indirect addr. ^(*)	180h			
TMR0	01h	OPTION_REG	81h	TMR0	101h	OPTION_REG	181h			
PCL	02h	PCL	82h	PCL	102h	PCL	182h			
STATUS	03h	STATUS	83h	STATUS	103h	STATUS	183h			
FSR	04h	FSR	84h	FSR	104h	FSR	184h			
PORTA	05h	TRISA	85h		105h		185h			
PORTB	06h	TRISB	86h	PORTB	106h	TRISB	186h			
PORTC	07h	TRISC	87h		107h		187h			
PORTD ⁽¹⁾	08h	TRISD ⁽¹⁾	88h		108h		188h			
PORTE ⁽¹⁾	09h	TRISE ⁽¹⁾	89h		109h		189h			
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah			
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh			
PIR1	0Ch	PIE1	8Ch	EEDATA	10Ch	EECON1	18Ch			
PIR2	0Dh	PIE2	8Dh	EEADR	10Dh	EECON2	18Dh			
TMR1L	0Eh	PCON	8Eh	EEDATH	10Eh	Reserved ⁽²⁾	18Eh			
TMR1H	0Fh		8Fh	EEADRH	10Fh	Reserved ⁽²⁾	18Fh			
T1CON	10h		90h		110h		190h			
TMR2	11h	SSPCON2	91h	General Purpose Register 16 Bytes	111h	General Purpose Register 16 Bytes	191h			
T2CON	12h	PR2	92h		112h		192h			
SSPBUF	13h	SSPADD	93h		113h		193h			
SSPCON	14h	SSPSTAT	94h		114h		194h			
CCPR1L	15h		95h		115h		195h			
CCPR1H	16h		96h		116h		196h			
CCP1CON	17h		97h		117h		197h			
RCSTA	18h	TXSTA	98h		118h		198h			
TXREG	19h	SPBRG	99h		119h		199h			
RCREG	1Ah		9Ah		11Ah		19Ah			
CCPR2L	1Bh		9Bh		11Bh		19Bh			
CCPR2H	1Ch		9Ch		11Ch		19Ch			
CCP2CON	1Dh		9Dh		11Dh		19Dh			
ADRESH	1Eh	ADRESL	9Eh		11Eh		19Eh			
ADCON0	1Fh	ADCON1	9Fh		11Fh		19Fh			
	20h		A0h				120h		1A0h	
General Purpose Register 96 Bytes	7Fh	General Purpose Register 80 Bytes	EFh	General Purpose Register 80 Bytes	16Fh	General Purpose Register 80 Bytes	1EFh			
								accesses 70h-7Fh	accesses 70h-7Fh	accesses 70h-7Fh
								FFh	17Fh	1FFh
Bank 0		Bank 1		Bank 2		Bank 3				

Figura III.21. Archivo de Registros

3.6. SISTEMAS DE TEXTO A VOZ

3.6.1. DEFINICION

Un sistema TTS o sintetizador de voz convierte el lenguaje escrito en habla. La síntesis de voz es la producción artificial del habla humana. Se han diseñado diferentes sistemas para este propósito llamados sintetizadores de voz y pueden ser implementados tanto en hardware como en software. Otros sistemas convierten el texto en representaciones simbólicas lingüísticas tales como transcripciones fonéticas.

El habla sintetizada se genera concatenando segmentos de grabaciones que se encuentran almacenados en una base de datos. Los sistemas text to speech difieren en diversos aspectos, uno de ellos es el tamaño de las unidades de habla almacenados. Los sistemas que almacenen fonemas y difonemas proveen el rango de salida más amplio, sin embargo es posible que su calidad sea baja. Para una salida de alta calidad, se utiliza la técnica de dominios específicos; en esta técnica el almacenamiento de palabras u oraciones pregrabadas enteras permiten una salida de alta calidad.

Alternativamente, un sintetizador puede incorporar un modelo del tracto vocal y otras características de la voz humana para generar una voz completamente "sintética" o "electrónica". Un elemento para juzgar la calidad de la síntesis de voz es su parecido con la voz humana y su potencialidad para ser entendida.

Un sistema TTS puede lograr que personas con discapacidad visual, de lectura o en actividades en las cuales ojos y manos están ocupadas puedan escuchar

instrucciones, textos leídos, entre otros textos. Muchos sistemas operativos han incluido sintetizadores de voz desde principios de la década de los ochenta y su calidad ha variado mucho de modelo en modelo, incluso actualmente hay TTS de muy vanados tipos y calidades.

3.6.2. Procesamiento De Texto A Voz

Existen diferentes sistemas para el procesamiento de texto con complejidad muy variada. Sin embargo, muchos de estos sistemas comparten una arquitectura general que ha demostrado ser muy útil en muchos casos. La Figura III.22, muestra esta arquitectura común para los sistemas TTS.

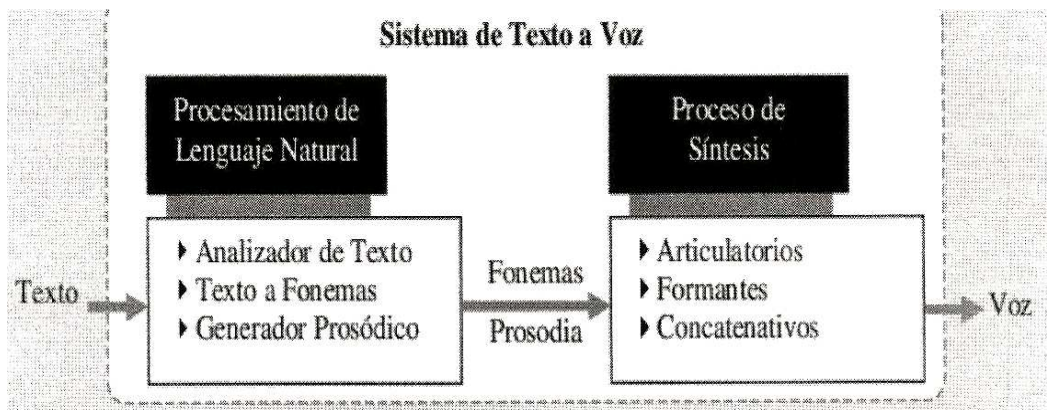


Figura III.22. Estructura general de un sistema TTS

Podemos ver que existen dos bloques principales que forman el sistema: el bloque de NLP se encarga de producir una transcripción fonética del texto leído, además de la entonación y el ritmo deseados para la voz de salida, después, el bloque de Proceso de Síntesis transforma la información simbólica que recibe del bloque anterior, en una voz de salida. El bloque NLP tiene dos tareas importantes:

- La primera tarea es convertir el texto en crudo, conteniendo símbolos como números o abreviaciones, en su equivalente en palabras escritas. Esto comúnmente es llamado "normalización de texto", "pre-procesamiento" o "señalización" (tokenzation).
- Su segunda tarea es asignar transcripciones fonéticas a cada palabra y dividir las en unidades prosódicas tales como frases, cláusulas y oraciones. El proceso de asignar transcripciones fonéticas en palabras es llamado conversión "texto a fonema" o conversión "grafema a fonema".

El bloque NLP tiene como salida una representación lingüística, la cual está formada tanto por las transcripciones fonéticas como por la información prosódica. El bloque de Proceso de Síntesis es el sintetizador en sí, aquí es dónde se transforma la representación de la lógica lingüística en sonido.

3.6.3. Utilidad De Los Sintetizadores De Voz

Los sintetizadores de voz se utilizan principalmente para dar accesibilidad a personas discapacitadas, así como para actividades o situaciones en las cuales no se puede usar la vista o el habla.

Así, una aplicación clásica de esta tecnología son los lectores de pantalla donde personas invidentes o de visión débil pueden escuchar todos los textos presentados en pantalla. Los sistemas TTS se emplean con frecuencia para apoyar a personas con dislexia y otras dificultades de lectura.

Otras aplicaciones de la tecnología text to speech son los servicios de noticias. Sitios como ananova.com utiliza síntesis de voz para convertir noticias textuales en contenido auditivo. Esta posibilidad nos abre un gran campo en las tecnologías móviles.

3.6.4. Tipos

Los dos aspectos más importantes de la síntesis de voz son la naturalidad y la inteligibilidad. La naturalidad describe qué tanto el sonido generado se asemeja al habla humana, mientras que la inteligibilidad es la facilidad con la cual se entiende el significado del habla generada.

Las dos tecnologías principales para generar una voz sintética son la síntesis concatenativa y la síntesis formante. La síntesis formante no utiliza fragmentos de habla humana al momento de generar una voz. En vez de esto utiliza un modelo acústico. Parámetros como frecuencia fundamental, fonación y niveles de ruido se analizan para crear una onda acústica de habla artificial. La síntesis concatenativa se basa en la unión de segmentos de habla grabados.

Generalmente la síntesis concatenativa produce el sonido más natural en la síntesis de una voz. Sin embargo, las diferencias entre las variaciones naturales de la voz y la naturaleza de las tecnologías para automatizar la fragmentación de las ondas sonoras resultan en una salida imperfecta. Los tres tipos más comunes de síntesis concatenativa son:

Selección de Unidades.- Fonemas, sílabas, morfemas, palabras, frases y oraciones son las unidades en las que se puede dividir un sintetizador de selección de unidades. Este tipo de síntesis utiliza una gran base de datos de habla grabada. Durante la creación de la base de datos, cada grabación es seccionada en una o más de las unidades antes mencionadas. La selección de unidades provee gran naturalidad debido a que aplica muy poco procesamiento digital de señales a las grabaciones. El procesamiento digital de señales generalmente hace que la voz suene menos natural, aunque algunos sintetizadores utilizan el procesamiento de señales marginalmente en el punto donde se concatenan las grabaciones para suavizar la onda acústica.

Difonemas.- La síntesis de difonemas utiliza una base de datos mínima, la cual contiene todas las transiciones de sonido a sonido del lenguaje que se desee sintetizar. El número de difonemas depende de las fonotácticas del lenguaje. Al momento de ejecución, la información prosódica de una oración es impuesta sobre estas unidades mínimas por medio de técnicas de procesamiento digital de señales tales como LPC.

Dominio Específico.- Estos sintetizadores concatenan palabras o frases pre-grabadas para generar nuevas expresiones. Se utiliza en aplicaciones donde la variedad de textos de salida del sintetizador se limita a un dominio en particular, como un reloj o una calculadora. El nivel de naturalidad es muy elevado debido a que el número de oraciones almacenadas es muy reducido y se asemejan mucho a la entonación y pronunciación de las grabaciones originales.

3.7. WTS701

Es de alta calidad, totalmente integrado, único chip que es la solución de voz es ideal para su uso en aplicaciones tales como aparatos de automoción, GPS y sistemas de navegación, teléfonos celulares y otras aplicaciones como productos portátiles o accesorios.

El WTS701 acepta caracteres ASCII de entrada a través de un puerto SPI y la convierte en audio hablado a través de una salida analógica o digital. El WTS701 integra un procesador de texto, filtro de suavizado y memoria multimatriz de nivel de almacenamiento en un solo chip.

El Text-to-Speech de conversión se logra mediante el procesamiento del texto entrantes en una fonética de representación que se asigna después a un conjunto de partes de las palabras habladas naturalmente. La síntesis interna del algoritmo a utilizar la mayor unidad de palabra posible en el contexto adecuado para maximizar la calidad de sonido del habla.

Las unidades del habla son almacenadas sin comprimir en un multinivel, no volátil a la matriz de almacenamiento analógico para ofrecer la máxima calidad de sonido. La solución es posible gracias a la tecnología patentada de Winbond de almacenamiento multinivel y de voz de audio estas señales se almacenan directamente en la memoria de estado sólido en su forma natural, sin comprimir, proporcionando la reproducción de voz de calidad superior.

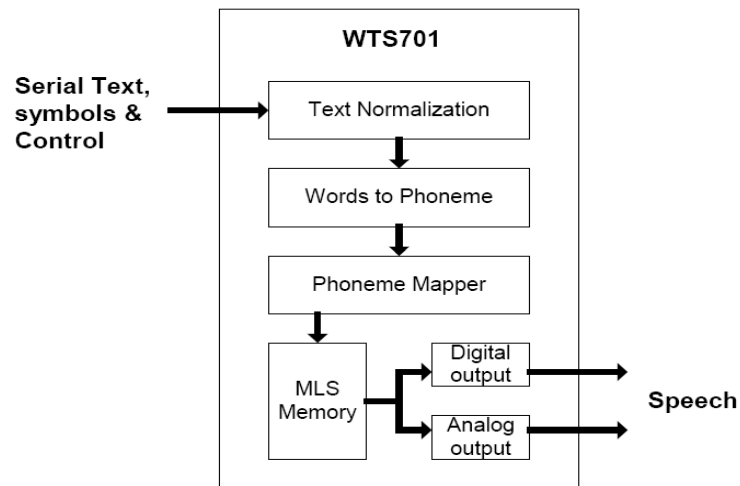


Figura III.23. Procesamiento del Texto

3.7.1. Características:

- Solución totalmente integrada
- De un solo chip de texto compacto a la traducción de voz
- Seleccionable digital y analógica de audio de salida
- Simple interfaz SPI
- Reprogramable solución permite la carga de voz o lenguas distintas
- Text-to-Speech algoritmo características de texto a voz
- Discurso de alta calidad utilizando la síntesis de la concatenación
- Sin compresión de audio almacenados en forma de onda analógica.
- Fácil de utilizar y Control
- De conversión de texto en tiempo real para el streaming de texto.
- De procesamiento de texto general y la normalización.
- Aplicación de las abreviaturas específicas.
- Soporte de Idioma
- Otros idiomas en desarrollo
- Acepta texto ASCII, Unicode Big5

- La reproducción de alfabeto fonético
- Reproducción a velocidad variable
- Control de tono
- Soporta el modo Power Down.
- Apoya pausar y reanudar,
- Stop y de conversión de texto en finalizar comandos
- Apoya pausar y Reanudar, Stop y comandos de conversión de texto
- Controla la velocidad, el volumen, la sensibilidad.
- Soporte para la interfaz de salida 16-PCM lineal de esclavos
- Controlador de puerto serie SPI para los comandos de control e informe de situación al sistema de acogida
- Sistema de Hardware de control de señales
- Salida de audio analógico con 8Ω controlador del altavoz, control digital de volumen y nivel de línea o / p.
- Entrada de audio analógico (auxina) para la conducción externa de audio a los altavoces de entrada.
- Bajo consumo de energía
- Disponible en 56-plomo paquete TSOP
- Rango de temperatura industrial (-40C a +85 C)
- La lógica de la tolerancia 3V/5V.

3.7.2. Descripción Funcional

La WTS701 realiza las funciones de control general de acogida controlador y Text-to-Speech, procesamiento del habla. La arquitectura del sistema WTS701 consta de las siguientes funciones:

- Interfaz serial para vigilar el puerto SPI y de interpretar los comandos y datos en serie.
- Módulo de normalización de texto pre-proceso, entrantes en palabras pronunciables.
- Palabras para fonema traductor, lo que convierte el texto entrantes a los códigos de fonema.
- Módulo de Asignación de fonemas que los mapas de los fonemas de entrada a las palabras, sub-palabras, sílabas o fonemas presentes en la memoria.
- El volumen y los ajustes de velocidad.
- Digital y los bloques de salida analógica para uso fuera de chip.
- El sistema realiza WTS701 de texto a síntesis de voz basados en muestras concatenarías.
- Las unidades para la concatenación pueden variar de palabras completas hasta las unidades fonema.
- La convención es que la más grande es la sub-unidad de palabra que se usa para la síntesis de la más alta.
- La memoria y la asignación de palabras pre-grabados se almacena en varios niveles de almacenamiento Winbond Patentada (MLS) de memoria y una asignación de los diferentes sub-partes de las palabras se mantiene en una tabla de búsqueda.

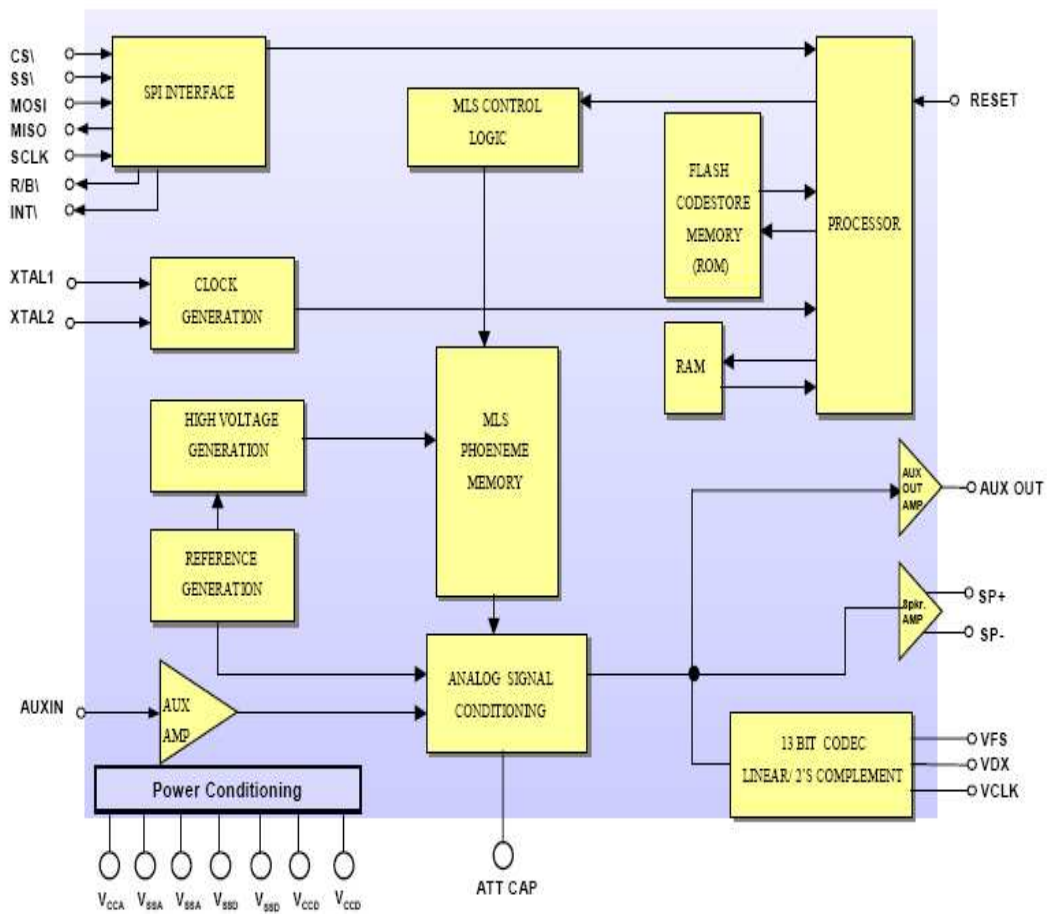


Figura III.24. Arquitectura del sistema WTS701

3.8. MÓDULO SP03

3.8.1. DEFINICION

El módulo SP03 consiste en un sintetizador “Text-To-Speech” capaz de reproducir de forma oral cualquier cadena de caracteres ASCII que se le envíe, así como un cierto número de frases predefinidas.

El circuito está basado en el potente chip de síntesis de voz WTS701, ofrece diversas y flexibles formas de conexión y control que lo hacen especialmente útil e interesante en multitud de aplicaciones: alarmas, automóvil, máquinas

expendedoras, robótica, etc. o cualquier otra en la que el interface con el usuario se realice mediante expresiones orales.

Se trata de un módulo de reducidas dimensiones y bajo costo en el que quizá, el único inconveniente, sea el marcado acento inglés americano con el que se reproducen las diferentes voces, así como el volumen un tanto reducido.

3.8.2. Descripción

Circuito sintetizador de voz capaz de convertir en sonidos cualquier texto de forma ilimitada que se le envíe por el puerto serie RS232, o bien mediante un bus I2C. El circuito sintetizador también es capaz de almacenar hasta 30 frases con un máximo total de 1925 caracteres. Puede funcionar bajo el control de un bus I2C, un interfaz serie RS-232 a 38400 baudios o bien puerto de entrada paralelo de 5 pines.

El circuito de tan solo 40 x 40 mm incluye un amplificador de audio de 325 mW y un altavoz, por lo que tan solo es necesario la alimentación y las conexiones de control para su funcionamiento. Alimentación 5V, 35 mA en reposo y 100 mA activo. Utiliza el circuito sintetizador Winbond WTS701EM/T, En versión inglesa.

Con la desaparición del popular chip SP256-AL2, que era capaz de reproducir 256 fonemas diferentes, solo quedaron en el mercado soluciones multichip hasta la aparición del procesador Winbond WTS701. Este integrado no solo incluye el chip sintetizador, sino que además incluye un procesador capaz de reproducir

texto con unas características y calidad francamente buenas, siendo el único inconveniente para el aficionado, el encapsulado en un chip de 56 patitas en formato TSOP con un espaciado entre patillas de tan solo 0,5 mm.

El módulo sintetizador de voz SP03, incluye un amplificador de audio, un regulador de tensión de 3 voltios con conversión a 5V, un procesador PIC encargado de facilitar las comunicación con el procesador central, un altavoz de 40 mm y el chip sintetizador WTS701. Para facilitar la conexión con exterior se incluye un bus I2C, un puerto serie RS232 y una bus paralelo capaz de reproducir hasta 30 frases diferentes.

3.8.3. Características Generales

La Figura III.25 muestra el aspecto del módulo sintetizador SP03 visto por ambas caras. Entre las características más importantes tenemos las siguientes:

- Tensión única de alimentación de +5Vcc.
- Consumo de 35 mA en standby y de 60 a 100 mA en el momento de la reproducción.
- Sintetizador basado en el novedoso dispositivo WTS701 de la firma Winbond Electronics Corporation.
- Interface mediante un canal serie RS232 estándar a 38400 baudios para la transferencia de las cadenas alfabéticas a reproducir.
- Interface mediante el estándar bus I2C para la transferencia de las cadenas alfabéticas a reproducir.

- Interface paralelo de 5 bits para la reproducción de frases previamente predefinidas.
- Capacidad para almacenar de forma no volátil hasta 30 frases predefinidas con un máximo de 1925 caracteres en total.
- La conversión de texto a voz es ilimitada. Las palabras a reproducir se van enviando a través del canal serie o del bus I2C.
- El módulo integra su propio altavoz de 40mm
- Dispone de un amplificador de BF basado con el LM386 y con una potencia de 325mW. Esta se puede aumentar mediante un amplificador externo.
- Reducidas dimensiones de 40 x 40mm.



Figura III.25. El módulo sintetizador SP03

3.8.4. Conexiones Del Modulo

Tal y como se muestra en la Figura III.26, el módulo SP03 se conecta con la aplicación del usuario mediante dos conectores macho - hembra con paso 2.54 y que se denominan PL1(9 contactos) y PL2 (8 contactos).

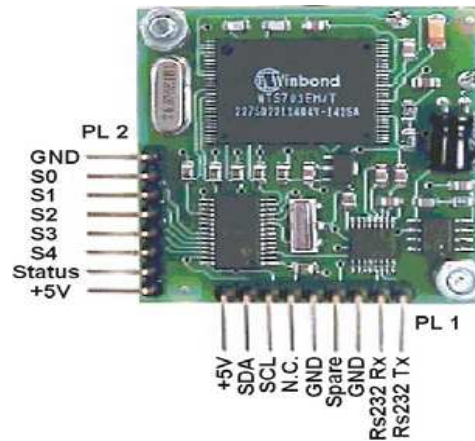


Figura III.26. Conexiones del módulo SP03

En la Figura III.27. se realiza la descripción de cada una de las señales:

PL1, CONECTOR PARA LOS INTERFACES SERIE	
SEÑAL	DESCRIPCIÓN
+5V	Tensión de alimentación de +5Vcc / 100mA
SDA	Línea de datos del bus I2C
SCL	Línea de datos del bus I2C
N.C.	No conectar
GND	Tierra de alimentación
Spare	No conectar
GND	Tierra de alimentación
RS232 Rx	Línea de recepción de datos, se conecta con la línea Tx del canal RS232
RS232 Tx	Línea de transmisión de datos, se conecta con la línea Rx del canal RS232

PL2, CONECTOR PARA EL INTERFACE PARALELO	
SEÑAL	DESCRIPCIÓN
+5V	Tensión de alimentación de +5Vcc / 100 mA
Status	Se pone a "1" cuando hay actividad en el altavoz (reproducción de voz), en caso contrario se mantiene a nivel "0"
S4	Entrada S4 para la selección de frases predefinidas
S3	Entrada S3 para la selección de frases predefinidas
S2	Entrada S2 para la selección de frases predefinidas
S1	Entrada S1 para la selección de frases predefinidas
S0	Entrada S0 para la selección de frases predefinidas
GND	Tierra de alimentación

Figura III.27. Descripción de las señales

3.8.5. Comunicaciones Serie RS232

Para usar el puerto serie para controlar el módulo sintetizador de voz SP03, solo hacen falta tres conexiones y la alimentación. La entrada RX del módulo deberá

conectarse a la salida TX (pin 3 del conector DB9) del PC, y el pin TX del módulo al pin RX (pin 2 del conector DB9) del PC, la línea de masa del módulo tiene que ser conectada a la masa del PC (pin 5 del conector DB9), la alimentación de 5 V no se muestra en la Figura III.28. Las propiedades de la conexión son 38400 baudios, 8 bits de datos, sin paridad y 2 bits de parada.

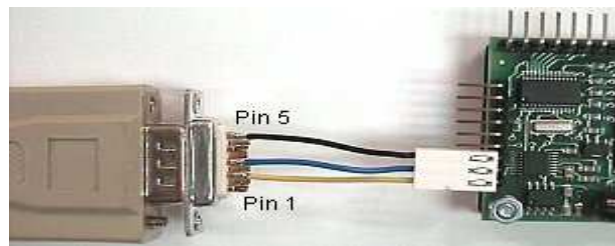


Figura III.28. Conexión RS232

Hay 33 comandos que pueden enviarse por el puerto serie hasta el módulo SP3. Treinta de estas órdenes son utilizadas para reproducir una de las 30 frases almacenadas previamente con solo un enviar un byte al módulo. Cuando el sintetizador termina de decir la frase, devuelve el comando de vuelta al PC indicando que ha terminado. No enviar más ordenes al módulo mientras está hablando ya que serán ignorados. Cuando el módulo devuelve la orden de vuelta, indica que ya está listo para recibir la siguiente instrucción.

3.8.6. Comando 128 (0X80)

Este comando se utiliza para sintetizar una línea de texto. La orden va seguida de 3 bytes de control, la frase con el texto a reproducir y finalmente el carácter 0x00 (NULO). Los tres bytes de control son el volumen, el tono y la velocidad.

Cada byte enviado es devuelto por el módulo como indicación del reconocimiento del mismo.

Es importante no enviar un nuevo byte hasta que el módulo no ha devuelto el byte anterior. EL bufer de texto del PIC es de 85 bytes y como hay un total de 4 bytes de control y sincronización, quedan un total de 81 bytes, que es el límite de caracteres que puede tener la frase enviada para su reproducción. A continuación se muestra la Tabla III.VI. con la secuencia para reproducir "Hello" a pleno volumen y con una velocidad y tono medio.

Tabla III.VI. Secuencia a reproducir

Orden transmitida al módulo SP03	Byte devuelto por módulo SP03
Comando 0x80	0x01
Máximo Volumen 0x00	0x00
Tono de la síntesis 0x04	0x04
Velocidad de la voz 0x02	0x02
Texto 'H'	'H'
Texto 'e'	'e'
Texto 'l'	'l'
Texto 'l'	'l'
Texto 'o'	'o'
NULO 0x00	0x00
El módulo reproduce el texto	0x00 indica que el texto está cargado en el módulo.

3.8.7. Comunicación Por Bus I2C

Junto con la Alimentación de 5V, el bus I2C solamente requiere de las conexiones SDA y SCL para su funcionamiento. El módulo no incluye las resistencias de polarización del bus, por lo que estas deben ser situadas en cualquier parte del mismo.

Lo más normal es situarlas en el bus máster y así sirven para todos los módulos que se conecten al bus. Como valores orientativos se pueden utilizar dos resistencias de 4k7 para velocidades de 100 KHZ y 1k8 si se sube hasta los 400KHZ. Para mayores velocidades, es necesario separar cada byte enviado por el bus I2C con un retardo de 40 uS con el fin de dar tiempo al procesador para transferir el byte recibido al búfer. Haciendo esto, se han obtenido velocidades de hasta 1 MHZ con el módulo sintetizador de voz SP03.

El protocolo empleado para comunicarse con el módulo SP03 por el bus I2C, es el mismo empleado con las conocidas EEPROM del tipo 24c04 y similares. El módulo SP03 tiene solo dos registros, el de comandos y el del número de revisión. Para leer este último, primero hay que enviar el bit de inicio, la dirección del módulo (0xC4) con el bit de escritura/lectura puesto a cero y a continuación el número de registro que se desea leer (0X01). A continuación se vuelven a enviar el bit de inicio y la dirección del módulo con el bit escritura/lectura puesto a 1 (0XC5). Después se lee un byte que es el número de revisión del software del PIC, seguido del bit de parada.

Tabla III.VII. Registros 0 y 1

Registro	Función
0	Registro de Comando
1	Numero de Revisión del software

Todos los comandos y el texto a reproducir, han de ser enviados al registro de comandos. Hay un total de 32 comandos validos tal y como se muestran a continuación. Se puede mandar cualquier texto de cualquier tamaño que no supere los 85 bytes. Se pueden enviar varias secuencias de comandos NOP al

búfer antes de enviar el comando SPKBUF. El búfer es vaciado después de enviar un comando SPKPRE o SPKBUF.

El formato para el texto es el mismo que el empleado en protocolo serie rs232, es decir 3 bytes de control seguidos del texto y al final el carácter 0 (0X00). Una vez enviado el texto, este puede ser reproducido enviando el comando SPKBUF. Hay que tener en cuenta que el tamaño total del búfer del PIC es de 85 bytes, por lo que si descontamos los 4 bytes de control quedan un total de 81 caracteres para el texto. La secuencia para reproducir la palabra 'Hello' desde el bus I2C es la siguiente:

Tabla III.VIII. Comandos

Comando	Acción
Bit de inicio	Inicia protocolo I2C
0xC4	Dirección I2C del SP03
0x00	Registro de comandos del SP03
0x00	Comando NOP
0x00	Volumen (Max.)
0x05	Velocidad
0x03	Tono
'H' (0x48)	Texto
'e' (0x65)	Texto
'l' (0x6C)	Texto
'l' (0x6C)	Texto
'o' (0x6F)	Texto
0x00	NULO
Stop Bit	Fin de la Secuencia

Si desea decir una frase suelta, debe enviar el comando NOP seguido por el texto y después en otra transacción I2C el comando SPKBUF en sí mismo. Para comprobar cuando el módulo SP03 ha terminado de hablar, puede leer el registro de comando. Mientras está reproduciendo, el valor del registro es el del

comando que inicio al síntesis o bien el valor 64 (0X40). El valor es puesto a cero cuando el módulo termina de hablar y está preparado para la próxima frase.

3.8.8. Comunicación Por Puerto Paralelo

El conector PL2 se utiliza para reproducir una de las 30 frases predefinidas exclusivamente, no pudiendo en este caso enviar texto para su síntesis. Para decir cualquiera de las 30 frases, basta con aplicar el valor binario del número de frase a las entradas SEL4 - SEL0.

Los números 0 y 31 no se usan y no reproducen nada. Las entradas cuentan con resistencias de polarización, por lo que pueden dejarse desconectadas si no se utilizan. Cuando la CPU reconoce la entrada en los pines SEL4 - SEL0, pone el bit de la salida STATUS a 1 para indicar que está ocupado y reproduce la frase. Una vez que el bit de estado está a 1 la entrada de los pines SEL4 a SEL0 pueden ser quitadas y volver al valor 0 o 31 antes de que el módulo termine de hablar, porque si no la frase será repetida. La salida del pin STATUS se pone en estado lógico bajo (0) cuando el módulo SP03 ha terminado de hablar.

CAPÍTULO IV

MEMORIAS PROGRAMABLES Y PANTALLA LCD

4.1. DEFINICION

Las memorias son dispositivos semiconductores que sirven para guardar información; dicha información puede estar conformada por datos a ser procesados, comandos de programas o programas enteros inclusive. Estructuralmente pueden estar compuestas por Flip-Flop's o por celdas capacitivas, o por conexionado interno de matrices de diodos. Tecnológicamente pueden estar constituidas por MOS, o por TTL, o por conexionado interno de matrices de diodos.

La capacidad de memoria se mide en Bytes, unidad consistente de 8 bits. La variedad de capacidades de memoria varía de unos pocos Bytes a varios Mega Bytes, según para el tipo de aplicación que se requieran. En una memoria existen las líneas de datos, las líneas de direccionamiento o ADDRESS y las líneas de control, además de las de alimentación.

La organización interna de una memoria está constituida por celdas o casilleros de memoria de un Byte c/u, las cuales tienen asignada una dirección de memoria. El conjunto de celdas constituye la llamada matriz de memoria, para realizar operaciones con las celdas dentro de la memoria existen los decodificadores de direccionamiento, el control de secuencia, comandado por el Clock, y las puertas de entrada/salida de datos controladas por el Chip Selection y la orden R/W, escritura/lectura. Con las líneas ADDRESS el microprocesador tiene cómo seleccionar una posición de memoria para leer o escribir un dato.

Esta selección o posicionamiento es más conocido por direccionamiento. A través de estas líneas el μ P solamente indica cuál será la celda a ser escrita o leída. Con las líneas de datos el microprocesador recibe o envía información desde o hacia la memoria, cuando lee o escribe.

En este informe se ahondará en el subgrupo de las EEPROM ó E² PROM (Electrically Erasable PROM), cuyo método de borrado y grabación consiste en la aplicación, de una manera determinada, de pulsos de tensión. En las memorias más antiguas de este tipo se precisaba una línea de tensión de valor bastante superior al de alimentación del chip.

4.2. MEMORIA ROM (READ ONLY MEMORY)

Es una memoria de sólo lectura que se programan mediante máscaras. Es decir, el contenido de las celdas de memoria se almacena durante el proceso de fabricación para mantenerse después de forma irrevocable. Desde el instante en que el fabricante graba las instrucciones en el Chip, por lo tanto la escritura de

este tipo de memorias ocurre una sola vez y queda grabado su contenido aunque se le retire la energía. Se usa para almacenar información vital para el funcionamiento del sistema: en la gestión del proceso de arranque, el chequeo inicial del sistema, carga del sistema operativo y diversas rutinas de control de dispositivos de entrada/salida suelen ser las tareas encargadas a los programas grabados en ROM.

La memoria ROM constituye lo que se ha venido llamando Firmware, es decir, el software metido físicamente en hardware. Si tenemos idea de cómo se fabrican los circuitos integrados, sabremos de donde viene el nombre. Estos se fabrican en obleas que contienen varias decenas de chips. Estas obleas se fabrican a partir de procesos fotoquímicos, donde se impregnan capas de silicio y óxido de silicio, y según convenga, se erosionan al exponerlos a la luz, como no todos los puntos han de ser erosionados, se sitúa entre la luz y la oblea una máscara con agujeros, de manera que donde deba incidir la luz, esta pasará.

Con varios procesos similares pero más complicados se consigue fabricar los transistores y diodos micrométricos que componen un chip. El elevado coste del diseño de la máscara sólo hace aconsejable el empleo de los microcontroladores con este tipo de memoria cuando se precisan cantidades superiores a varios miles de unidades.

Estas memorias, cuyo nombre procede de las iniciales de Read Only Memory son solo de lectura. Dentro de un proceso de elaboración de datos de una computadora, no es posible grabar ningún dato en las memorias ROM. Son

memorias perfectas para guardar microprogramas, sistemas operativos, tablas de conversión, generación de caracteres etc. Las características fundamentales de las memorias ROM son:

- **Alta densidad:** la estructura de la celda básica es muy sencilla y permite altas integraciones.
- **No volátiles:** el contenido de la memoria permanece si se quita la alimentación.
- **Coste:** dado que la programación se realiza a nivel de máscaras durante el proceso de fabricación, resultan baratas en grandes tiradas, de modo que el coste de fabricación se reparte en muchas unidades y el coste unitario es baja.
- **Sólo lectura:** únicamente son programables a nivel de máscara durante su fabricación.

Una ROM puede estar fabricada tanto en tecnología bipolar como MOS. La Figura IV.1 muestra celdas ROM bipolar. La presencia de una unión desde una línea de fila a la base de un transistor representa un '1' en esa posición.

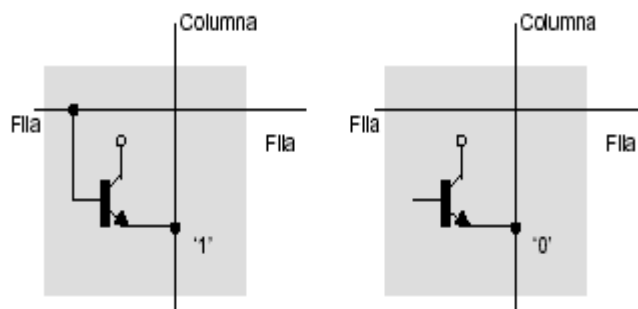


Figura IV.1. Celdas Bipolares

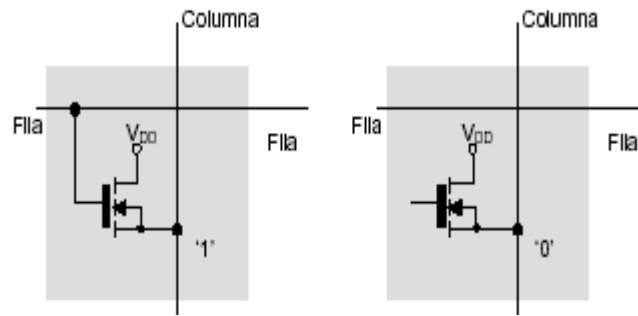


Figura IV.2. Celdas Bipolar MOSFETs

4.3. MEMORIA PROM (PROGRAMMABLE READ ONLY MEMORIES)

Una alternativa para proyectos pequeños es el uso de una de las memorias de sólo lectura programables o PROM (programmable read only memories), memoria basada en semiconductores que contiene instrucciones o datos.

Estas existen en muchas variantes, pero todas permiten que el usuario programe el dispositivo por sí mismo, ahorrándose el alto costo de la producción de la máscara. En la PROM, o memoria programable de sólo lectura los contenidos pueden ser leídos pero no modificados por un programa de usuario. Sus contenidos no se construyen, como la ROM, directamente en el procesador cuando éste se fabrica, sino que se crean por medio de un tipo especial “programación”, ya sea por el fabricante, o por especialistas técnicos de programación del usuario. El proceso de programación es destructivo: una vez grabada, es como si fuese una ROM normal.

Las operaciones muy importantes o largas que se habían estado ejecutando mediante programas, se pueden convertir en microprogramas y grabarse permanentemente en una pastilla de memoria programable sólo de lectura. Una

vez que están en forma de circuitos electrónicos, estas tareas se pueden realizar casi siempre en una fracción del tiempo que requerían antes.

La flexibilidad adicional que se obtiene con la PROM puede convertirse en una desventaja si en la unidad PROM se programa un error que no se puede corregir. Para superar esta desventaja, se desarrolló la EPROM, o memoria de solo lectura reprogramable.

Las prestaciones de las memorias PROM son similares a las anteriores, con la única salvedad del proceso de programación. La escritura de la memoria PROM tiene lugar fundiendo los fusibles necesarios por lo que la memoria PROM solo puede ser programada una vez. Ahora la hace el usuario usando un equipo programador y, además, se rompe con la dependencia de la fábrica y los enormes costes de las máscaras.

4.3.1. Método De Programación De La Memoria PROM

La idea es básicamente la misma que las ideas ROM convencionales, pero en este caso todas las celdas tienen diodos, por lo cual la memoria viene programada de fábrica con todos 1. Cada diodo tiene conectado un fusible, cuya funcionalidad es similar a la que podemos ver en fuentes de alimentación o estabilizadores de tensión: cuando se produce una sobretensión, el fusible se quema y, por lo tanto, el circuito se abre.

Por lo tanto para programar un chip de memoria PROM; con un dispositivo llamado programador, se les aplica a las celdas correspondientes una tensión

superior a la que son capaces de soportar los fusibles, y así quedan definidos todos los bits de la memoria en cuestión. Como podemos ver, este tipo de memorias tiene una falencia: no pueden ser reprogramadas.

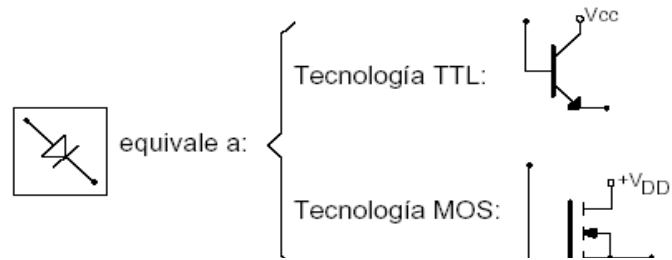


Figura IV.3 Celdas Bipolar MOS Y TTL

La pastilla es insertada en un dispositivo que genera en las salidas de la ROM usadas como entradas los valores lógicos de cada palabra. Para cada posición, se genera un pulso de hasta 30V por la entrada $V_{pp}=V_{cc}$, que produce una circulación de corrientes que funden delgadas conexiones fusibles en serie con diodos o transistores que se quiere desconectar. Así se obtienen los ceros que deben resultar en las salidas, dado que el chip “virgen” viene con todos los diodos conectados.

El proceso de programación de una PROM generalmente se realiza con un equipo especial llamado quemador. Este equipo emplea un mecanismo de interruptores electrónicos controlados por software que permiten cargar las direcciones, los datos y genera los pulsos para fundir los fusibles del arreglo interno de la memoria. En la Figura IV.36 se indica de forma esquemática la función del programador.

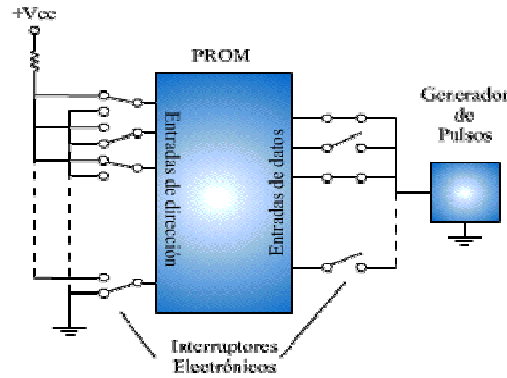


Figura IV.4. Programación de un PROM

4.3.2. Arquitectura De La PROM

Consisten en una o más matrices de puertas AND y OR para implementar funciones lógicas. Muchos dispositivos también contienen combinaciones de flip-flops y latches que pueden usarse como elementos de almacenaje para entrada y salida de un dispositivo. Los dispositivos más complejos contienen macrocélulas.

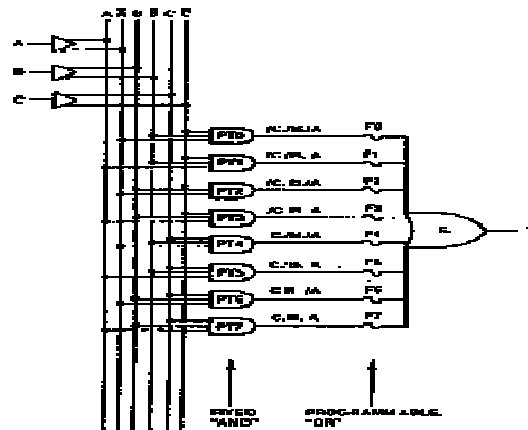


Figura IV.5. Compuertas AND y OR

Las PROM son memorias programables de sólo lectura. Aunque el nombre no implica la lógica programable, las PROM, son de hecho lógicas. La arquitectura

de la mayoría de las PROM consiste generalmente en un número fijo de términos AND que alimenta una matriz programable OR. Se usan principalmente para decodificar las combinaciones de entrada en funciones de salida. Las Aplicaciones más importantes:

- Microprogramación
- Librería de subrutinas
- Programas de sistema
- Tablas de función

4.4. MEMORIA EPROM

Las EPROM, o Memorias sólo de Lectura Reprogramables, se programan mediante impulsos eléctricos y su contenido se borra exponiéndolas a la luz ultravioleta, de manera tal que estos rayos atraen los elementos fotosensibles, modificando su estado.



Figura IV.6 Ventanita de una EPROM

4.4.1. Programación De Una Memoria EPROM

Las EPROM se programan insertando el chip en un programador de EPROM. y aplicando en un pin especial de la memoria una tensión entre 10 y 25 Voltios

durante aproximadamente 50 ms, según el dispositivo, al mismo tiempo se direcciona la posición de memoria y se pone la información a las entradas de datos.

Este proceso puede tardar varios minutos dependiendo de la capacidad de memoria. La memoria EPROM, se compone de un arreglo de transistores MOSFET de Canal N de compuerta aislada. En la Figura IV.7. se observa el transistor funcionando como celda de memoria en una EPROM.

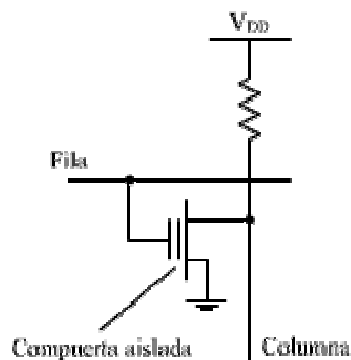


Figura IV.7. Celda de memoria de una EPROM

Cada transistor tiene una compuerta flotante de SiO₂ sin conexión eléctrica, que en estado normal se encuentra apagado y almacena un 1 lógico. Durante la programación, al aplicar una tensión 10 a 25V la región de la compuerta queda cargada eléctricamente, haciendo que el transistor se encienda, almacenando de esta forma un 0 lógico. Este dato queda almacenado de forma permanente, sin necesidad de mantener la tensión en la compuerta ya que la carga eléctrica en la compuerta puede permanecer por un período aproximado de 10 años.

Las EPROMs también emplean transistores de puerta dual o FAMOS de cargas almacenadas. Estos transistores son similares a los transistores de efecto de campo (FETs) canal-P, pero tienen dos compuertas. La compuerta inferior o flotante está completamente rodeada por una capa aislante de dióxido de silicio; la compuerta superior o compuerta de control es la efectivamente conectada a la circuitería externa.

Inicialmente, la puerta flotante está descargada, y el transistor se comporta como un transistor MOS normal. No obstante, mediante un equipo programador, se puede acumular carga en la puerta flotante aplicando una sobre tensión a la puerta y al drenador del transistor.

Esta acumulación de electrones en la segunda puerta tiene el efecto de aumentar la umbral del transistor a un valor tal que no conduce aunque se direcciona la celda. Así pues la cantidad de carga eléctrica almacenada sobre la compuerta flotante determina que el bit de la celda contenga un 1 o un 0; las celdas cargadas son leídas como un 0, mientras que las que no lo están son leídas como un 1.

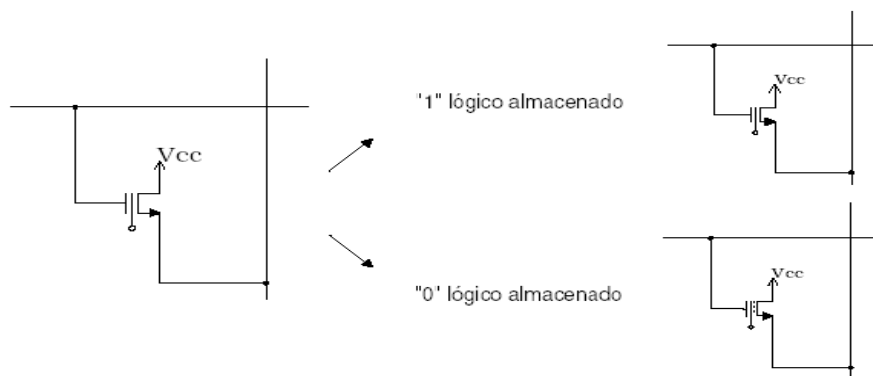


Figura IV.8. Transistores de puerta dual o FAMOS

Cuando un dado bit de una celda debe ser cambiado o programado de un 1 a un 0, se hace pasar una corriente a través del canal de transistor desde la fuente hacia la compuerta obviamente, los electrones siguen el camino inverso. Al mismo tiempo se aplica una relativamente alta tensión sobre la compuerta superior o de control del transistor, creándose de esta manera un campo eléctrico fuerte dentro de las capas del material semiconductor.

Ante la presencia de este campo eléctrico fuerte, algunos de los electrones que pasan el canal fuente-compuerta ganan suficiente energía como para formar un túnel y atravesar la capa aislante que normalmente aísla la compuerta flotante. En la medida que estos electrones se acumulan en la compuerta flotante, dicha compuerta toma carga negativa.

4.4.2. Funcionamiento De Una EPROM

Recordemos que son memorias de acceso aleatorio, generalmente leídas y eventualmente borradas y reescritas. Eventualmente, ante la necesidad de realizar alguna modificación en la información contenida o bien para ser utilizada en otra aplicación, la EPROM es retirada del sistema, borrada mediante la exposición a luz ultravioleta con una longitud de onda de 2537 Angstroms (unidad de longitud por la cual $1 \text{ \AA} = 10^{-10} \text{ m}$), programada con los nuevos datos, y vuelta a instalar para volver a comportarse como una memoria de lectura solamente. Por esa exposición para su borrado es que es encapsulada con una ventana transparente de cuarzo sobre la pastilla o "die" de la EPROM.

Es atinente aclarar que una EPROM no puede ser borrada parcial o selectivamente; de ahí que por más pequeña que fuese la eventual modificación a realizar en su contenido, inevitablemente se deberá borrar y reprogramar en su totalidad. Los tiempos medios de borrado de una EPROM, por exposición a la luz ultravioleta, oscilan entre 10 y 30 minutos.

Con el advenimiento de las nuevas tecnologías para la fabricación de circuitos integrados, se pueden emplear métodos eléctricos de borrado. Estas ROM pueden ser borradas sin necesidad de extraerlas de la tarjeta del circuito. Además de EAPROM suelen ser denominadas RMM (Read Mostly Memories), memorias de casi-siempre lectura, ya que no suelen modificarse casi nunca, pues los tiempos de escritura son significativamente mayores que los de lectura. Las memorias de sólo lectura presentan un esquema de direccionamiento similar al de las memorias RAM. El microprocesador no puede cambiar el contenido de la memoria ROM.

Entre las aplicaciones generales que involucran a las EPROM debemos destacar las de manejo de sistemas microcontrolados. Todo sistema microcontrolado y/o microprocesado, nos encontraremos con cierta cantidad de memoria programable por el usuario (la RAM), usualmente en la forma de dispositivos semiconductores contenidos en un circuito integrado.

Estos dispositivos semiconductores integrados están generalmente construidos en tecnología MOS (Metal-Oxide Semiconductor, Semiconductor de Oxido Metálico o más recientemente CMOS (Complementary Metal-Oxide

Semiconducto o Semiconductor de Oxido Metálico Complementario). Lamentablemente, estos dispositivos RAM adolecen de un ligero inconveniente, que es, como ya se ha comentado, su volatibilidad.

Dado que cualquier sistema microprocesado requiere de al menos un mínimo de memoria no volátil donde almacenar ya sea un sistema operativo, un programa de aplicación, un lenguaje intérprete, o una simple rutina de "upload", es necesario utilizar un dispositivo que preserve su información de manera al menos semi-permanente. Y aquí es donde comienzan a brillar las EPROMs.



Figura IV.9. Memoria EPROM

Tal como mencionáramos anteriormente, el proceso de borrado de los datos contenidos en una EPROM es llevado a cabo exponiendo la misma a luz ultravioleta. El punto reside en que la misma contiene fotones de energía relativamente alta.

4.4.3. Familia 2700

Los dispositivos EPROM de la familia 2700 contienen celdas de almacenamiento de bits configuradas como bytes direccionables individualmente. Habitualmente esta organización interna suele denominarse como 2K x 8 para el caso de una 2716, 8k x 8 para una 2764, etc.

Por razones de compatibilidad tanto con dispositivos anteriores como con dispositivos futuros, la gran mayoría de las EPROMs se ajustan a distribuciones de terminales o "pin-outs" estándar. Para el caso más usual, que es el encapsulado DIP (Dual In-Line Package) de 28 pines, el estándar utilizado es el JEDEC-28. En cuanto a la programación de estos dispositivos si bien conceptualmente obedece a la metodología descrita anteriormente en realidad existe una relativamente alta variedad de implementaciones prácticas.

En la actualidad parece haberse uniformado razonablemente, las tensiones de programación varían en función tanto del dispositivo, como del fabricante; así nos encontramos con tensiones de programación (V_{pp}) de 12,5V, 13V, 21V y 25V. Lo mismo sucede con otros parámetros importantes que intervienen en el proceso de grabación de un EPROM, como es el caso de la duración de dicho pulso de programación y los niveles lógicos que determinan distintos modos de operación.

4.4.4. Programador/ Emulador De FLASH EPROM

La manera más cómoda, aunque también la más costosa de desarrollar circuitos microcontroladores consiste en simular la parte principal del controlador con la ayuda de un emulador. Una de opciones más baratas consiste en emplear un programa monitor junto con un emulador de memorias EPROM.

Desafortunadamente, la mayoría de los programas monitores consumen algunos de los recursos del controlador. Esta seria desventaja se resuelve utilizando el

emulador de memorias EPROM, que se comporta básicamente igual que una memoria RAM de un doble puerto: a un lado se encuentra la interface, como una memoria EPROM, mientras que al otro lado proporciona las señales necesarias para introducir el flujo de datos a la memoria RAM.

Cuando compañías como AMD desarrollaron las memorias EPROM "Flash" con una tensión de programación de 5V y un ciclo de vida que permitía programar la memoria hasta 100.000 veces, se abrieron las puertas a un nuevo modelo de emulador de memorias EPROM. El diseño que se presenta no solo actúa como un emulador con una enorme capacidad de almacenamiento, sino que también funciona como un programador de memorias EPROM "Flash", ahorrándose comprar un sistema exclusivamente dedicado a programar.

Cuando se termine de trabajar con el emulador durante la fase del diseño, se dispondrá en la memoria EPROM "Flash" del código definitivo, que se sacará del emulador y se introducirá en el circuito que se vaya a utilizar en la aplicación. Como los precios de las memorias EPROM "Flash" no son mucho mayores que los de las memorias EPROM convencionales, la ventaja adicional que se ha descrito es sin costo.

4.5. MEMORIA FLASH

La memoria FLASH es similar a la EEPROM, es decir que se puede programar y borrar eléctricamente, son de alta densidad. Alta densidad significa que se puede empaquetar en una pequeña superficie del chip, gran cantidad de celdas,

lo que implica que cuanto mayor sea la densidad, más bits se pueden almacenar en un chip de tamaño determinado.

Sin embargo esta reúne algunas de las propiedades de las memorias anteriormente vistas, y se caracteriza por tener alta capacidad para almacenar información y es de fabricación sencilla, lo que permite fabricar modelos de capacidad equivalente a las EPROM a menor costo que las EEPROM.

4.5.1. Estructura De La MEMORIA FLASH

Antes de analizar la memoria Flash a nivel de celda veamos cómo es su estructura a nivel de bloques. La Figura IV.10, nos muestra la arquitectura en sectores de una memoria Flash de 512Kx8. Cada uno de los sectores se borra independientemente de los otros, siendo necesario el borrado antes de la programación.

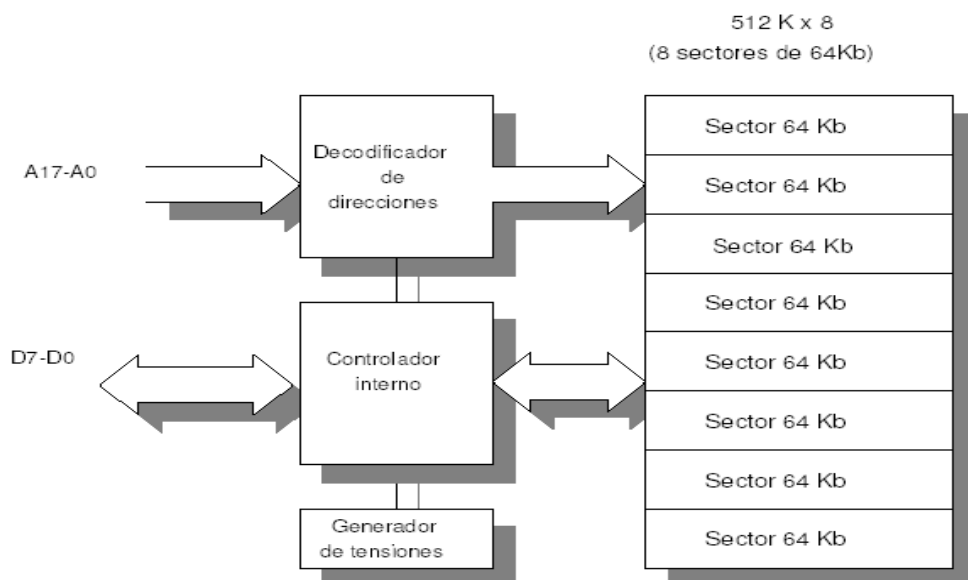


Figura IV.10. Arquitectura a memoria Flash

Los datos se almacenan como una carga en la puerta flotante. Inicialmente, toda la memoria se encuentra a nivel alto. Programar la memoria es el proceso de cambiar un "1" lógico por un "0" lógico. Borrar un sector cambia todos los "0" lógicos de ese sector por "1" lógicos. No es posible reprogramar una determinada dirección: es necesario borrar previamente todo el sector antes de volver a programar esa dirección.

Las celdas de memoria se encuentran constituidas por un transistor MOS de puerta apilada, el cual se forma con una puerta de control y una puerta aislada, tal como se indica en la Figura IV.11. La compuerta aislada almacena carga eléctrica cuando se aplica una tensión lo suficientemente alta en la puerta de control. Igual que la memoria EPROM, cuando hay carga eléctrica en la compuerta aislada, se almacena un 0, de lo contrario se almacena un 1.

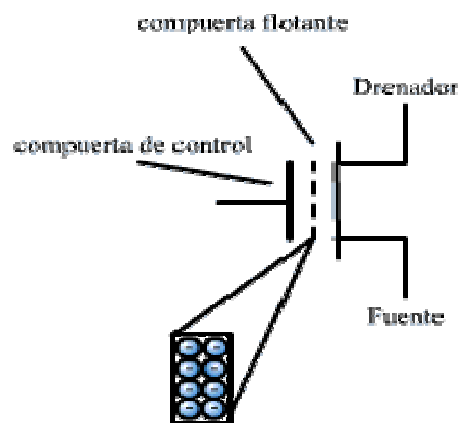


Figura IV.11. Celda de memoria de una FLASH

Las operaciones básicas de una memoria Flash son la programación, la lectura y borrado. Como ya se mencionó, la programación se efectúa con la aplicación de una tensión a cada una de las compuertas de control, correspondiente a las celdas

en las que se desean almacenar 0's. Para almacenar 1's no es necesario aplicar tensión a las compuertas debido a que el estado por defecto de las celdas de memoria es 1. La lectura se efectúa aplicando una tensión positiva a la compuerta de control de la celda de memoria, en cuyo caso el estado lógico almacenado se deduce con base en el cambio de estado del transistor.

Si hay un 1 almacenado, la tensión aplicada será lo suficiente para encender el transistor y hacer circular corriente del drenador hacia la fuente. Si hay un 0 almacenado, la tensión aplicada no encenderá el transistor debido a que la carga eléctrica almacenada en la compuerta aislada.

Para determinar si el dato almacenado en la celda es un 1 ó un 0, se detecta la corriente circulando por el transistor en el momento que se aplica la tensión en la compuerta de control. El borrado consiste en la liberación de las cargas eléctricas almacenadas en las compuertas aisladas de los transistores. Este proceso consiste en la aplicación de una tensión lo suficientemente negativa que desplaza las cargas como se indica en la Figura IV.12.

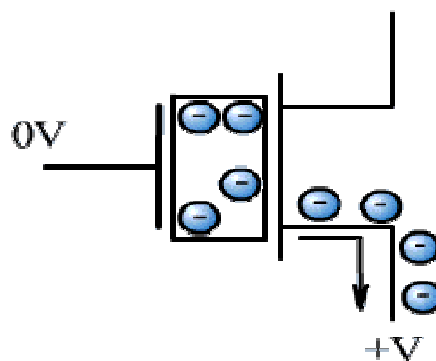


Figura IV.12. Proceso de descarga de una celda de memoria FL

Aparte de que las memorias EPROM "Flash" tienen una entrada de escritura, mientras están funcionando se comportan como las EPROM normales. La única diferencia se encuentra en cómo se cargan y se borran los datos en la memoria.

Mientras que durante el proceso de programación de las memorias EPROM convencionales se necesita una tensión bien definida durante cierto intervalo de tiempo, y para borrar el componente hay que exponerlo a luz ultravioleta, en las E.Flash ambos procesos están controlados y se llevan a cabo internamente. Para tal efecto la memoria recibe una secuencia de comandos predefinida (borrar, programar) que incluye algunas precauciones especiales destinadas a evitar que se borre cualquier dato por error.

El comando se transfiere a la memoria EPROM "Flash" mediante una serie de operaciones de escritura. Los dos primeros comandos "Lectura/Reset" preparan la memoria para operaciones de lectura. El comando "Autoselección" permite leer el código del fabricante y el tipo de dispositivo. El comando "Byte" carga el programa dentro de la memoria EPROM, mientras que "Borrar Chip" actúa durante el proceso de borrado, que no dura más de un minuto. Desde el punto de vista lógico podemos afirmar que la memoria EPROM "Flash" está dividida en sectores que se pueden borrar individualmente con la ayuda del comando "Borrar Sector".

Las memorias EPROM "Flash" disponen de otro mecanismo, basado en la división en sectores, que las protege de acciones de escritura o lectura no deseadas. Cuando un sector está protegido de esta forma no se puede realizar una operación de lectura o sobre escritura con una tensión de 5V.

Este hecho es muy importante y se debe tener siempre presente cuando se utilicen estos dispositivos. Solamente se puede eliminar esta protección con la ayuda de un programador especial. Durante el proceso de programación o borrado se puede leer, mediante un comando de acceso en "lectura", el estado de la memoria EPROM "Flash" en la misma posición que el byte de programado o borrado.

4.5.2. Aplicaciones De La MEMORIA FLASH

La Memoria Flash es ideal para docenas de aplicaciones portátiles. Tomemos como ejemplo las cámaras digitales. Insertando una tarjeta de Memoria Flash de alta capacidad directamente en la cámara, usted puede almacenar cientos de imágenes de alta resolución. Cuando esté listo para bajarlas, simplemente retire la tarjeta y transfírela a su computadora de escritorio o portátil para su procesamiento. Las tarjetas de Memoria Flash se ajustan a entradas Tipo II con o sin adaptador, dependiendo del tipo de tarjeta Flash.

Actualmente, los usos de Memoria Flash se están incrementando rápidamente. Ya sean cámaras digitales, Asistentes Digitales Portátiles, reproductores de música digital o teléfonos celulares, todos necesitan una forma fácil y confiable de almacenar y transportar información vital.

Se utilizan en la fabricación de BIOS para computadoras. , generalmente conocidos como FLASH-BIOS. La ventaja de esta tecnología es que permite actualizar el BIOS con un software proporcionado por el fabricante, sin necesidad de desmontar el chip del circuito final, ni usar aparatos especiales.

Por esto la Memoria Flash se ha convertido en poco tiempo en una de las más populares tecnologías de almacenamiento de datos. Es más flexible que un diskette y puede almacenar hasta 160MB de información. Es más y mucho más rápida que un disco duro, y a diferencia de la memoria RAM, la Memoria Flash puede retener datos aun cuando el equipo se ha apagado.

4.5.3. MEMORIA FLASH - 27F256

La capacidad de esta memoria es de 32K X 8 y como memoria Flash tiene la característica particular de ser borrada en un tiempo muy corto de 1 seg. El tiempo de programación por byte es de 100 ms y el tiempo de retención de la información es de aproximadamente 10 años. Véase Figura IV.13

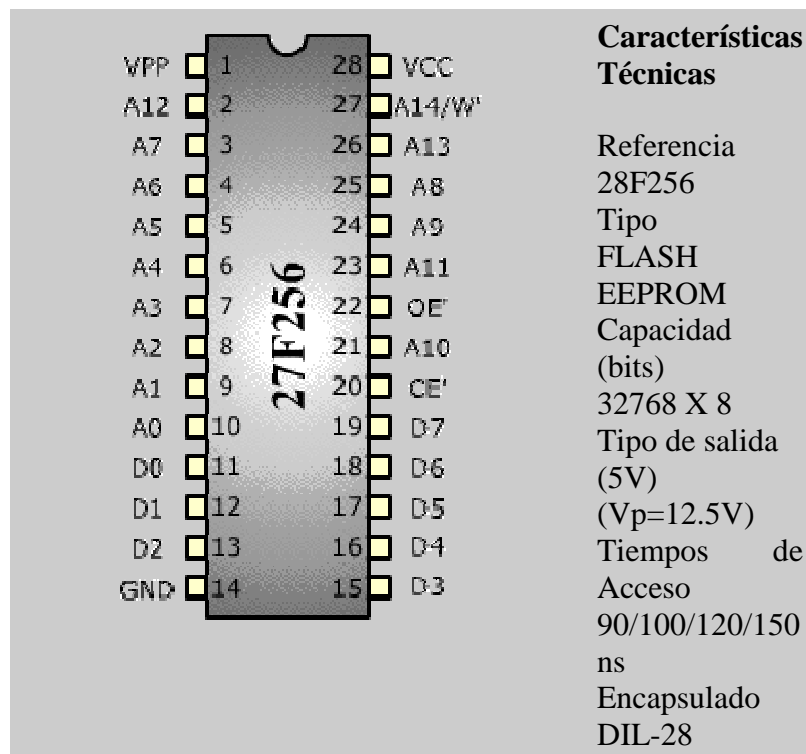


Figura IV.13. Memoria Flash 27F256

4.6. MEMORIA EEPROM (ELECTRICAL ERASABLE PROGRAMMABLE READ ONLY MEMORY)

Las memorias EEPROM (electrically erasable and reprogrammable ROM) o E2PROMs como son llamadas habitualmente, son memorias más caras y más rápidas que las EPROM , pueden tener tiempos de acceso alrededor de 35 ns y una vida media en torno a los 10.000 ciclos de borrado/escritura. Se caracterizan por usar una única tensión para su lectura y su escritura, coincidiendo con la tensión de + 5 v. de alimentación de un sistema digital. Véase Figura IV.14.



Figura IV.14. Memoria EEPROM 28C64

La memoria EEPROM es programable y borrrable eléctricamente y su nombre proviene de la sigla en inglés Electrical Erasable Programmable Read Only Memory. Actualmente estas memorias se construyen con transistores de tecnología MOS (Metal Oxide Silice) y MNOS (Metal Nitride-Oxide Silicón).

Las celdas de memoria en las EEPROM son similares a las celdas EPROM y la diferencia básica se encuentra en la capa aislante alrededor de cada compuesta flotante, la cual es más delgada y no es fotosensible. Las memorias EEPROM (Electrically Erasable Programmable Read-Only Memory) son memorias no

volátiles y eléctricamente borrables a nivel de bytes. La posibilidad de programar y borrar las memorias a nivel de bytes supone una gran flexibilidad, pero también una celda de memoria más compleja. Además del transistor de puerta flotante anterior, es preciso un segundo transistor de selección. El tener 2 transistores por celda hace que las memorias EEPROM sean de baja densidad y mayor coste. La programación requiere de tiempos que oscilan entre $157\mu\text{s}$ y $625\mu\text{s}=\text{byte}$. Frente a las memorias EPROM, presenta la ventaja de permitir su borrado y programación en placa, aunque tienen mayor coste debido a sus dos transistores por celda.

Estas memorias se presentan, en cuanto a la organización y asignación de patillas, como la UVPROM cuando están organizadas en palabras de 8 bits. Se programan de forma casi idéntica pero tienen la posibilidad de ser borradas eléctricamente. Esta característica permite que puedan ser programadas y borradas “en el circuito”. Debido a que la celda elemental de este tipo de memorias es más complicada que sus equivalentes en EPROM o PROM (y por ello bastante más cara), este tipo de memoria no dispone en el mercado de una variedad tan amplia, y es habitual tener que acudir a fabricantes especializados en las mismas.



Figura IV.15. Xicor 24LC256

En cuanto a la forma de referenciar los circuitos, estas memorias suelen comenzar con el prefijo 28, de forma que la 2864 indica una memoria EEPROM de 64Kbytes, equivalente en cuanto a patillaje y modo de operación de lectura a la UVPROM 2764. Una ventaja adicional de este tipo de memorias radica en que no necesitan de una alta tensión de grabado, sirven los 5 voltios de la tensión de alimentación habitual.

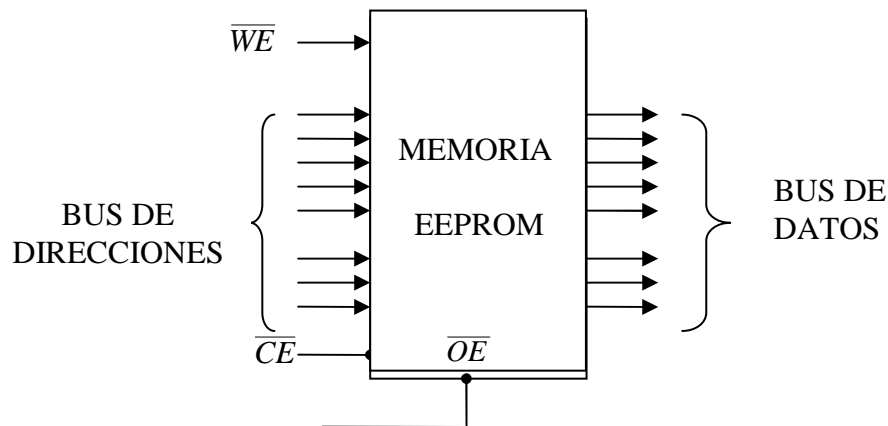


Figura IV.16. Arquitectura de Memoria EEPROM

CE = CHIP ENABLE

OE = OUTPUT ENABLE:

NC	1	28	VCC	Características Técnicas	
A12	2	27	WE'		Referencia 28C64A
A7	3	26	NC		Tipo EEPROM CMOS
A6	4	25	A8		Capacidad (bits) 8192 X 8
A5	5	24	A9		Tipo de salida 5V
A4	6	23	A11		Tiempos de Acceso 120/150/200 ns
A3	7	22	OE'		Encapsulado DIL-28 y PLCC-32
A2	8	21	A10		
A1	9	20	CE'		
A0	10	19	D7		
D0	11	18	D6		
D1	12	17	D5		
D2	13	16	D4		
GND	14	15	D3		

Figura IV.17. EEPROM 28C64A

4.6.1. Borrado De Una EEPROM

El proceso de borrado de una EEPROM es muy sencillo. En realidad las memorias actuales incorporan en su interior los recursos necesarios para borrar la propia memoria eléctricamente. Durante el proceso de grabado, la propia memoria realiza el borrado previo del byte que va a grabar de forma automática. No es necesaria ninguna tensión especial de borrado ni ningún procedimiento.

4.6.2. Grabado De Una EEPROM

La grabación de una memoria EEPROM no requiere ninguna tensión especial (basta con los + 5 v de la alimentación general del sistema y de la propia memoria, su Vcc), ni dispone de terminales especiales de grabado como en el caso de la EPROM. Su aspecto, desde el punto de vista de terminales y de funcionalidad es similar al de una memoria SRAM (estática) equivalente. Es el propio terminal de lectura/escritura el que hace las funciones de terminal de grabación. Lo único que varía con respecto a una memoria RAM es el tiempo necesario para grabar la memoria (en torno a los 10 ms/byte).

El hecho de necesitar sólo una tensión de alimentación/grabación de + 5 v es debido al hecho de que las EEPROMs actuales incorporan las bombas de carga necesarias durante el proceso de grabación y funcionan con esta tensión. Los fabricantes recomiendan seguir el siguiente procedimiento) para grabar sus memorias:

- Establecer la dirección a grabar en el bus de direcciones de la EEPROM

- Establecer el dato (byte) a grabar en el bus de datos de la EEPROM
- Activar la señal R/W# a 0 (escritura)
- Leer el byte que se acaba de grabar.
- Compararlo con el bit MS del byte original
- Si son distintos, volver a 4. Si son iguales, salir.

Durante el proceso de grabación de un byte, mientras se está grabando el dato, el bit de mayor peso (MS) tiene el valor complementado del valor real del mismo, es decir, si realmente es un 1 en el byte que se está grabando, mientras se realiza el proceso, valdrá 0. Este mecanismo incorporado en la memoria permite simplificar el proceso de grabación de la misma pues sólo habrá que esperar a que este bit MS deje de estar complementado (tiempo de grabación de la memoria) para continuar grabando otro dato.

4.7. MEMORIAS EEPROM SERIAL

La tecnología de EEPROM de serie es uno de las tecnologías de memoria no-volátiles que han surgido como una solución principal de diseño. Desgraciadamente, la mayoría diseñadores del sistema no son conscientes de los beneficios de EEPROM de serie.

También, la documentación de apoyo en databooks no es a menudo adecuada, se consigue información incompleta o ambigua. Como resultado, el diseñador del sistema selecciona a menudo una solución no-volátil que no reúne sus requisitos, o, el diseñador debe enfrentar un diseño más complicados con un EEPROM de serie. Las opciones de memoria no-volátiles disponible ofrecen una variedad de

dispositivos diferentes. La mayor parte estas opciones de memoria pueden agruparse en dos categorías mayores: soluciones de serie y las soluciones paralelas. Esta categoría discute los atributos de cada uno, conductas, un análisis comparativo y en el proceso identifica los beneficios y ventajas de EEPROMs.

4.7.1. Características

El rasgo principal de este dispositivo de serie es, como su nombre implica, la habilidad de comunicar a través de una interface de serie.

Esta memoria tiene numerosos beneficios:

Primero, la comunicación de serie es cumplida con un número mínimo de I/O.

Las EEPROM de serie requieren sólo dos a cuatro líneas (dependiendo del hardware y protocolo del software) para comunicación completa.

- Dirección de la memoria
- Entrada de datos
- Rendimiento
- Mando del dispositivo

Otro beneficio de comunicación de serie es tamaño del paquete que va de las densidades de 16 a 256 Kbit; esta memoria está disponible en un chip de 8 pines, esto es obviamente muy beneficioso para las aplicaciones donde el tamaño del producto y el peso es un factor del plan importante, consumo actual bajo debido a un número limitado de puertos de I/O operando corrientes que están normalmente debajo de 3 mA. El byte de programación, habilidad de

borrar y programar al mismo tiempo sin afectar el volumen del paquete, la tasa del reloj está entre 100KHz y 400KHz para dispositivos de dos conductores.

4.7.2. Aplicaciones De EEPROM DE SERIE

Las EEPROMs de serie realizan una variedad de funciones en el mundo de las computadoras, en la industria, en las telecomunicaciones, en el parque automotor y aplicaciones del consumidor:

- El almacenamiento de memoria de seleccionadores del cauce o los mandos analógicos.
- Almacenamiento de baja potencia, detector de fallas ó diagnostico de errores.
- Eventos de tiempo real
- El almacenamiento de la configuración
- Para ver últimos números discados
- Monitoreo de circuitos

4.8. MEMORIA 24XX256

Esta memoria es del tipo **EEPROM** - Electrical Erasable Programmable Read Only Memory , que en la traducción sería memoria de solo lectura programable y borrrable de forma eléctrica, lo que significa que una vez que se le quita la corriente eléctrica mantiene la información de forma indefinida y además puede reprogramarse borrando su contenido de forma eléctrica.

Esto es una ventaja frente a las memorias **EPROM** que se deben borrar con luz ultravioleta.

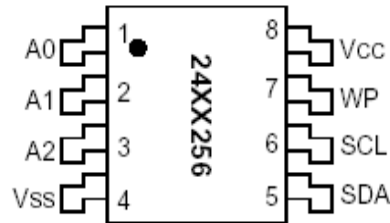


Figura IV.18. CHIP 24XX256

4.8.1. Descripción Funcional

- Es una memoria de 256 Kbits organizada es a 32 k *8
- Soporta protocolo de transmisión de datos en bus de dos líneas.
- El bus se controla mediante un **máster** que se encarga de generar el reloj (SCL), el control de acceso al bus y además genera las condiciones de **START** y **STOP** mientras el **24lc25616B** actúa como **slave**.
- El rango de Vcc 1.8-5.5 V.
- Max frecuencia del clock 400 khz.
- Máxima corriente en escritura 3mA a 5.5V.
- Máxima corriente en lectura 400μA a 5.5 V.

La siguiente Figura IV.19, muestra una configuración típica de esta memoria:

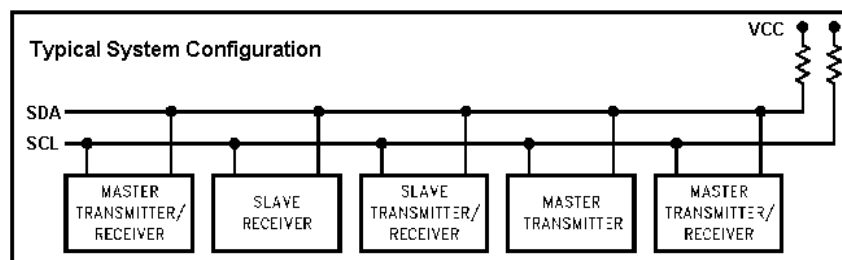


Figura IV.19. Configuración de 24XX256

4.8.2. Características Del Bus

Sólo puede iniciarse transferencia de datos cuando el bus está libre. Durante la transferencia de datos estos deben permanecer estables mientras la línea de reloj esté a nivel alto. Si se producen cambio se interpretan como un Start o un Stop.

- **Bus libre** - Las líneas de datos y de reloj están a valor alto.
- **Start en la transferencia.** - Transición de alto a abajo mientras el reloj está alto.
- **Stop en la transferencia.**- Transición de bajo a alto, si el reloj está alto.
- **Validación de datos.**- La línea de datos presenta un valor válido cuando después de la condición **start**, la línea se mantiene estable mientras el reloj está alto. Los datos únicamente pueden cambiar mientras el reloj esté en valor bajo.
- **Reconocimiento.**- Cada receptor, cuando se le direcciona, está obligado a generar un **ACK** después de la recepción de cada byte. El **máster** debe generar un pulso de reloj extra que se asocia al **ACK**.

El **ACK** se da colocando un valor bajo sobre **SDA** durante el valor alto del reloj.

La siguiente Figura IV.20, lo muestra cada fase:

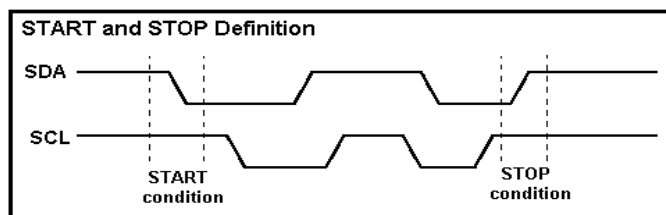


Figura IV.20. Fases 24XX256

Direccionamiento De Un Dispositivo Y Operación.- Después del **START** se envía un byte de control, este consiste en cuatro bits que indican la operación, tres bits indicando la página (**A2, A1, A0**) que corresponden realmente a los bits de direccionamiento más altos y el último bit que indica la operación a realizar (un **1** - **lectura**, un **0** - **escritura**). Una vez enviado el dispositivo responde con un **ACK**.

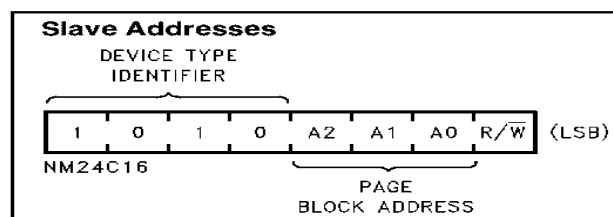


Figura IV.21. Direccionamiento

Operaciones De Escritura.- La escritura comienza por un **START**, direccionamiento del dispositivo, dirección del byte y finalmente el byte a escribir, después de cada elemento se añade un **ACK** por parte de la memoria como se indica en la Figura IV.22.

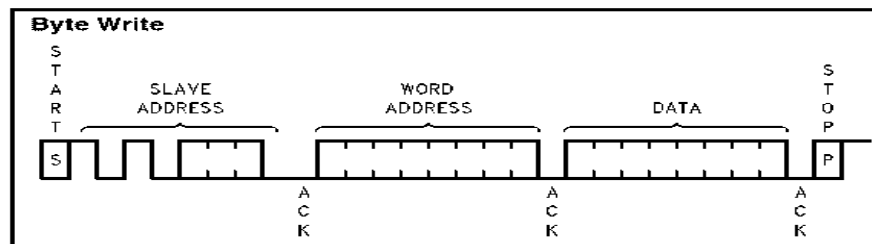


Figura IV.22. Operaciones de lectura

Escritura Secuencial.- Si lo que se desea es escribir un grupo de 16 bytes sólo es necesario enviar la dirección del primero de ellos y a continuación el resto, la

memoria posee un contador interno que determina la dirección actual, este se irá incrementando para cada byte.

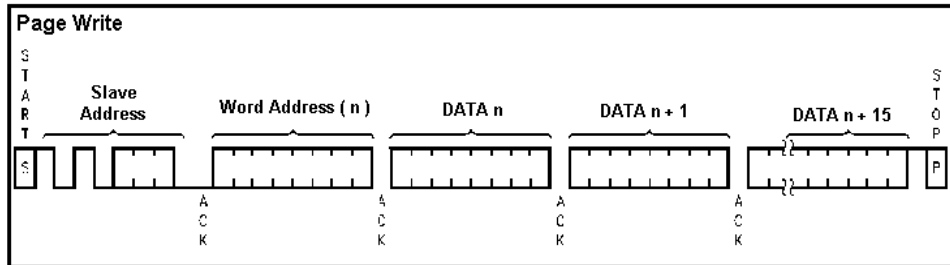


Figura IV.23. Escritura Secuencial

La diferencia respecto a la escritura de un único byte estriba en el hecho del señalizador del **STOP**, si este no aparece es que se debe escribir sucesivos bytes. La figura muestra el caso. Una escritura incluye un borrado del contenido de la dirección por lo que esta es mucho más lenta que una lectura.

Operaciones De Lectura.- Las operaciones de lectura son 3, la lectura de la dirección actual (almacenada por el contador de dirección), lectura arbitraria en cualquier posición de la memoria y finalmente la lectura secuencial.

Lectura Actual.- Toma la posición actual de la memoria, como puede verse en la figura, después del dato no hay un **ACK**, ya que este va dirigido al máster.

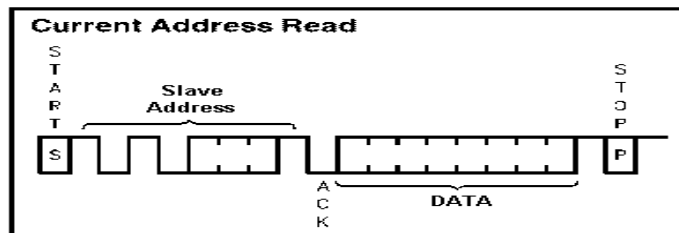


Figura IV.24. Lectura Actual

Lectura Arbitraria.- En esta lectura se indica la posición a leer la información, hay que destacar que primero se ha de enviar la dirección y después se recibe el dato, por eso existe un **ACK** después de la dirección.

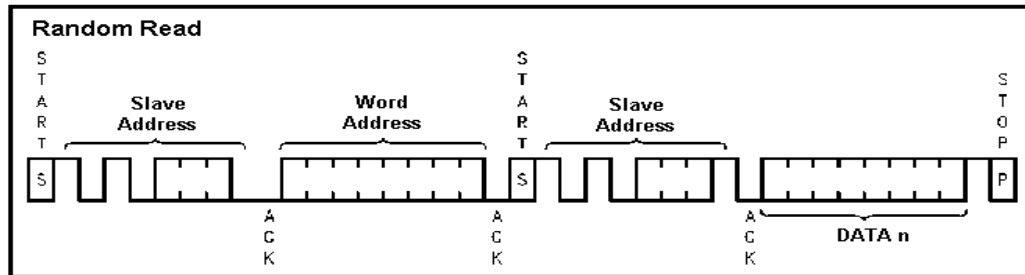


Figura IV.25. Lectura Arbitraria

Lectura Secuencial.- La lectura secuencial toma la dirección actual y va extrayendo los datos uno detrás del otro, hay que tener en cuenta que se lee la página actual y esta no se cambia cuando se llega al final por lo que la lectura como máximo es de 16 bytes.

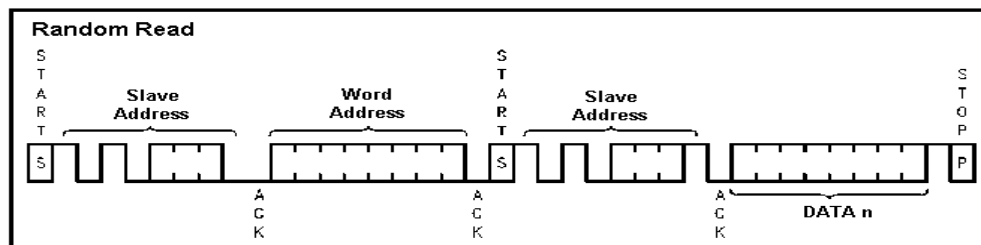


Figura IV.26. Lectura Secuencial

4.8.3. Descripción de los pines.

AO, A1, A2 son los pines de entrada, la cual es usada por el 24C256 para múltiples operaciones. Los niveles de entrada son comparados con los bits correspondientes en la dirección del esclavo. El chip selecciona si la comparación es verdad.

SDA Data serial. Es un pin bidireccional (entrada y salida de data). Para habilitar el pin de SDA debe tener conectado una resistencia del pin (SDA) a VCC (10 kΩ desde 100 khz y 2kΩ desde 400 khz y 1 khz.). SDA puede estar habilitado solo cuando el pin SCL está en nivel bajo. La cual puede trabajar en dos condiciones START o STOP. SCL SERIAL CLOCK. Sincroniza la transferencia de datos del dispositivo WP. Es de selección de escritura y lectura va conectado a tierra o a Vcc. Puede leer o escribir desde 0000- hasta 7FFF.

4.8.4. Diagrama De Bloque

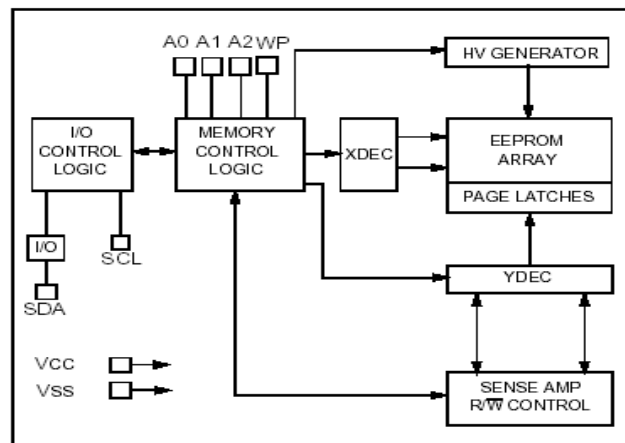


Figura IV.27. Diagrama de Bloques

4.8.5. Memorias 24CXX Junto A I2C

Un caso especial son las memorias 24Cxx que trabajan con el protocolo I2C y son utilizadas en televisores, monitores, reproductores de DVD, etc. Será muy útil hacer un back up de cada una de las memorias que llegan a nuestro taller, en muchos casos nos puede interesar copiarlas sin desoldarlas del circuito y sin necesidad de la PC, para lo cual podemos utilizar el probador mencionado

anteriormente. Si utiliza una PC, puede construir el Programador de EEPROM (24Cxx y 24LCxx).

En algunos casos nos encontraremos con microcontroladores que tengan más de un bus I2C, aplicaremos la misma lógica de análisis indicada anteriormente pero teniendo en cuenta que en este caso puede haber comunicación en tiempo compartido. El bus I2C es una de las herramientas que nos hace más sencillo el trabajo de interconexión entre un microcontrolador y una interfaz. Ya hemos visto muchas aplicaciones útiles que incorporan el bus I2C en forma nativa: termómetros, potenciómetros digitales, preamplificadores de audio, y muchas otras que nos restan ver y analizar.

En el caso de los LCD alfanuméricos, que utilizamos habitualmente en nuestros desarrollos con microcontroladores, debemos reservar 6 pines (conexión mínima) para su control: RS, EN, D4, D5, D6 y D7, ya que estos displays convencionales, basados en el controlador HD44780, traen un tipo de conexión que involucra muchos cables.

4.8.6. Ventajas De La EEPROM

- La programación y el borrado pueden realizarse sin la necesidad de una fuente de luz UV y unidad programadora de PROM, además de poder hacerse en el mismo circuito gracias a que el mecanismo de transporte de cargas mencionado en el párrafo anterior requiere corrientes muy bajas.
- Las palabras almacenadas en memoria se pueden borrar de forma individual.

- Para borrar la información no se requiere luz ultravioleta.
- Las memorias EEPROM no requieren programador.
- De manera individual puedes borrar y reprogramar eléctricamente grupos de caracteres o palabras en el arreglo de la memoria.
- El tiempo de borrado total se reduce a 10ms en circuito donde su antepasado inmediato requería media hora bajo luz ultravioleta externa.
- El tiempo de programación depende de un pulso por cada palabra de datos de 10 ms, versus los 50 ms empleados por una ROM.
- Se pueden reescribir aproximadamente unas 1000 veces sin que se observen problemas para almacenar la información.
- Para reescribir no se necesita hacer un borrado previo.

4.8.7. Tabla Comparativa Entre Memorias

Tipo	Categoría	Borrado	Alterable por byte	Volátil	Aplicación típica
SRAM	Lectura/escritura	Eléctrico	Si	Si	Caché
DRAM	Lectura/escritura	Eléctrico	Si	Si	Memoria principal
ROM	Sólo lectura	Imposible	No	No	Equipos (volumen de producción grande)
PROM	Sólo lectura	Imposible	No	No	Equipos (volumen de producción pequeño)
EPROM	Principalmente lectura	Luz UV	No	No	Prototipos
EEPROM	Principalmente lectura	Eléctrico	Si	No	Prototipos
Flash	Lectura/escritura	Eléctrico	No	No	Cámara digital

Tabla IV. I. Comparativa Entre Memorias

CAPÍTULO V

DISEÑO E IMPLEMENTACIÓN

En este capítulo se da a conocer el conjunto de especificaciones tanto en el Hardware como en el Software que integran el sistema, permitiendo su implementación.

El equipo Generador de Mensajes Auditivos para personas con deficiencias del oído y del habla, consiste a breves rasgos en un dispositivo portátil, capaz de generar mensajes de texto los cuales pueden ser reproducidos en señal de voz, el sistema consiste en un menú donde tenemos las siguientes opciones:

- Escribe y reproduce frases en tiempo real.
- Almacena frases en memoria externa.
- Reproduce frases de la memoria externa.
- Generación de tres mensajes instantáneos de auxilio.

En términos generales el sistema tiene la capacidad de escribir y/o reproducir mensajes con un máximo de 80 caracteres y una capacidad de almacenamiento de 400 frases.

Estos mensajes serán escritos por medio de un teclado, y visualizados en una pantalla que al momento de ejecutar la orden de reproducción se emitirá el mensaje en forma de voz. Las frases escritas también podrán ser almacenadas en una memoria externa donde podrán ser extraídas para luego ser reproducidas en cualquier momento.

Tenemos tres mensajes de auxilio los cuales podrán ser reproducidos por medio de teclas específicas. Partiendo del funcionamiento del Equipo, el circuito electrónico desarrollado sigue las etapas que se muestran en el diagrama de bloques de la Figura V.1.

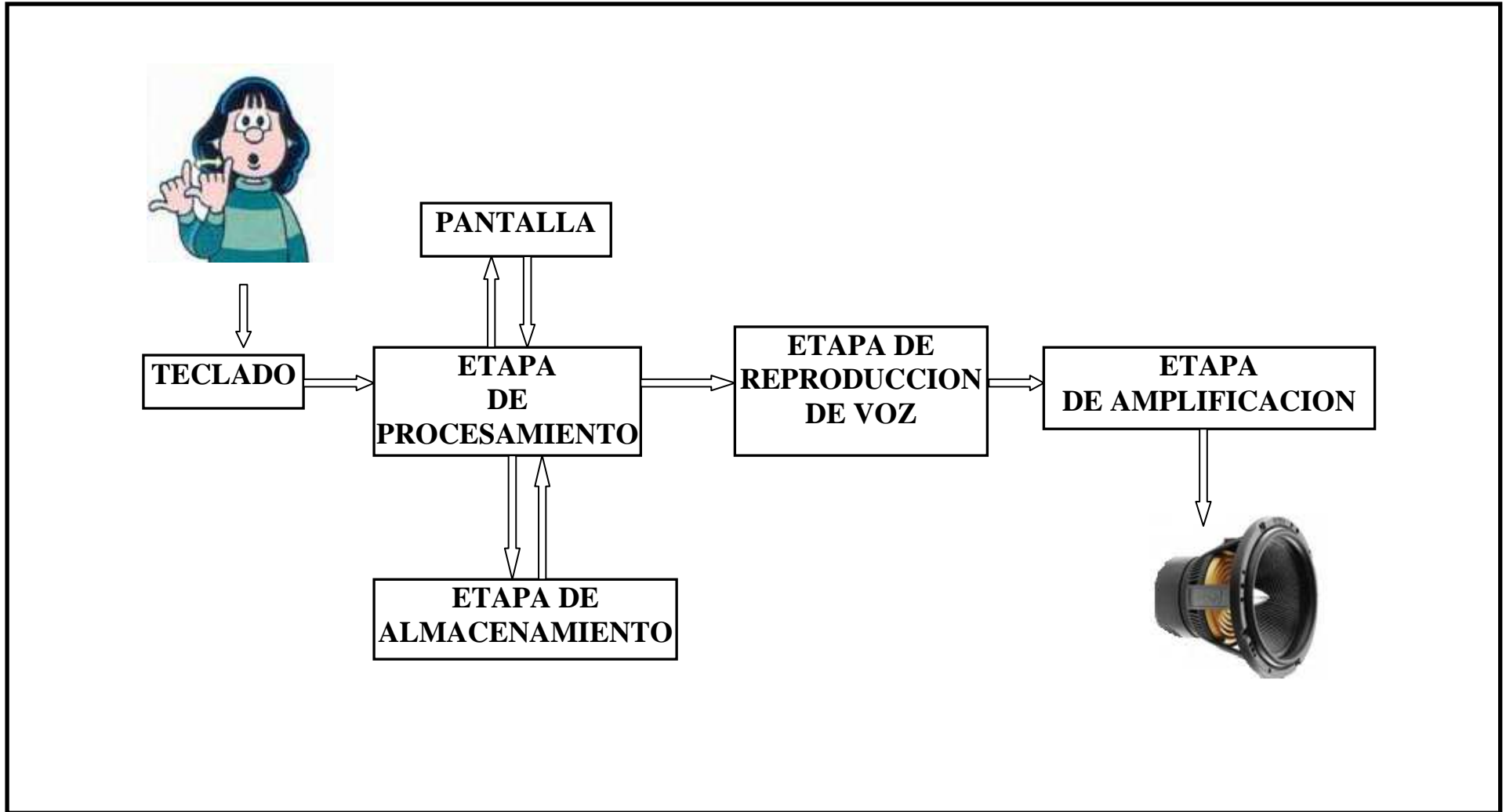


Figura V.1 - Diagrama de bloques del Sistema Electrónico

El sistema contiene básicamente:

Una placa donde se encuentra integrado todo el sistema que se subdivide en 4 etapas, para facilitar su realización. El circuito electrónico y su correspondiente circuito impreso PCB (Print Circuit Board), se presentan en el Anexo D.

5.1. DISEÑO DEL HARDWARE

Las etapas que conforman el Sistema:

- Etapa de Procesamiento
- Etapa de Almacenamiento
- Etapa de Reproducción de Voz.
- Etapa de Amplificación.

5.1.1. Etapa de Procesamiento

El microcontrolador PIC16F877A, es el corazón mismo del proyecto, porque contiene todas las subrutinas para administrar, la memoria, el sintetizador y todos los componentes que ayudan en conjunto al procesamiento de la información. Para mayor información refiérase al capítulo III ó a las hojas de datos (Data Sheet) del Anexo A.

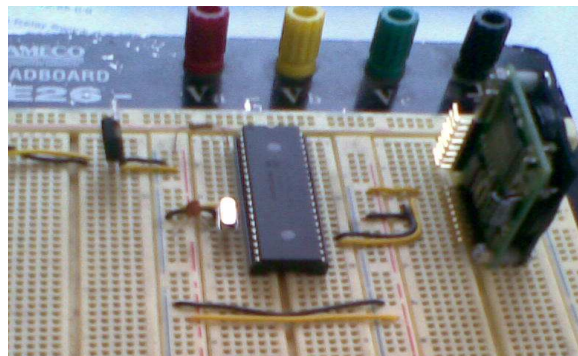


Figura V.2. PIC 16F877A

En la etapa de procesamiento controlará las funciones como: Almacenamiento de datos en Banco de Memoria, Comunicación serial con el SP03 por I2C, visualización de datos en la pantalla y envío de datos por el teclado.

Para el desarrollo de esta etapa escogimos el PIC16F877A porque posee 40 pines que se acoplan muy bien a las necesidades de nuestro diseño y están distribuidos de la siguiente manera: para manejar el teclado 12 pines distribuidos en 4 pines para filas y 8 para las columnas, para la memoria externa se usa 2 pines, el modulo sintetizador de voz 2 pines, y para la pantalla 7 pines, además las conexiones de tierra y alimentación.

A continuación en la siguiente tabla tenemos la lista de materiales utilizado en la etapa de procesamiento.

Mediante el teclado que está compuesto por 32 pulsadores los cuales contienen las 26 letras del alfabeto mas 6 de funciones especificas, escribimos las frases que serán visualizadas en la pantalla y ejecutamos las ordenes programadas en el PIC16F877A las mismas que serán procesadas.

La pantalla LCD consta de 80 caracteres distribuidos en 4 filas de 20 caracteres cada una, donde se visualizara las opciones de selección y los mensajes a reproducir, sean estos escritos en tiempo real o los almacenados previamente en la memoria externa.

Tabla V.I.- Lista de materiales de la etapa de procesamiento

Cantidad	Detalle	Descripción
1	Oscilador de Cristal	Cristal de 4 MHz
1	PIC 16F877A	Microcontrolador de 40 pines
1	Resistencia	Resistencia de 10 Kohmios ¼ W
8	Resistencia	Resistencia de 5.6 Kohmios ¼ W
2	Condensadores	Condensadores de 22 pF
32	Pulsadores	Pulsador de 4 pines
1	LCD	LCD 4x20
1	Resistencia	Resistencia de 100 ohmios ¼ W
1	Potenciómetro	Potenciómetro 10 Kohmios ¼ W

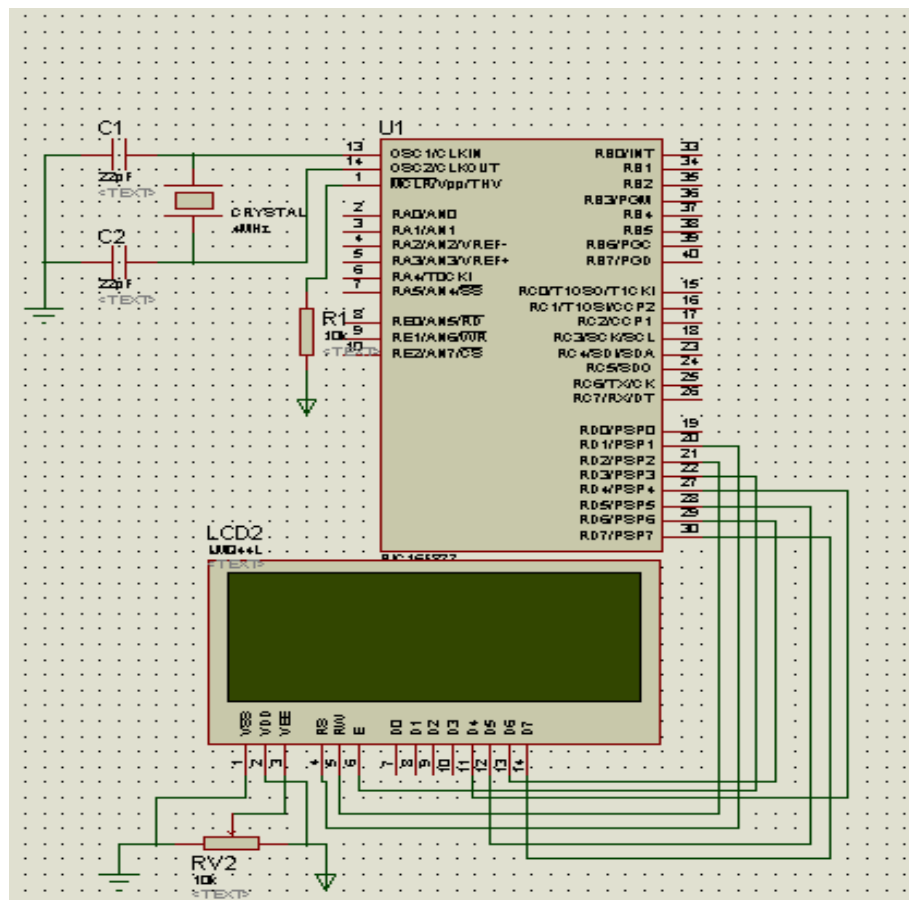


Figura V.3. Simulación de la Etapa de Procesamiento

5.1.2. Etapa de de Almacenamiento

En esta etapa utilizamos la memoria EEPROM 24LC256 la cual posee una capacidad de almacenamiento de 256 Kbits. Su función principal es almacenar los mensajes digitados mediante el teclado para luego ser reproducidos según la necesidad del usuario.

El modo de comunicación con este dispositivo es el I2C en modo Maestro, siendo el PIC16F877A el cual actúa como Maestro y la memoria 24LC256 como el esclavo. A continuación se muestra la Figura V.4. con las conexiones de la memoria serial.

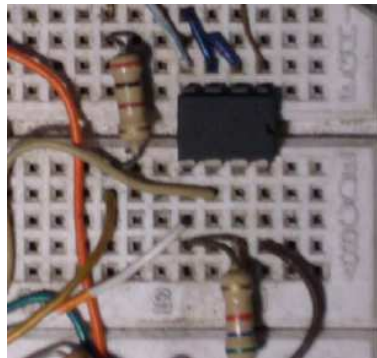


Figura V.4. Memoria 24LC256.

Tabla V.II.- Lista de materiales de la etapa de almacenamiento

Cantidad	Detalle	Descripción
1	Memoria EEPROM	Memoria serial 24lc256, de 256k/bits
2	Resistencia	Resistencia de 4.7 Kohmios ¼ W

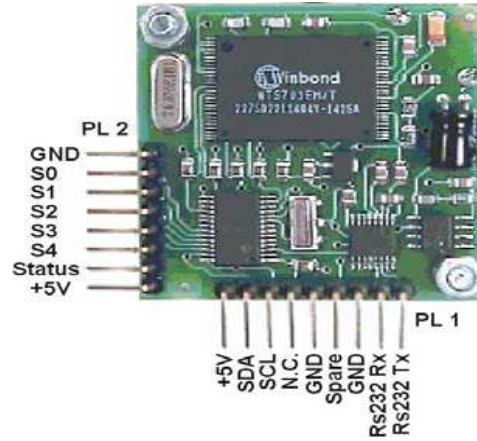


Figura V.6. Sintetizador SP03

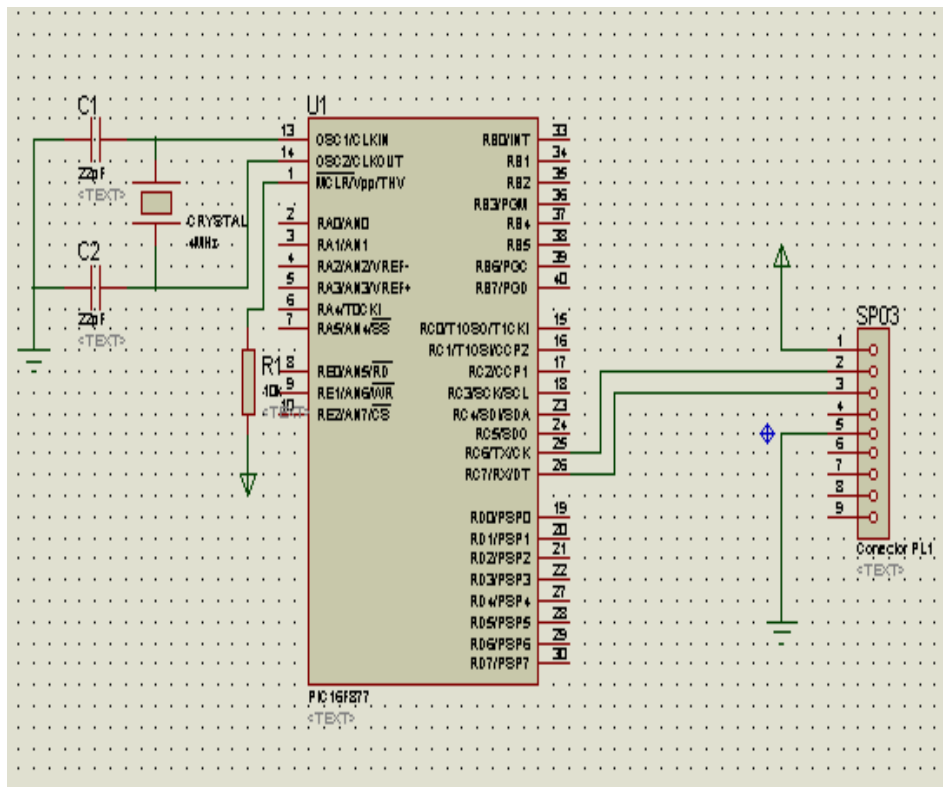


Figura V.7. Simulación de la Etapa de Reproducción

Esta etapa se utiliza para amplificar la señal de audio procedente del modulo SP03 el cual emite una señal muy baja. Para esto utilizamos un CI Op-Amp de muy buena ganancia, y excelentes características.

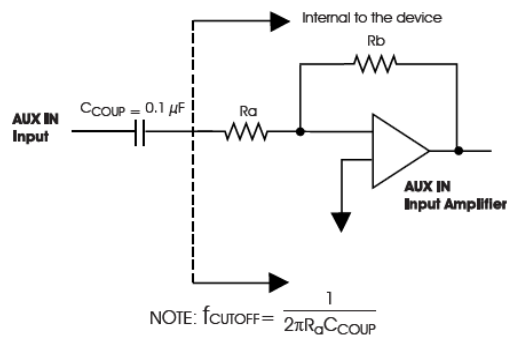


Figura V. 8. Circuito amplificador.

Tabla V.III.- Lista de materiales de la etapa de amplificación

Cantidad	Detalle	Descripción
1	Op-Amp	Op-Amp LM386
1	Capacitor cerámico	Capacitor 0.1 uf. 12 v.
1	Resistencia	1 KΩ ¼ W
1	Resistencia	10 KΩ ¼ W.

5.2. DISEÑO DEL SOFTWARE

El software fue realizado con ayuda del programa PicBasic Pro de MicroCode Studio; PicBasic Pro es un programa editor de texto diseñado exclusivamente para facilitar la programación de los microcontroladores.

El programa inicia con un menú principal que está dividido en tres partes y además tres teclas para reproducir los tres mensajes inmediatos de auxilio. Las teclas son ('u', 'v', y 'w'):

- Escribir y reproducir frase

- Grabar las frases
- Reproducir frases de memoria

5.2.1. Escribir y reproducir frase

Esta parte del programa nos permite escribir el mensaje, con las limitantes que debe contener mínimo 1 carácter y máximo 80. Siempre y cuando el primer carácter no sea un espacio en blanco. Este mensaje puede ser reproducido las veces que el usuario lo desee.

También nos permite borrar el mensaje actual para crear uno nuevo y retornar al menú principal en cualquier momento. La transmisión desde el PIC hasta el sintetizador de los mensajes a reproducir se lo hace por el protocolo I2C para esto utilizamos la instrucción **I2CWRITE**. Para mayor información ver cap.

III. A continuación se presenta el código fuente:

```
;*****  
;*****  
;*****OPCION ESCRIBE Y REPRODUCE FRASE*****  
;*****  
;*****  
OP_REPRODUCIR:  
    PAUSE 20  
    LCDOUT $FE,1," OPCION ESC Y REP"  
    PAUSE 1500  
    LCDOUT $FE,1," ESCRIBA UNA FRASE "  
    LCDOUT $FE,$C0,"PARA REP 'Enter' "  
    LCDOUT $FE,$94,"PARA SALIR '<<' "  
    PAUSE 3000  
N_FRASE:  
    lcdout $fe,1 ; UBICACION PRIMERA FILA PARA ESCRITURA  
    FOR CONT=1 TO 20  
        GOSUB LEE_CARACTER:GOSUB ptecla  
    NUMERO=0  
LINEA1_R:  
    IF BACK=1 THEN ; REGRESAR AL MENU PRINCIPAL  
        BACK=0 ; ENCERO PARA NUEVA SECUENCIA  
        GOTO SELEC_MENU;REGRESAR A MENU PRINCIPAL
```

```
ENDIF
IF P=1 THEN ; ESCOGIO PLAY_G
  P=0 ; ENCERO PARA NUEVA SECUENCIA
  IF CONT>=2 THEN
    GOSUB PLAY ; RECOGE Y REPRODUCE EL MENSAJE
    LAZO1_R:
    GOSUB CAMBIA
    GOSUB MUESTRA
    GOSUB REP_NVECES ; CENSAR PARA REP DE NUEVO, IR A
    MENU_P O NUEVA_FRA
    IF P=1 THEN
      P=0
      GOSUB PLAY
      GOTO LAZO1_R ; LAZO PARA REPRODUCIR N VECES
    ENDIF
  ELSE
    PAUSE 20
    lcdout $fe,1,"ANTES DE REPRODUCIR"
    LCDOUT $FE,$C0,"ESCRIBA UNA FRASE "
    PAUSE 1500
    GOTO N_FRASE ;LIMPIA PANTALLA PARA ESCRIBIR NUEVA
FRASE
  ENDIF
ENDIF
IF B=1 THEN ; BORRAR
  B=0 ; ENCERO PARA NUEVA SECUENCIA
  IF CONT>=2 THEN
    GOSUB BORRAR_CAR
    CONT=CONT-2
  ELSE
    PAUSE 20
    LCDOUT $FE,1," NO HAY CARACTERES "
    PAUSE 1500
    GOTO N_FRASE ;LIMPIA PANTALLA PARA ESCRIBIR NUEVA
FRASE
  endif
ENDIF
IF CONT=1 THEN
LCDIN $80,[ESP[0]] ;RECOJO EL PRIMER CARACTER
IF ESP[0]=" " THEN ; CONTROLA QUE EL PRIMER CARACTER NO
SEA
  PAUSE 20 ; ESPACIO EN BALNCO
  LCDOUT $FE,1,"EL PRIMER CARACTER"
  LCDOUT $FE,$C0,"NO PUEDE SER ESPACIO"
  LCDOUT $FE,$94,"EN BLANCO ' _'"
  PAUSE 2000
  GOTO N_FRASE ;LIMPIA PANTALLA PARA ESCRIBIR NUEVA
FRASE
ENDIF
ENDIF
NEXT CONT
PAUSE 100
lcdout $fe,$C0 ; UBICACION SEGUNDA FILA PARA ESCRITURA
FOR CONT=1 TO 20
  GOSUB LEE_CARACTER:GOSUB p tecla
  NUMERO=0
LINEA2_R:
  IF BACK=1 THEN ; REGRESAR AL MENU PRINCIPAL
    BACK=0 ; ENCERO PARA NUEVA SECUENCIA
```

```
        GOTO SELEC_MENU;REGRESAR A MENU PRINCIPAL
ENDIF
IF P=1 THEN
    P=0
    GOSUB PLAY ; RECOGE Y REPRODUCE EL MENSAJE
LAZO2_R:
    GOSUB CAMBIA
    GOSUB MUESTRA
    GOSUB REP_NVECES ; CENSAR PARA REP DE NUEVO, IR A
                        MENU_P O N_FRA

    IF P=1 THEN
        P=0
        GOSUB PLAY
        GOTO LAZO2_R
    ENDIF
ENDIF
ENDIF
IF B=1 THEN
    B=0
    IF CONT>=2 THEN
        GOSUB BORRAR_CAR
        CONT=CONT-2
    ELSE
        LCDOUT $FE,$80+20
        GOSUB BORRAR_CAR
        CONT=19
        GOTO LINEA1_R
    endif
ENDIF
NEXT CONT
PAUSE 100
lcdout $FE,$94 ; UBICACION TERCERA FILA PARA ESCRITURA
FOR CONT=1 TO 20
    GOSUB LEE_CARACTER:GOSUB ptecla
    NUMERO=0
LINEA3_R:
    IF BACK=1 THEN ; REGRESAR AL MENU PRINCIPAL
        BACK=0 ; ENCERO PARA NUEVA SECUENCIA
        GOTO SELEC_MENU;REGRESAR A MENU PRINCIPAL
    ENDIF
    IF P=1 THEN
        P=0
        GOSUB PLAY ; RECOGE Y REPRODUCE EL MENSAJE
LAZO3_R:
        GOSUB CAMBIA
        GOSUB MUESTRA
        GOSUB REP_NVECES ; CENSAR PARA REP DE NUEVO, IR A
                            MENU_P O N_FRA

        IF P=1 THEN
            P=0
            GOSUB PLAY
            GOTO LAZO3_R
        ENDIF
    ENDIF
ENDIF
IF B=1 THEN
    B=0
    IF CONT>=2 THEN
        GOSUB BORRAR_CAR
        CONT=CONT-2
    ELSE
```

```

                                LCDOUT $FE,$80+20
                                GOSUB BORRAR_CAR
                                CONT=19
                                GOTO LINEA2_R
                                endif
                                ENDIF
NEXT CONT

PAUSE 100
lcdout $fe,$D4 ; UBICACION CUARTA FILA PARA ESCRITURA
FOR CONT=1 TO 20
    GOSUB LEE_CARACTER:GOSUB ptecla
    NUMERO=0
        IF BACK=1 THEN ; REGRESAR AL MENU PRINCIPAL
            BACK=0 ; ENCERO PARA NUEVA SECUENCIA
            GOTO SELEC_MENU;REGRESAR A MENU PRINCIPAL
        ENDIF
        IF P=1 THEN
            P=0
            GOSUB PLAY ; RECOGE Y REPRODUCE EL MENSAJE
        LAZO4_R:
            GOSUB CAMBIA
            GOSUB MUESTRA
            GOSUB REP_NVECES ; CENSAR PARA REP DE NUEVO, IR A
                                MENU_P O N_FRA

            IF P=1 THEN
                P=0
                GOSUB PLAY
                GOTO LAZO4_R
            ENDIF
        ENDIF
        IF B=1 THEN
            B=0
            IF CONT>=2 THEN
                GOSUB BORRAR_CAR
                CONT=CONT-2
            ELSE
                LCDOUT $FE,$94+20
                GOSUB BORRAR_CAR
                CONT=19
                GOTO LINEA3_R
                PAUSE 100
            endif
        ENDIF
    NEXT CONT
GOTO OP_REPRODUCIR
;*****
;*****PASO DE VECTOR D A VECTOR L *****
;*****
CAMBIA:
    FOR POS=0 TO 79
        L[POS]=D[POS]
    NEXT
RETURN
;*****
;*****CENSO PARA VOLVER A REPR 'REPRODUCIR'*****
;*****
REP_NVECES:
    LOW F4 ; *****FILA 3*****
```

```
IF C4=0 THEN GOTO SELEC_MENU;REGRESAR A MENU PRINCIPAL
IF C5=0 THEN P=1:RETURN ;VUELVE A REPRODUCIR FRASE ACTUAL
IF C6=0 THEN GOTO N_FRASE ;NUEVA FRASE HA REPRODUCIR
HIGH F4
GOTO REP_NVECES
```

5.2.2. Grabar las frases

En esta opción igual que la anterior, debe cumplir las restricciones mencionadas antes. Dentro de esta opción existe un submenú en el cual nos permite seleccionar una de las opciones siguientes:

- Sumar Frases
- Reemplazar Frase

Sumar Frases.- Al escoger esta opción la frase nueva a grabar se guarda automáticamente en la primera posición de memoria disponible.

Reemplazar Frase.- En esta opción podemos desplazarnos dentro de la memoria, permitiéndonos seleccionar la frase que deseamos reemplazar, por la frase actual. A continuación se presenta el código fuente:

```
;*****
;*****
;***** OPCION DE "GRABAR"*****
;*****
;*****
OP_GRABAR:
  INC=0
  PAUSE 20
  LCDOUT $FE,1,"OPCION GRABAR FRASE"
  PAUSE 2000
  LCDOUT $FE,1
  GOSUB ESC_LCD_G ; VOY A ESCRIBIR LA FRASE, PUEDO:REPRODUCIR,
BORRAR_C,REGRESAR A MENU_P
  MENU_G: ; SUBMENU DE LA OPCION GRABAR
    GOSUB ALMACENA ; RECOJO TEXTO DE LA PANTALLA
  LU_PLAY_G: ;SALTO DESPUES DE REPRODUCIR
  PAUSE 20
```

```
LCDOUT $FE,1,"ESCOJA UNA OPCION"
LCDOUT $FE,$C0,"AGREGAR_FRA 'Enter'" ; OP_G = 1
LCDOUT $FE,$94,"REEMPLAZAR_FRA 'Clr'" ; OP_G = 2
LCDOUT $FE,$D4,"REGRESAR MENU_P '<<'" ; OP_G = 3
PAUSE 2000
GOSUB OPCION_G
IF OP_G=1 THEN ; SELECCION EN ESPACIO D MEMORIA DISPONIBLE
    OP_G=0
    NUEVA: ; ETIQUETA PARA PODER BUSCAR UN ESPACIO VACIO PARA
            GRABAR
            I2CREAD DPINM,CPINM,WRM,INC,[CAR[0]]
            IF CAR[0]=" " THEN
                LCDOUT $FE,1,"UBICACION DISPONIBLE"
                PAUSE 500
                INC=INC+80
                GOSUB GRABA ;GRABA LA FRASE EN UN ESPACIO
                            DISPONIBLE D MEMORIA
                GOTO OP_GRABAR
            ELSE
                INC=INC+80
                LCDOUT $FE,1,"BUSCANDO ESP_VACIO"
                PAUSE 500
                GOTO NUEVA ; REGRESO PARA PREGUNTAR SI ESPACIO
                            ESTA VACIO
            ENDIF
    ENDIF
IF OP_G=2 THEN ; SELECCION DE REEMPLAZO DE FRASE EXISTENTE
    OP_G=0
    PAUSE 20
    LCDOUT $FE,1,"UTILICE LAS TECLAS "
    LCDOUT $FE,$C0,"'ARRIBA' Y 'ABAJO'"
    LCDOUT $FE,$94,"PARA DESPLAZARSE "
    PAUSE 2500
    GOSUB EXTRAEM ;EXTRAE LA FRASE DE LA MEMORIA: INC=79
    GOSUB MUESTRA ;MUESTRA EN PANTALLA LA FRASE
DESPLAZA:
    INC=INC+1 ;INC IGUAL A 'DECENAS'
    GOTO POSICION_G ;SELECCION FRASE SIG, ANT,REGRESAR A
                    MENU_G O GRABAR
ENDIF
IF OP_G=3 THEN
    OP_G=0
    GOTO SELEC_MENU; SELECCION REGRESAR A MENU PRINCIPAL
ENDIF
GOTO MENU_G

;*****
;*****MENU GRABAR*****
;*****
;*****CENSO PARA GRABAR*****
;*****
OPCION_G:
    LOW F4 ; *****FILA 4*****
    IF C5=0 THEN OP_G=1:RETURN ;OPCION GRABAR EN ESPACIO VACIO
    IF C6=0 THEN OP_G=2:RETURN ; OPCION REMPLAZO DE FRASE
    IF C4=0 THEN OP_G=3:RETURN ; OPCION REGRESAR A MENU_P
    HIGH F4
    GOTO OPCION_G
;*****
```

```
;*****ESCRIBIR EN LCD "OP_GRABAR"*****
;*****
ESC_LCD_G:
    PAUSE 20
    LCDOUT $FE,1," ESCRIBA UNA FRASE  "
    LCDOUT $FE,$C0,"PARA REP PUL 'Enter'"
    LCDOUT $FE,$94,"PARA SALIR PULS '<<'"
    LCDOUT $FE,$D4,"PARA GRABAR PULS '^'"
    PAUSE 3000
N_SECUENCIA:
    lcdout $fe,1 ; UBICACION PRIMERA FILA PARA ESCRITURA
    FOR CONT=1 TO 20
        GOSUB LEE_CARACTER:GOSUB ptecla
        NUMERO=0
LINEA1:
    IF BACK=1 THEN ; REGRESAR AL MENU PRINCIPAL
        BACK=0 ; ENCERO PARA NUEVA SECUENCIA
        GOTO SELEC_MENU;REGRESAR A MENU PRINCIPAL
    ENDIF
    IF P=1 THEN ; ESCOGIO REPRODUCIR FRASE
        P=0 ; ENCERO PARA NUEVA SECUENCIA
        IF CONT>=2 THEN
            GOSUB MENSAJE
        ELSE ;MENSAJE SI NO EXISTE FRASE HA REPRODUCIR
            PAUSE 50
            lcdout $fe,1,"ANTES DE REPRODUCIR"
            LCDOUT $FE,$C0,"ESCRIBA UNA FRASE "
            PAUSE 2000
            GOTO N_SECUENCIA
        ENDIF
    ENDIF
    IF G=1 THEN ; ESCOGIO GRABAR EN LA MEMORIA
        G=0 ; ENCERO PARA NUEVA SECUENCIA
        IF CONT>=2 THEN
            GOTO MENU_G ; SE VA HA SUBMENU PARA ESCOJER UBICACION
        ELSE ;MENSAJE SI NO EXISTE FRASE HA GRABAR
            PAUSE 100
            lcdout $fe,1,"ANTES DE GRABAR"
            LCDOUT $FE,$C0,"ESCRIBA UNA FRASE "
            PAUSE 1500
            GOTO N_SECUENCIA
        ENDIF
    ENDIF
    IF B=1 THEN ; BORRAR
        B=0 ; ENCERO PARA NUEVA SECUENCIA
        IF CONT>=2 THEN
            GOSUB BORRAR_CAR
            CONT=CONT-2
        ELSE ; MENSAJE SI NO EXISTEN MAS CARACTERES PARA
            BORRAR
            PAUSE 50
            LCDOUT $FE,1," NO HAY CARACTERES "
            PAUSE 1500
            GOTO N_SECUENCIA
        endif
    ENDIF
    IF CONT=1 THEN
        LCDIN $80,[ESP[0]] ;RECOJO EL PRIMER CARACTER
        IF ESP[0]=" " THEN ; CONTROLA QUE EL PRIMER CARACTER NO
```

SEA

```
        PAUSE 50 ; ESPACIO EN BALNCO
        LCDOUT $FE,1,"EL PRIMER CARACTER"
        LCDOUT $FE,$C0,"NO PUEDE SER ESPACIO"
        LCDOUT $FE,$94,"EN BLANCO ' _'"
        PAUSE 2000
        GOTO N_SECUENCIA ; REGRESO PARA ESCRIBIR DE NUEVO
    ENDIF
ENDIF
NEXT CONT
lcdout $fe,$C0 ; UBICACION SEGUNDA FILA PARA ESCRITURA
FOR CONT=1 TO 20
    GOSUB LEE_CARACTER:GOSUB ptecla
    NUMERO=0
LINEA2:
    IF G=1 THEN ; ESCOGIO GRABAR EN LA MEMORIA
        G=0 ; ENCERO PARA NUEVA SECUENCIA
        GOTO MENU_G ; SE VA HA SUBMENU PARA ESCOJER UBICACION
    ENDIF
    IF BACK=1 THEN ; REGRESAR AL MENU PRINCIPAL
        BACK=0 ; ENCERO PARA NUEVA SECUENCIA
        GOTO SELEC_MENU;REGRESAR A MENU PRINCIPAL
    ENDIF
    IF P=1 THEN
        P=0
        GOSUB MENSAJE
    ENDIF
    IF B=1 THEN
        B=0
        IF CONT>=2 THEN
            GOSUB BORRAR_CAR
            CONT=CONT-2
        ELSE
            LCDOUT $FE,$80+20
            GOSUB BORRAR_CAR
            CONT=19
            GOTO LINEA1
        endif
    ENDIF
NEXT CONT

lcdout $fe,$94 ; UBICACION TERCERA FILA PARA ESCRITURA
FOR CONT=1 TO 20
    GOSUB LEE_CARACTER:GOSUB ptecla
    NUMERO=0
LINEA3:
    IF G=1 THEN ; ESCOGIO GRABAR EN LA MEMORIA
        G=0 ; ENCERO PARA NUEVA SECUENCIA
        GOSUB MENU_G ; SE VA HA SUBMENU PARA ESCOJER UBICACION
    ENDIF
    IF BACK=1 THEN ; REGRESAR AL MENU PRINCIPAL
        BACK=0 ; ENCERO PARA NUEVA SECUENCIA
        GOTO SELEC_MENU;REGRESAR A MENU PRINCIPAL
        PAUSE 2000
    ENDIF
    IF P=1 THEN
        P=0
        GOSUB MENSAJE
    ENDIF
```



```
IF B=1 THEN
  B=0
  IF CONT>=2 THEN
    GOSUB BORRAR_CAR
    CONT=CONT-2
  ELSE
    LCDOUT $FE,$C0+20
    GOSUB BORRAR_CAR
    CONT=19
    GOTO LINEA2
  endif
ENDIF
NEXT CONT

lcdout $fe,$D4 ; UBICACION CUARTA FILA PARA ESCRITURA
FOR CONT=1 TO 20
  GOSUB LEE_CARACTER:GOSUB ptecla
  NUMERO=0
  IF G=1 THEN ; ESCOGIO GRABAR EN LA MEMORIA
    G=0 ; ENCERO PARA NUEVA SECUENCIA
    GOTO MENU_G ; SE VA HA SUBMENU PARA ESCOJER UBICACION
  ENDIF
  IF BACK=1 THEN ; REGRESAR AL MENU PRINCIPAL
    BACK=0 ; ENCERO PARA NUEVA SECUENCIA
    GOTO SELEC_MENU;REGRESAR A MENU PRINCIPAL
  ENDIF
  IF P=1 THEN
    P=0
    GOSUB MENSAJE
  ENDIF
  IF B=1 THEN
    B=0
    IF CONT>=2 THEN
      GOSUB BORRAR_CAR
      CONT=CONT-2
    ELSE
      LCDOUT $FE,$94+20
      GOSUB BORRAR_CAR
      CONT=19
      GOTO LINEA3
    endif
  ENDIF
NEXT CONT
GOTO ESC_LCD_G
;*****
;***** MENSAJE DE GRABAR FRASE *****
;*****
MENSAJE:
  GOSUB PLAY ; RECOGE Y REPRODUCE EL MENSAJE
  PAUSE 20
  LCDOUT $FE,1,"ESC NUEVA_F 'Clear'" ; BORRA LA FRASE ESCRITA Y
REGRESA PARA ESCRIBIR UNA NUEVA
  LCDOUT $FE,$C0,"GRABAR FRASE 'Enter'" ; INGRESA AL SUBMENU
GRABAR
  LCDOUT $FE,$94,"REGRESAR MENU_P '<<'" ; REGRESA AL MENU_P
  GOTO CENSO_N_G ; OPCION DE GRABAR O SALIR A ESCRIBIR OTRA FRASE
RETURN
;*****
;***** ESCRIBE UN CARACTER *****
```

```
*****  
LEE_CHARACTER:  
  LOW F1 ; *****FILA 1*****  
    IF C1=0 THEN  
      count c1,200,NUMERO  
      IF NUMERO>=1 THEN lcdout "a":RETURN  
    ENDIF  
    IF C2=0 THEN  
      count c2,200,NUMERO  
      IF NUMERO>=1 THEN lcdout "b":RETURN  
    ENDIF  
    IF C3=0 THEN  
      count c3,200,NUMERO  
      IF NUMERO>=1 THEN lcdout "c":RETURN  
    ENDIF  
    IF C4=0 THEN  
      count c4,200,NUMERO  
      IF NUMERO>=1 THEN lcdout "d":RETURN  
    ENDIF  
    IF C5=0 THEN  
      count c5,200,NUMERO  
      IF NUMERO>=1 THEN lcdout "e":RETURN  
    ENDIF  
    IF C6=0 THEN  
      count c6,200,NUMERO  
      IF NUMERO>=1 THEN lcdout "f":RETURN  
    ENDIF  
    IF C7=0 THEN  
      count c7,200,NUMERO  
      IF NUMERO>=1 THEN lcdout "g":RETURN  
    ENDIF  
    IF C8=0 THEN  
      count c8,200,NUMERO  
      IF NUMERO>=1 THEN lcdout "h":RETURN  
    ENDIF  
  HIGH F1  
  
  LOW F2 ; *****FILA 2*****  
    IF C1=0 THEN  
      count c1,200,NUMERO  
      IF NUMERO>=1 THEN lcdout "i":RETURN  
    ENDIF  
    IF C2=0 THEN  
      count c2,200,NUMERO  
      IF NUMERO>=1 THEN lcdout "j":RETURN  
    ENDIF  
    IF C3=0 THEN  
      count c3,200,NUMERO  
      IF NUMERO>=1 THEN lcdout "k":RETURN  
    ENDIF  
    IF C4=0 THEN  
      count c4,200,NUMERO  
      IF NUMERO>=1 THEN lcdout "l":RETURN  
    ENDIF  
    IF C5=0 THEN  
      count c5,200,NUMERO  
      IF NUMERO>=1 THEN lcdout "m":RETURN  
    ENDIF  
    IF C6=0 THEN
```

```
        count c6,200,NUMERO
        IF NUMERO>=1 THEN lcdout "n":RETURN
    ENDIF
    IF C7=0 THEN
        count c7,200,NUMERO
        IF NUMERO>=1 THEN lcdout "o":RETURN
    ENDIF
    IF C8=0 THEN
        count c8,200,NUMERO
        IF NUMERO>=1 THEN lcdout "p":RETURN
    ENDIF
HIGH F2

LOW F3 ; *****FILA 3*****
    IF C1=0 THEN
        count C1,200,NUMERO
        IF NUMERO>=1 THEN lcdout "q":RETURN
    ENDIF
    IF C2=0 THEN
        count c2,200,NUMERO
        IF NUMERO>=1 THEN lcdout "r":RETURN
    ENDIF
    IF C3=0 THEN
        count c3,200,NUMERO
        IF NUMERO>=1 THEN lcdout "s":RETURN
    ENDIF
    IF C4=0 THEN
        count c4,200,NUMERO
        IF NUMERO>=1 THEN lcdout "t":RETURN
    ENDIF
    IF C5=0 THEN
        count c5,200,NUMERO
        IF NUMERO>=1 THEN lcdout "u":RETURN
    ENDIF
    IF C6=0 THEN
        count c6,200,NUMERO
        IF NUMERO>=1 THEN lcdout "v":RETURN
    ENDIF
    IF C7=0 THEN
        count c7,200,NUMERO
        IF NUMERO>=1 THEN lcdout "w":RETURN
    ENDIF
    IF C8=0 THEN
        count c8,200,NUMERO
        IF NUMERO>=1 THEN lcdout "x":RETURN
    ENDIF
HIGH F3

LOW F4 ; *****FILA 4*****
    IF C1=0 THEN
        count C1,200,NUMERO
        IF NUMERO>=1 THEN lcdout "y":RETURN
    ENDIF
    IF C2=0 THEN
        count c2,200,NUMERO
        IF NUMERO>=1 THEN lcdout "z":RETURN
    ENDIF
    IF C3=0 THEN
        count c3,200,NUMERO
```

```
        IF NUMERO>=1 THEN lcdout " ":RETURN
ENDIF
IF C4=0 THEN BACK=1:RETURN ;REGRESAR A MENU PRINCIPAL
IF C5=0 THEN P=1:RETURN ;REPRODUCRIR FRASE UNA VEZ
IF C7=0 THEN G=1:RETURN ;IR A SUBMENU GRABAR
IF C6=0 THEN B=1:RETURN ;BORRAR CARACTER
HIGH F4

GOTO LEE_CARACTER
;*****
;*****LAZO BORRAR CARACTER*****
;*****
BORRAR_CAR:
    LCDOUT $FE,$10
    LCDOUT,32
    PAUSE 50
    LCDOUT $FE,$10
    PAUSE 50
RETURN
;*****
;*****REPRODUCIR TEXTO ANTES DE GRABAR*****
;*****
PLAY:
    GOSUB ALMACENA
    PAUSE 20
    LCDOUT $FE,1," REPRODUCIENDO..."
    GOSUB ESPERA
    I2CWRITE DPINS,CPINS,WRS,0,[NOP,0,5,0]
    FOR POS=0 TO 79
        I2CWRITE DPINS,CPINS,WRS,0,[NOP,D[POS]]
    NEXT
    I2CWRITE DPINS,CPINS,WRS,0,[0]
    I2CWRITE DPINS,CPINS,WRS,0,[FIN]
    PAUSE 2000
    LCDOUT $FE,1
RETURN
;*****
;*****RECOGE DATOS DEL LCD*****
;*****
ALMACENA:
    lcdin
    $80,[D[0],D[1],D[2],D[3],D[4],D[5],D[6],D[7],D[8],D[9],D[10],D[11],D[12],D[13],D[14],D[15],D[16],D[17],D[18],D[19]]
    lcdin
    $C0,[D[20],D[21],D[22],D[23],D[24],D[25],D[26],D[27],D[28],D[29],D[30],D[31],D[32],D[33],D[34],D[35],D[36],D[37],D[38],D[39]]
    lcdin
    $94,[D[40],D[41],D[42],D[43],D[44],D[45],D[46],D[47],D[48],D[49],D[50],D[51],D[52],D[53],D[54],D[55],D[56],D[57],D[58],D[59]]
    lcdin
    $D4,[D[60],D[61],D[62],D[63],D[64],D[65],D[66],D[67],D[68],D[69],D[70],D[71],D[72],D[73],D[74],D[75],D[76],D[77],D[78],D[79]]
RETURN
;*****
;*****OPCION ESCRIBIR OTRA VEZ O GRABAR*****
;*****
CENSO_N_G:
    LOW F4 ; *****FILA 4*****
```

```
IF C4=0 THEN GOTO SELEC_MENU ;REGRESAR A MENU PRINCIPAL
IF C5=0 THEN GOTO LU_PLAY_G ; REPRODUCIR POR UNA SOLA VEZ Y
LUEGO PRESENTAR OPCION DE GRABAR
IF C6=0 THEN GOTO N_SECUENCIA ; ESCRIBIR NUEVA FRASE
HIGH F4
GOTO CENSO_N_G
;*****
;*****SUBROUTINA MUESTRA FRASE "OP_GRABAR"*****
;*****
MUESTRA:
LCDOUT $FE,1
FOR POS=0 TO 19 ;PRESENTAR DATOS EN PANTALLA
PAUSE 5
LCDOUT L[POS]
NEXT
LCDOUT $FE,$C0
FOR POS=20 TO 39 ;PRESENTAR DATOS EN PANTALLA
PAUSE 5
LCDOUT L[POS]
NEXT
LCDOUT $FE,$94
FOR POS=40 TO 59 ;PRESENTAR DATOS EN PANTALLA
PAUSE 5
LCDOUT L[POS]
NEXT
LCDOUT $FE,$D4
FOR POS=60 TO 79 ;PRESENTAR DATOS EN PANTALLA
PAUSE 5
LCDOUT L[POS]
NEXT
RETURN
;*****
;*****ESCRIBIR EN MEMORIA*****
;*****
GRABA:
POS=0 ;INICIO DEL VECTOR 'D' PARA EXTRAER FRASE
PAUSE 20
LCDOUT $FE,1,"GRABANDO..."
FOR R=INC-80 TO INC-1
I2CWRITE DPINm,CPINm,WRM,R,[D[POS]]
POS=POS+1 ; INCREMENTAR LA POSICION DEL VECTOR 'D'
PAUSE 10
NEXT
PAUSE 50
LCDOUT $FE,1,"HA TERMINADO DE"
LCDOUT $FE,$C0,"GRABAR LA FRASE"
PAUSE 2000
LCDOUT $FE,1
RETURN
;*****
;*****AVANZAR RETROCEDER EN MEMORIA*****
;*****
POSICION_G:
LOW F4 ; *****FILA 4*****
IF C4=0 THEN GOTO OP_GRABAR ; REGRESAR A MENU_G
IF C5=0 THEN GOSUB GRABA:GOTO OP_GRABAR ; GRABA LA FRASE
ACTUAL
IF C7=0 THEN GOTO LEE_ANT_G ;LEE LA FRASE ANTERIOR
```

```
        IF C8=0 THEN GOTO LEE_SIG_G ; LEE LA FRASE SIGUIENTE
HIGH F4
GOTO POSICION_G
;*****
;*****LEE FRASE ANTERIOR 'OP_GRABAR'*****
;*****
LEE_ANT_G:
    INC=INC-80 ; DECREMENTO PUNTERO PARA LECTURA
    IF INC=0 THEN
        PAUSE 20
        LCDOUT $FE,1,"NO HAY MAS FRASES..."
        PAUSE 1000
    ELSE
        INC=INC-80
    ENDIF
    GOSUB EXTRAE_M
    GOSUB MUESTRA
    GOTO DESPLAZA
;*****
;*****LEE FRASE SIGUIENTE 'OP_GRABAR'*****
;*****
LEE_SIG_G:
    I2CREAD DPINm,CPINm,WRM,INC,[CAR[0]]
    IF CAR[0]=" " THEN
        PAUSE 20
        LCDOUT $FE,1,"NO HAY MAS FRASES..."
        PAUSE 1500
        INC=INC-80 ;APUNTO AL INICIO DE LA FRASE
    ENDIF
    IF INC=32000 THEN
        PAUSE 20
        LCDOUT $FE,1,"FIN DE MEMORIA"
        PAUSE 1500
        INC=INC-80
    ENDIF
    GOSUB EXTRAE_M
    GOSUB MUESTRA
    GOTO DESPLAZA
```

5.2.3. Reproducir frases de memoria

En esta opción únicamente podemos seleccionar las frases anteriormente grabadas para ser reproducidas en el instante y las veces que el usuario crea conveniente. A continuación se presenta el código fuente:

```
;*****
;*****
;*****OPCION REPRODUCIR FRASE DE MEMORIA*****
;*****
;*****
OP_LEE_MEMORIA:
    INC=0
    PAUSE 20
    lcdout $fe,1,"OPCION REP_MEMORIA"
```

```
PAUSE 1500
LCDOUT $FE,1,"REPRODUCIR 'Enter'"
LCDOUT $FE,$C0,"LEER FRASE_ANT '-' "
LCDOUT $FE,$94,"LEER FRASE_SIG '+' "
LCDOUT $FE,$D4,"REGRESAR MENU_P '<<' "
PAUSE 2000
I2CREAD DPINm,CPINm,WRM,INC,[CAR[1]]
IF CAR[1]=" " THEN
    PAUSE 20
    LCDOUT $FE,1,"MEMORIA VACIA..." ;CONTROL SI LA MEMORIA ESTA
VACIA
    LCDOUT $FE,$C0,"PRIMERO GRABE UNA FRASE"
    PAUSE 1000
    GOTO SELEC_MENU ; SI LA MEMORIA ESTA VACIA IR AL MENU
PRINCIPAL
ENDIF
GOSUB EXTRAE_M ;RECOJO LA FRASE DE LA MEMORIA
GOSUB MUESTRA ;MUESTRO EN PANTALLA LA FRASE
MOVER:
GOTO OPCION_LEE_M
;*****
;*****OPCIONES DE LECTURA OP_R*****
;*****
OPCION_LEE_M:
    LOW F4 ; *****FILA 4*****
    IF C4=0 THEN GOTO SELEC_MENU;REGRESAR A MENU PRINCIPAL
    IF C5=0 THEN GOTO PLAY_M ;REPRODUCE LA FRASE
    IF C7=0 THEN GOTO LEE_ANT_M ;LEE FRASE ANTERIOR
    IF C8=0 THEN GOTO LEE_SIG_M ;LEE FRASE SIGUIENTE
    HIGH F4
GOTO OPCION_LEE_M
;*****
;*****LEE FRASE ANTERIOR OP_LEE_M*****
;*****
LEE_ANT_M:
    INC=INC-79 ; DECREMENTO PUNTERO PARA LECTURA
    IF INC=0 THEN
        PAUSE 20
        LCDOUT $FE,1,"NO HAY MAS FRASES..."
        PAUSE 1000
    ELSE
        INC=INC-80 ; ME UBICO AL COMIENZO DE LA FRASE ANTERIOR
    ENDIF
    GOSUB EXTRAE_M
    GOSUB MUESTRA
    GOTO MOVER
;*****
;*****LEE FRASE SIGUIENTE OP_LEE_M*****
;*****
LEE_SIG_M:
    INC=INC+1
    I2CREAD DPINm,CPINm,WRM,INC,[CAR[0]]
    IF CAR[0]=" " THEN
        PAUSE 20
        LCDOUT $FE,1,"NO HAY MAS FRASES..."
        PAUSE 1000
        INC=INC-80 ;APUNTO AL INICIO DE LA FRASE
        GOSUB EXTRAE_M
    ELSE
```

```

        GOSUB EXTRA_E_M
    ENDIF
    GOSUB MUESTRA
    GOTO MOVER
;*****
;*****REPRODUCIR TEXTO "LEE MEMORIA"*****
;*****
PLAY_M:
    GOSUB ALMACENA
    PAUSE 20
    LCDOUT $FE,1,"  REPRODUCIENDO..."
    GOSUB ESPERA
    I2CWRITE DPINS,CPINS,WRS,0,[NOP, 0,5,0]
    FOR POS=0 TO 79
        I2CWRITE DPINS,CPINS,WRS,0,[NOP,D[POS]]
    NEXT
    I2CWRITE DPINS,CPINS,WRS,0,[0]
    I2CWRITE DPINS,CPINS,WRS,0,[FIN]
    LCDOUT $FE,1
    INC=INC-79
    GOSUB EXTRA_E_M
    GOSUB MUESTRA
    GOTO OPCION_LEE_M
;*****
;*****SUBROUTINA EXTRA_E FRASE "LEE MEMORIA"*****
;*****
EXTRA_E_M:
    POS=0 ;POSICION PARA ALMACENAR EN VECTOR
    PAUSE 20
    LCDOUT $FE,1,"EXTRAYENDO FRASE..."
    FOR R=INC TO INC+79 ;EXTRAER FRASE DE MEMORIA
        I2CREAD DPINm,CPINm,WRS,R,[L[POS]]
        PAUSE 10
        POS=POS+1 ;INCREMENTO POSICION DEL VECTOR
    NEXT
    INC=INC+79 ;incremento puntero de memoria
    RETURN
;*****
;***** FIN DEL PROGRAMA *****
;*****
```


CAPÍTULO VI

ANÁLISIS Y RESULTADOS

6.1. CONSUMO DE BATERÍAS

El sistema por ser portable requiere que sea alimentado por baterías, en principio se utilizó 4 baterías no recargables tipo AA de 1.5 Voltios y 175mA. Pero debido a que el LCD consume una cantidad considerable de corriente aproximadamente de 300mA, estas se descargan rápidamente. Para solucionar este inconveniente se optó por reemplazar las baterías por unas recargables de 1.35 Voltios y 2400mA, de mayor rendimiento. Obteniéndose los resultados expuestos en la tabla VI.I.

Tabla VI.I. - Consumo de baterías

Tipo de batería	Voltaje y corriente de salida	Tiempo de duración
Eveready no recargable	5.8 V, 700mA.	Aprox. 12 horas
Recargable	5.4 V, 9600mA.	Aprox. 48 horas

6.2. AMPLIFICADOR DE AUDIO

Inicialmente se utilizó una batería de 9 Voltios conectada a un regulador LM7805 para obtener una tensión de salida de 5V necesaria para el microcontrolador, LCD y sintetizador SP03, ya que se tenía planeado alimentar la etapa amplificación de audio con 9V, con el fin de alcanzar una mayor potencia de salida valiéndonos del IC TDA2228m.

Pero debido a que no se obtuvo una mejora significativa en cuanto a susceptibilidad a ruido y amplificación, con respecto al amplificador incorporado en el *SP03*, preferimos dejar sin alterar la etapa de amplificación, con la excepción del parlante que fue cambiado por uno de mayor potencia y con superficie cónica mejorando notablemente el volumen y la calidad del audio. Obteniéndose los resultados expuestos en la tabla VI.II.

Tabla VI.II. Amplificación de audio

Tipo de parlante	Impedancia	Potencia de salida
Parlante plano	8 ohmios	0.4 W
Parlante cónico	8 ohmios	0.5 W

6.3. TECLADO

En primera instancia se utilizó un teclado de 4 filas por 4 columnas, de manera que el prototipo final quede compacto para una mejor portabilidad. Pero debido a que tenemos que utilizar un intervalo de retardo de al menos 0.5 seg entre la escritura de un carácter y el siguiente, porque cada tecla contiene tres caracteres

del alfabeto, se prefirió utilizar un teclado de 4 filas por 8 columnas dando un total de 32 teclas. Quedando distribuidas de esta manera: 27 teclas para las letras y espacio en blanco, mientras que las restantes dejamos para operaciones especiales.

6.4. FORMATEO DE MEMORIA

Hemos notado que la memoria 24lc256 cuando es nueva su contenido está llena de este tipo“||”, de caracteres especiales, debido a que en nuestra programación necesitamos comparar el contenido de la memoria con espacio en blanco “ ”, para saber dónde empieza y dónde termina una frase , debimos primero formatear la memoria esto es llenando todo su contenido con espacios en blanco.

6.5. PRONUNCIACIÓN

Al momento de las pruebas con el sintetizador SP03 notamos que: para que las palabras sean reconocidas como tal, deben ser escritas en letras minúsculas. De otro modo con mayúsculas la lectura se realiza de letra por letra.

Otro detalle que pudimos notar fue que; debido al marcado acento ingles que tiene este, algunas palabras son difíciles de comprender ya que en el ingles existen algunas silabas que no son tomadas en cuenta para su pronunciación como por ejemplo “**des**” en el final de una palabra, para mejorar en algo esto se puede duplicar la vocal con lo que se obtiene una mejor pronunciación. Hay otras que cambian de tono como por ejemplo la letra “**a**” cuando precede a la letra “**I**”, es pronunciada como la “**o**”, para esto se aplica la misma solución anterior.

En otro caso las palabras largas son pronunciadas rápidamente, con lo que se hace difícil la comprensión de algunas de estas. Para solucionar esto se divide la palabra en dos, con esto se logra establecer una pausa para mejorar la comprensión.

6.6. COMUNICACIÓN CON EL SP03

Como el Sintetizador tiene la posibilidad de comunicarse por interfaz I2C y RS-232, en primera instancia nosotros realizamos pruebas mediante RS-232, con lo cual tuvimos un inconveniente en la pronunciación, en las pruebas con el pic16f877A. Las mismas pruebas se realizaron con la interfaz I2C dando como resultado una mejor pronunciación, y por esto decidimos utilizar este modo de transmisión.

CONCLUSIONES

1. Al finalizar esta tesis se obtuvo importantes conclusiones, una de ellas y tal vez la más importante es que para la realización del equipo generador de mensajes auditivos para personas discapacitadas, no se necesitó grandes inversiones económicas ni tecnología de punta, sin embargo proporciona al discapacitado un dispositivo de comunicación a su alcance y de fácil uso.
2. El equipo se diseñó, tomando en cuenta que este pueda ser utilizado en cualquier lugar donde se encuentre la persona discapacitada, controlando sus funciones por medio de un teclado, para que el mensaje sea emitido.
3. Cabe indicar que el equipo no tiene restricciones en cuanto a las palabras o frases que pueden ser escritas ya que si lo desean pueden ser almacenadas, en el banco de memoria. Cabe recalcar que hay frases pregrabadas de auxilio, proporcionando seguridad en caso de peligro.
4. Se logró obtener un equipo transportable mediante la utilización del modulo sintetizador de voz, ya que es pequeño, de fácil manejo, permitiendo la reproducción de las frases y palabras según la necesidad, pero con un acento ingles.
5. Para mayor flexibilidad del equipo, el mensaje puede ser modificado y almacenado según la necesidad del usuario.

6. Mediante pruebas realizadas, se comprobó que utilizando una memoria EEPROM 24LC256 conectada al PIC16F877A, tiene la suficiente capacidad de almacenamiento ya que cumple con el objetivo impuesto.

RECOMENDACIONES

1. Antes de la realización de cualquier hardware que utilice chips no conocidos por usted, siempre lea primero su manual de funcionamiento o Data Sheet, de esta forma disminuirá los accidentes y daños provocados por mal manejo.
2. Durante el ingreso de las frases es recomendable no ingresar como inicio de frase un espacio en blanco.
3. Para la utilización del sistema electrónico se deberá tener en cuenta leer el manual de usuario.
4. Como restricción se deberá tener en cuenta que solo almacena un máximo de 80 caracteres en las frases escritas.
5. Se recomienda utilizar como máximo una cantidad de voltaje de 5,4 VDC.

RESUMEN

Se diseñó e implementó un sistema de generación de mensajes auditivos para ayudar a personas con discapacidad auditiva y del habla, brindando un medio de comunicación de fácil manejo que permita su integración social.

El sistema mide 7.2 cm de altura, 17.7 cm de ancho, 12.5 cm de profundidad, y está compuesto por un micro-controlador PIC16f877A que contiene un programa para gestionar la frase escrita, hecho en micro-code. El PIC está conectado y se comunica a la memoria de 256 kbits y el convertidor de texto a voz llamado sintetizador SP03 por medio del protocolo I2C, además se incorporan una pantalla LCD y un teclado de 32 teclas. En el diseño se aplicó método inductivo hasta encontrar la solución óptima mediante técnicas de investigación, análisis y aplicación.

Se ingresa el mensaje mediante el teclado para visualizarlo en pantalla; luego se recopila y puede ser reproducido o grabado. Ejecutada la orden de reproducirlo se envía al sintetizador, dónde se lo emite verbalmente y si, se lo graba se guardará en memoria.

Debido al acento inglés del sintetizador, no se logró una pronunciación clara en español, obteniéndose una efectividad del 70% al 75% en la realización de pruebas de reproducción del mensaje audible, pudiendo ser usado en cualquier lugar. Se recomienda utilizar el manual de usuario del sistema para un adecuado funcionamiento.

SUMMARY

It was designed and it implemented a system of generation of auditory messages to help people with auditory discapacidad and of the speech, a means of communication of easy handling that allows its social integration toasting.

The system measures 7.2 cm of height, 17.7 cm of wide, 12.5 cm of depth, and it is compound for a microcontrolador PIC16f877A that contains a program to negotiate the written sentence, fact in microcode. The PIC is connected and he/she communicates with a 256kbits memory and a text convertor to voice synthesizer SP03 for the protocol I2C, also to this they incorporate a screen LCD and a keyboard of 32 keys. In the design the inductive method was applied until finding the good solution by means of the application of technical of investigation, analysis and application.

The operation of the team begins with the entrance of the sentence by means of the keyboard this leaves visualizing in the screen; once finished the writing is gathered and it can be reproduced or engraving. Executed the order of reproducing the message is sent to the synthesizer, where it is emitted verbally, while when recording this alone he/she stays in memory.

Due to the marked English accent that has the synthesizer, you doesn't achieve a clear pronunciation in our language. It is recommended to make a field investigation to determine the effectiveness of the carried out circuit.

GLOSARIO

Decibelio (dB): Unidad logarítmica de medida empleada para expresar la razón o valor relativo de dos magnitudes de igual naturaleza, normalmente dos voltajes, corrientes o niveles de potencia. En telecomunicaciones se utiliza para expresar la ganancia o pérdida de una transmisión.

Discapacidad: Se refiere a la reducción, temporal o permanente de la capacidad de una persona para realizar una función. El concepto de discapacidad conlleva diferentes dimensiones en cuanto a salud y funcionalidad y las complejas interacciones entre el individuo y su entorno.

Microcontrolador: Un microcontrolador es un sistema cerrado que contiene un computador completo y de prestaciones limitadas que no se puede modificar, todas las partes están contenidas en su interior y solo salen al exterior las líneas a los periféricos.

Microprocesador: Un microprocesador es un sistema abierto con el que puede construirse un computador con las características que se desee, acoplándose los módulos necesarios.

Señalización DTMF: DTMF proviene de las palabras en inglés Dual Tone Multi Frequency, que significa Dos Tonos de Múltiples Frecuencias, y que en español más común denominamos señalización DTMF o marcación por Tonos. Se eligió un conjunto de frecuencias bajas y altas, o tonos bajos y tonos altos, y para cada dígito del 1 al 0, se

enviará la suma algebraica de dos señales senoidales una del conjunto de tonos bajos y otra del conjunto de tonos altos.

Transmisor: Un transmisor no es otra cosa que un circuito encargado de enviar de alguna manera la información que es aplicada en su entrada a través de un medio hacia un receptor remoto.

ANEXOS

ANEXO A

Datasheet del Microcontrolador 16F877A

Key Features	PIC16F873A	PIC16F874A	PIC16F876A	PIC16F877A
Operating Frequency	DC – 20 MHz	DC – 20 MHz	DC – 20 MHz	DC – 20 MHz
Resets (and Delays)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)
Flash Program Memory (14-bit words)	4K	4K	8K	8K
Data Memory (bytes)	192	192	368	368
EEPROM Data Memory (bytes)	128	128	256	256
Interrupts	14	15	14	15
I/O Ports	Ports A, B, C	Ports A, B, C, D, E	Ports A, B, C	Ports A, B, C, D, E
Timers	3	3	3	3
Capture/Compare/PWM modules	2	2	2	2
Serial Communications	MSSP, USART	MSSP, USART	MSSP, USART	MSSP, USART
Parallel Communications	—	PSP	—	PSP
10-bit Analog-to-Digital Module	5 input channels	8 input channels	5 input channels	8 input channels
Analog Comparators	2	2	2	2
Instruction Set	35 Instructions	35 Instructions	35 Instructions	35 Instructions
Packages	28-pin PDIP 28-pin SOIC 28-pin SSOP 28-pin QFN	40-pin PDIP 44-pin PLCC 44-pin TQFP 44-pin QFN	28-pin PDIP 28-pin SOIC 28-pin SSOP 28-pin QFN	40-pin PDIP 44-pin PLCC 44-pin TQFP 44-pin QFN

ANEXO B

Datasheet de la memoria 24LC256



MICROCHIP 24AA256/24LC256/24FC256

256K I²C™ CMOS Serial EEPROM

Device Selection Table

Part Number	VCC Range	Max. Clock Frequency	Temp. Ranges
24AA256	1.8-5.5V	400 kHz ⁽¹⁾	I
24LC256	2.5-5.5V	400 kHz	I, E
24FC256	1.8-5.5V	1 MHz ⁽²⁾	I

Note 1: 100 kHz for VCC < 2.5V.
 Note 2: 400 kHz for VCC < 2.5V.

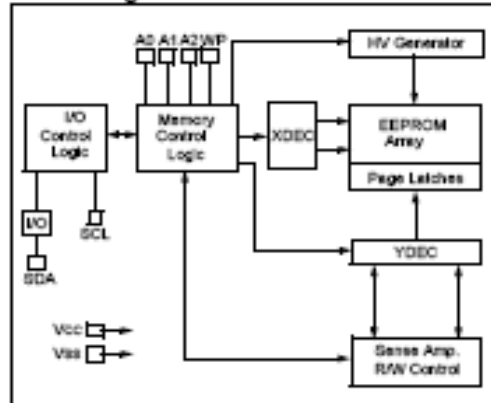
Features

- Low-power CMOS technology:
 - Maximum write current 3 mA at 5.5V
 - Maximum read current 400 µA at 5.5V
 - Standby current 100 nA typical at 5.5V
- 2-wire serial interface bus, I²C™ compatible
- Cascadable for up to eight devices
- Self-timed erase/write cycle
- 64-byte Page Write mode available
- 5 ms max. write cycle time
- Hardware write-protect for entire array
- Output slope control to eliminate ground bounce
- Schmitt Trigger Inputs for noise suppression
- 1,000,000 erase/write cycles
- Electrostatic discharge protection > 4000V
- Data retention > 200 years
- 8-pin PDIP, SOIC, TSSOP, MSOP and DFN packages, 14-lead TSSOP package
- Standard and Pb-free finishes available
- Temperature ranges:
 - Industrial (I): -40°C to +85°C
 - Automotive (E): -40°C to +125°C

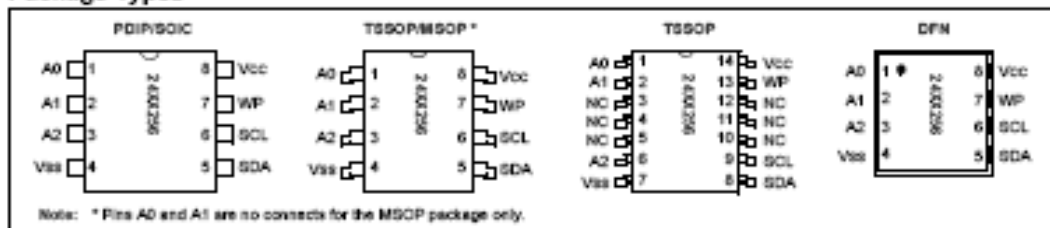
Description

The Microchip Technology Inc. 24AA256/24LC256/24FC256 (24XX256*) is a 32K x 8 (256 Kbit) Serial Electrically Erasable PROM, capable of operation across a broad voltage range (1.8V to 5.5V). It has been developed for advanced, low-power applications such as personal communications or data acquisition. This device also has a page write capability of up to 64 bytes of data. This device is capable of both random and sequential reads up to the 256K boundary. Functional address lines allow up to eight devices on the same bus, for up to 2 Mbit address space. This device is available in the standard 8-pin plastic DIP, SOIC, TSSOP, MSOP, DFN and 14-lead TSSOP packages.

Block Diagram



Package Types



*24XX256 is used in this document as a generic part number for the 24AA256/24LC256/24FC256 devices.

24AA256/24LC256/24FC256

1.0 ELECTRICAL CHARACTERISTICS

Absolute Maximum Ratings^(†)

V _{CC}	6.5V
All inputs and outputs w.r.t. V _{SS}	-0.5V to V _{CC} +1.0V
Storage temperature.....	-65°C to +150°C
Ambient temperature with power applied.....	-40°C to +125°C
ESD protection on all pins.....	≥ 4 kV

† NOTICE: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational listings of this specification is not implied. Exposure to Absolute Maximum Rating conditions for extended periods may affect device reliability.

TABLE 1-1: DC CHARACTERISTICS

DC CHARACTERISTICS			Electrical Characteristics:			
			Industrial (I):		TA = -40°C to +85°C	
			Automotive (E):		TA = -40°C to +125°C	
Param. No.	Sym	Characteristic	Min	Max	Units	Conditions
D1	—	A0, A1, A2, SCL, SDA and WP pins:	—	—	—	—
D2	V _{IH}	High-level input voltage	0.7 V _{CC}	—	V	—
D3	V _{IL}	Low-level input voltage	—	0.3 V _{CC} 0.2 V _{CC}	V V	V _{CC} ≥ 2.5V V _{CC} < 2.5V
D4	V _{HYS}	Hysteresis of Schmitt Trigger inputs (SDA, SCL pins)	0.05 V _{CC}	—	V	V _{CC} ≥ 2.5V (Note)
D5	V _{OL}	Low-level output voltage	—	0.40	V	I _{OL} = 3.0 mA @ V _{CC} = 4.5V I _{OL} = 2.1 mA @ V _{CC} = 2.5V
D6	I _I	Input leakage current	—	±1	μA	V _{IN} = V _{SS} or V _{CC} , WP = V _{SS} V _{IN} = V _{SS} or V _{CC} , WP = V _{CC}
D7	I _{LO}	Output leakage current	—	±1	μA	V _{OUT} = V _{SS} or V _{CC}
D8	C _{IN} , C _{OUT}	Pin capacitance (all inputs/outputs)	—	10	pF	V _{CC} = 5.0V (Note) TA = 25°C, f _C = 1 MHz
D9	I _{CC} Read	Operating current	—	400	μA	V _{CC} = 5.5V, SCL = 400 kHz
	I _{CC} Write		—	3	mA	V _{CC} = 5.5V
D10	I _{CCS}	Standby current	—	1	μA	TA = -40°C to +85°C SCL = SDA = V _{CC} = 5.5V A0, A1, A2, WP = V _{SS}
			—	5	μA	TA = -40°C to +125°C SCL = SDA = V _{CC} = 5.5V A0, A1, A2, WP = V _{SS}

Note: This parameter is periodically sampled and not 100% tested.

24AA256/24LC256/24FC256

TABLE 1-2: AC CHARACTERISTICS

AC CHARACTERISTICS			Electrical Characteristics:			
			Industrial (I): VCC = +1.8V to 5.5V		TA = -40°C to +85°C	
			Automotive (E): VCC = +2.5V to 5.5V		TA = -40°C to +125°C	
Param. No.	Sym	Characteristic	Min	Max	Units	Conditions
1	FCLK	Clock frequency	—	100	kHz	1.8V ≤ VCC < 2.5V 2.5V ≤ VCC ≤ 5.5V 1.8V ≤ VCC < 2.5V 24FC256 2.5V ≤ VCC ≤ 5.5V 24FC256
			—	400		
			—	400		
			—	1000		
2	THIGH	Clock high time	4000	—	ns	1.8V ≤ VCC < 2.5V 2.5V ≤ VCC ≤ 5.5V 1.8V ≤ VCC < 2.5V 24FC256 2.5V ≤ VCC ≤ 5.5V 24FC256
			600	—		
			600	—		
			500	—		
3	TLOW	Clock low time	4700	—	ns	1.8V ≤ VCC < 2.5V 2.5V ≤ VCC ≤ 5.5V 1.8V ≤ VCC < 2.5V 24FC256 2.5V ≤ VCC ≤ 5.5V 24FC256
			1300	—		
			1300	—		
			500	—		
4	TR	SDA and SCL rise time (Note 1)	—	1000	ns	1.8V ≤ VCC < 2.5V 2.5V ≤ VCC ≤ 5.5V 1.8V ≤ VCC ≤ 5.5V 24FC256
			—	300		
			—	300		
5	TF	SDA and SCL fall time (Note 1)	—	300	ns	All except, 24FC256 1.8V ≤ VCC ≤ 5.5V 24FC256
			—	100		
6	THD:STA	Start condition hold time	4000	—	ns	1.8V ≤ VCC < 2.5V 2.5V ≤ VCC ≤ 5.5V 1.8V ≤ VCC < 2.5V 24FC256 2.5V ≤ VCC ≤ 5.5V 24FC256
			600	—		
			600	—		
			250	—		
7	TSU:STA	Start condition setup time	4700	—	ns	1.8V ≤ VCC < 2.5V 2.5V ≤ VCC ≤ 5.5V 1.8V ≤ VCC < 2.5V 24FC256 2.5V ≤ VCC ≤ 5.5V 24FC256
			600	—		
			600	—		
			250	—		
8	THD:DAT	Data input hold time	0	—	ns	(Note 2)
9	TSU:DAT	Data input setup time	250	—	ns	1.8V ≤ VCC < 2.5V 2.5V ≤ VCC ≤ 5.5V 1.8V ≤ VCC ≤ 5.5V 24FC256
			100	—		
			100	—		
10	TSU:STO	Stop condition setup time	4000	—	ns	1.8V ≤ VCC < 2.5V 2.5V ≤ VCC ≤ 5.5V 1.8V ≤ VCC < 2.5V 24FC256 2.5V ≤ VCC ≤ 5.5V 24FC256
			600	—		
			600	—		
			250	—		
11	TSU:WP	WP setup time	4000	—	ns	1.8V ≤ VCC < 2.5V 2.5V ≤ VCC ≤ 5.5V 1.8V ≤ VCC ≤ 5.5V 24FC256
			600	—		
			600	—		
12	THD:WP	WP hold time	4700	—	ns	1.8V ≤ VCC < 2.5V 2.5V ≤ VCC ≤ 5.5V 1.8V ≤ VCC ≤ 5.5V 24FC256
			1300	—		
			1300	—		

Note 1: Not 100% tested. C_B = total capacitance of one bus line in pF.

- 2: As a transmitter, the device must provide an internal minimum delay time to bridge the undefined region (minimum 300 ns) of the falling edge of SCL to avoid unintended generation of Start or Stop conditions.
- 3: The combined T_{SP} and V_{HYS} specifications are due to new Schmitt Trigger inputs, which provide improved noise spike suppression. This eliminates the need for a T_I specification for standard operation.
- 4: This parameter is not tested but ensured by characterization. For endurance estimates in a specific application, please consult the Total Endurance™ Model, which can be obtained from Microchip's web site: www.microchip.com.

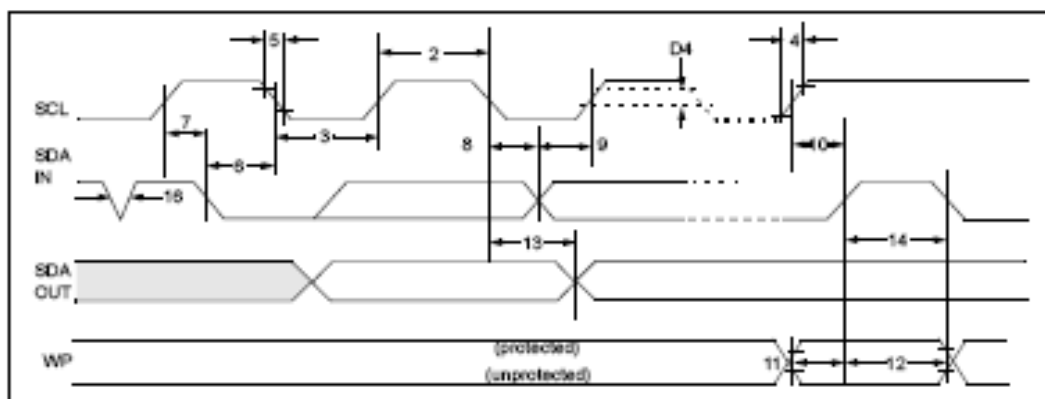
24AA256/24LC256/24FC256

AC CHARACTERISTICS (Continued)			Electrical Characteristics:			
			Industrial (I):		VCC = +1.8V to 5.5V TA = -40°C to +85°C	
			Automotive (E):		VCC = +2.5V to 5.5V TA = -40°C to +125°C	
Param. No.	Sym	Characteristic	Min	Max	Units	Conditions
13	TAA	Output valid from clock (Note 2)	—	3500 900 900 400	ns	1.8V ≤ VCC < 2.5V 2.5V ≤ VCC ≤ 5.5V 1.8V ≤ VCC < 2.5V 24FC256 2.5V ≤ VCC ≤ 5.5V 24FC256
14	TBUF	Bus free time: Time the bus must be free before a new transmission can start	4700 1300 1300 500	—	ns	1.8V ≤ VCC < 2.5V 2.5V ≤ VCC ≤ 5.5V 1.8V ≤ VCC < 2.5V 24FC256 2.5V ≤ VCC ≤ 5.5V 24FC256
15	TDF	Output fall time from VIH minimum to VIL maximum Cb ≤ 100 pF	10 + 0.1Cb	250 250	ns	All except, 24FC256 (Note 1)
16	TSP	Input filter spike suppression (SDA and SCL pins)	—	50	ns	All except, 24FC256 (Notes 1 and 3)
17	TWC	Write cycle time (byte or page)	—	5	ms	—
18	—	Endurance	1,000,000	—	cycles	25°C (Note 4)

Note 1: Not 100% tested. Cb = total capacitance of one bus line in pF.

- As a transmitter, the device must provide an internal minimum delay time to bridge the undefined region (minimum 300 ns) of the falling edge of SCL to avoid unintended generation of Start or Stop conditions.
- The combined TSP and VIH's specifications are due to new Schmitt Trigger Inputs, which provide improved noise spike suppression. This eliminates the need for a Ti specification for standard operation.
- This parameter is not tested but ensured by characterization. For endurance estimates in a specific application, please consult the Total Endurance™ Model, which can be obtained from Microchip's web site: www.microchip.com.

FIGURE 1-1: BUS TIMING DATA



ANEXO C

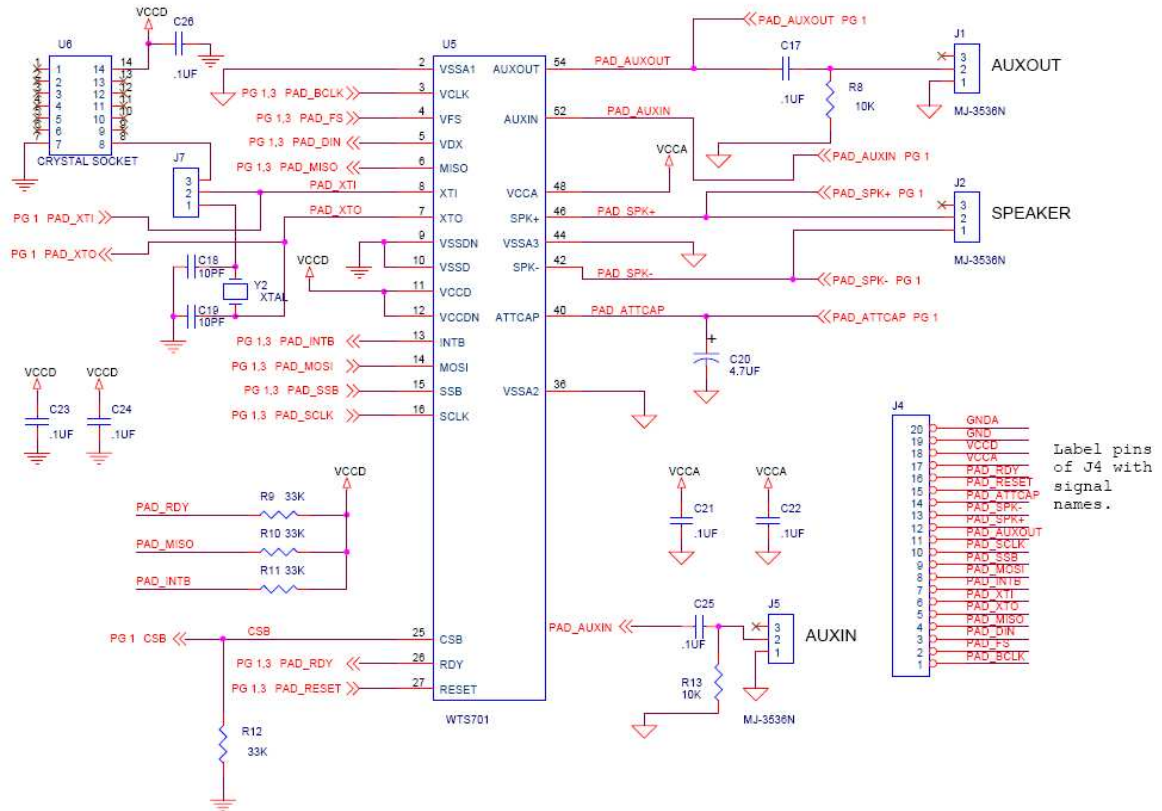
Distribución de los pines WTS701

Table 1. WTS701 Pin Signal Assignment.

PIN NO.	SYMBOL	I/O	FUNCTION
2,36,44	VSSA	G	Analog Ground pins.
3	VCLK	I	CODEC master clock
4	VFS	I	CODEC frame synchronization signal
5	VDX	O	CODEC data output. This pin puts data out in the linear PCM unsigned or 2's complement format. It is tri-stated until the user requests a CONVERT operation.
6	MISO	O	SPI Master In, Slave Out pin. Serial data line used to communicate with SPI master. Pin is tri-state when $\overline{SS}=1$.
7	XTAL2	O	CRYSTAL 2: This is the crystal oscillator output. It is the inversion of XTAL1.
8	XTAL1	I	CRYSTAL 1: This is the crystal oscillator input. This pin may be driven by an external clock. The clock to the WTS701 processor is configured by a clock configuration register, which is set by the host processor during the initialization phase.
9,10	VSSD	G	Digital Ground pin.
11,12	VCCD	P	Positive Digital Voltage Supply pin. These pins carry noise generated by internal clocks in the chip. They must be independently bypassed to Digital Ground to ensure correct device operation and not connected together.
13	\overline{INT}	O	Interrupt Output; an open drain output that indicates that the device wishes an interrupt service. The device can request an interrupt when it finishes an operation or needs more data to process. Under what conditions the device generates an interrupt can be configured through the user configuration registers. This pin remains LOW until a Read Interrupt command is executed.
14	MOSI	I	SPI Master Out, Slave In. Serial data input from Master and Open Drain
15	\overline{SS}	I	SPI Slave Select input. This is an active LOW input used to select the device to respond to an SPI transaction.
16	SCLK	I	SPI Serial clock input.
25	\overline{CS}	I	Chip Select (active LOW) Pin must be LOW to access WTS701 device.
26	$\overline{R/B}$	O	Ready/busy signal; This pin defaults HIGH indicating the device is ready for data transfer. The pin is driven LOW to handshake a pause in SPI data transfer and Open Drain.
27	RESET	I	Global reset signal.
40	ATTCAP	I/O	AutoMute Capacitor Pin. Should have a 4.7uF capacitor to V_{SSA} .
42	SP-	O	Differential Negative Speaker Driver Output.
46	SP+	O	Differential Positive Speaker Driver Output.
48	VCCA	P	Positive Analog Voltage Supply pin. This pin supplies the LOW level audio sections of the device. It should be carefully bypassed to Analog Ground to ensure correct device operation.
52	AUXIN	I	Analog input pin. This pin should be capacitively coupled. See page 73 for example.
54	AUXOUT	O	Analog Output for single ended output from the device.
1, 17-24, 28-35, 37-39, 41, 43, 45, 47, 49-51, 53, 55-56	NC		Not Connected – must be floating.

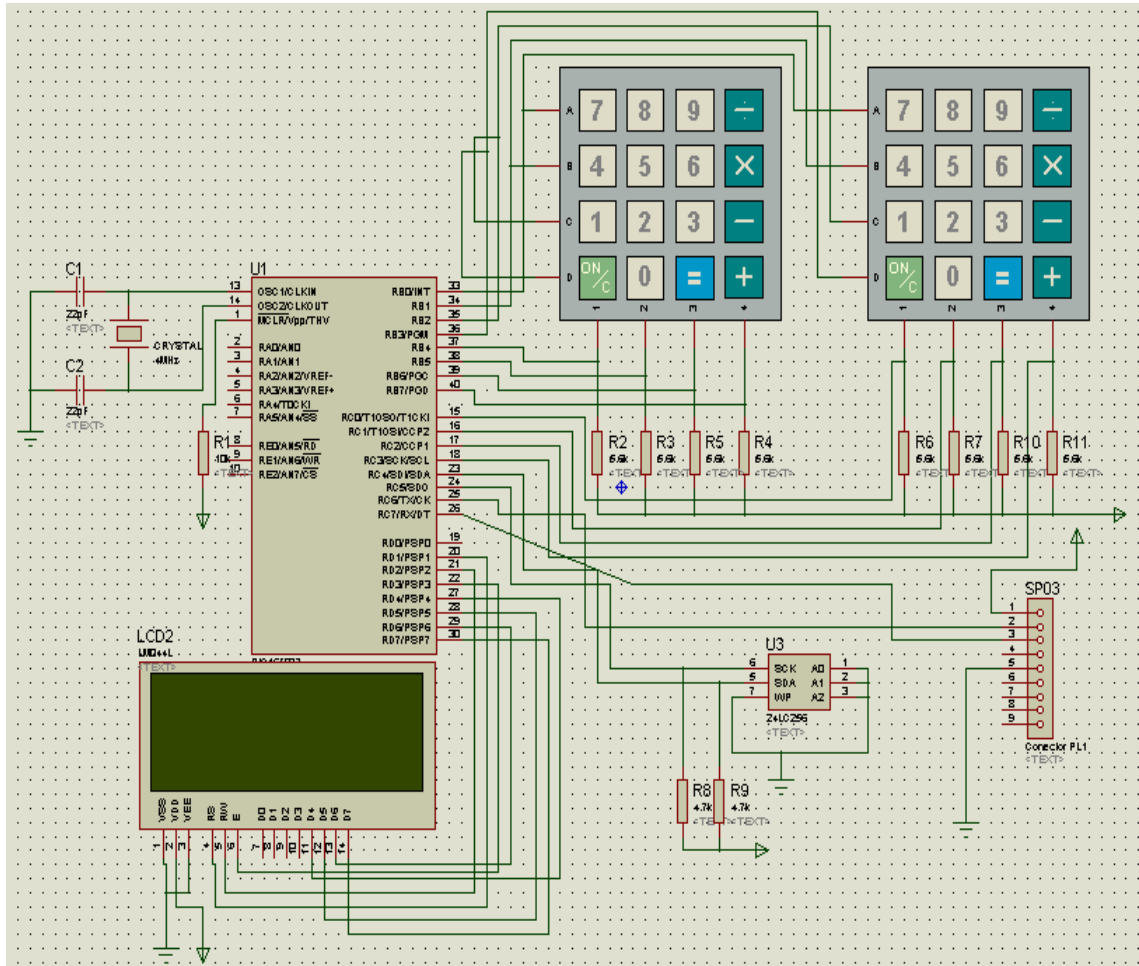
ANEXO D

Esquema del circuito WTS701



ANEXO E

Esquema del sistema completo



ANEXO F

MANUAL DE USUARIO

El equipo Generador de Mensajes Auditivos para personas con deficiencias del oído y del habla, consiste en un dispositivo portátil, capaz de generar y grabar mensajes de texto los cuales pueden ser reproducidos en señal de voz. Las frases escritas también podrán ser almacenadas en memoria donde pueden ser extraídas para luego ser reproducidas. El sistema soporta reproducir mensajes con un máximo de 80 caracteres y una capacidad de almacenamiento de 400 frases. El sistema consiste en un menú donde tenemos las siguientes opciones:

- ESC_REP ‘u’
- REP_MEMORIA ‘v’
- GRABAR FRASES ‘w’
- Generación de tres mensajes instantáneos de auxilio ‘x’, ‘y’, ‘z’.

ESC_REP ‘u’

Para ingresar en esta opción se presiona la tecla ‘u’. Inicialmente se muestra en pantalla un mensaje de ayuda “ESCRIBA UNA FRASE”, “PARA REPRODUCIR ‘Enter’”, “PARA SALIR ‘<<’”. Luego la pantalla se limpia quedando lista así para escribir la frase que se desee reproducir. Para borrar caracteres se utiliza la tecla ‘CLEAR’, para reproducir ‘ENTER’, se puede reproducir la misma frase las veces que se desee, una vez que reproducimos la frase la podemos borrar para escribir una nueva, con la misma tecla ‘CLEAR’. Finalmente si deseamos regresar al menú principal usamos la tecla ‘<’.

REP_MEMORIA ‘v’

Para ingresar en esta opción se presiona la tecla ‘v’. Al igual que en la opción anterior al inicio se muestra un mensaje de ayuda “REPRODUCIR ‘ENTER’”, “LEE FRA_ANT ‘arriba’”, “LEE FRA_SIG ‘abajo’”, “REG MENU_P ‘<<’”, inmediatamente después se despliega el primer mensaje almacenado en la memoria. Para moverse de una frase a otra se utilizan las teclas con: flecha hacia arriba para la frase anterior, flecha hacia abajo para la frase siguiente, para reproducir la frase actual se usa ‘ENTER’ y para salir la tecla ‘<<’.

GRABAR FRASES ‘w’

Para ingresar en esta opción se presiona la tecla ‘w’. El mensaje de ayuda que se muestra es “PARA REP PULS ‘ENTER’”, “PARA SALIR PULS ‘<<’”, “PARA GRABAR PULS ‘^ (flecha arriba)”. Luego se limpia la pantalla para escribir la frase. En esta opción podemos reproducir solo una vez con “ENTER”, e inmediatamente nos despliega un mensaje “ESC NUEVA_F ‘Clear’”, “GRABAR FRASE ‘Enter’”, “REGRESAR MENU_P ‘<<’”. Para borrar y escribir una frase nueva usamos ‘Clear’, para grabar usamos “Enter”. Donde aparece un cuadro de opciones “AGREGAR_FRA ‘Enter’”, “REEMPLAZAR_FRA ‘Clr’” y “REGRESAR MENU_P ‘<<’”. Si deseamos agregar una frase en un espacio vacío de memoria presionamos “Enter”, para reemplazar una frase existente con “Clear”.

Para regresar al menú principal “<<”.

GENERACIÓN DE TRES MENSAJES INSTANTÁNEOS DE AUXILIO

Tenemos tres mensajes de auxilio los cuales podrán ser reproducidos por medio de teclas específicas.

Al presionar la 'x' se despliega y reproduce el mensaje “por favor ayúdeme necesito pronto a la policía”.

Al presionar la 'y' se despliega y reproduce el mensaje “ayúdeme necesito pronto un doctor estoy enfermo”.

Al presionar la 'z' se despliega y reproduce el mensaje “por favor ayúdeme necesito pronto encontrar a los bomberos”.

BIBLIOGRAFÍA

LIBROS

ANGULO, J.M^a; EUGENIO, M. y ANGULO, I. Microcontroladores Pic: la solución en un chip. Madrid: Paraninfo, 1997.

ANGULO, J.M^a.; y ANGULO, I. Microcontroladores Pic: diseño y Aplicaciones. México: MC GRAW-HILL, 1997.

BLAKE, R. Sistemas Electrónicos de Comunicaciones. 2da. ed. Inglaterra: Thomson Learning, 2004.

KRETZINANN Y ANGULO. Electrónica y Automática Aplicadas a la Industria, 7^a. ed. Madrid: Paraninfo, 1979.

BIBLIOGRAFÍA DE INTERNET

MEMORIAS EEPROM

<http://www.ee.bgu.ac.il>
2009/07/18

<http://ingenrex.blogspot.com>
2009/08/20

MICROCONTROLADORES

<http://www.monografias.com>
2009/10/14

<http://lc.fie.umich.mx>
2009/10/14

PUERTO I2C

<http://www.roso-control.com>
2009/09/25

SINTETIZADOR SP03

<http://www.todomicrostamp.com>
2009/07/10

<http://www.multimodal.eu>
2009/08/18

<http://www.datasheetcatalog.org>
2009/09/15